

SIMATIC

Automatisierungssystem S7-400 CPU-Daten

Referenzhandbuch

Vorwort, Inhaltsverzeichnis

Aufbau einer CPU 41x

Speicherkonzept und Anlaufarten

Zyklus- und Reaktionszeiten der
S7-400

Technische Daten

Index

1

2

3

4

Diese Dokumentation ist Bestandteil des
Dokumentationspaketes
6ES7498-8AA03-8AA0

Ausgabe 12/2002

A5E00165963-01

Sicherheitstechnische Hinweise

Dieses Handbuch enthält Hinweise, die Sie zu Ihrer persönlichen Sicherheit sowie zur Vermeidung von Sachschäden beachten müssen. Die Hinweise sind durch ein Warndreieck hervorgehoben und je nach Gefährungsgrad folgendermaßen dargestellt:



Gefahr

bedeutet, daß Tod, schwere Körperverletzung oder erheblicher Sachschaden eintreten **werden**, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.



Warnung

bedeutet, daß Tod, schwere Körperverletzung oder erheblicher Sachschaden eintreten **können**, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.



Vorsicht

bedeutet, daß eine leichte Körperverletzung oder ein Sachschaden eintreten können, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.

Vorsicht

bedeutet, daß ein Sachschaden eintreten kann, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.

Achtung

ist eine wichtige Information über das Produkt, die Handhabung des Produktes oder den jeweiligen Teil der Dokumentation, auf den besonders aufmerksam gemacht werden soll.

Qualifiziertes Personal

Inbetriebsetzung und Betrieb eines Gerätes dürfen nur von **qualifiziertem Personal** vorgenommen werden. Qualifiziertes Personal im Sinne der sicherheitstechnischen Hinweise dieses Handbuchs sind Personen, die die Berechtigung haben, Geräte, Systeme und Stromkreise gemäß den Standards der Sicherheitstechnik in Betrieb zu nehmen, zu erden und zu kennzeichnen.

Bestimmungsgemäßer Gebrauch

Beachten Sie folgendes:



Warnung

Das Gerät darf nur für die im Katalog und in der technischen Beschreibung vorgesehenen Einsatzfälle und nur in Verbindung mit von Siemens empfohlenen bzw. zugelassenen Fremdgeräten und -komponenten verwendet werden.

Der einwandfreie und sichere Betrieb des Produktes setzt sachgemäßen Transport, sachgemäße Lagerung, Aufstellung und Montage sowie sorgfältige Bedienung und Instandhaltung voraus.

Marken

SIMATIC®, SIMATIC HMI® und SIMATIC NET® sind Marken der SIEMENS AG.

Die übrigen Bezeichnungen in dieser Schrift können Marken sein, deren Benutzung durch Dritte für deren Zwecke die Rechte der Inhaber verletzen können.

Copyright © Siemens AG 2002 All rights reserved

Weitergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts ist nicht gestattet, soweit nicht ausdrücklich zugestanden. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere für den Fall der Patenterteilung oder GM-Eintragung

Siemens AG
Bereich Automation and Drives
Geschäftsgebiet Industrial Automation Systems
Postfach 4848, D- 90327 Nürnberg

Siemens Aktiengesellschaft

Haftungsausschluss

Wir haben den Inhalt der Druckschrift auf Übereinstimmung mit der beschriebenen Hard- und Software geprüft. Dennoch können Abweichungen nicht ausgeschlossen werden, so dass wir für die vollständige Übereinstimmung keine Gewähr übernehmen. Die Angaben in dieser Druckschrift werden regelmäßig überprüft, und notwendige Korrekturen sind in den nachfolgenden Auflagen enthalten. Für Verbesserungsvorschläge sind wir dankbar.

© Siemens AG 2002
Technische Änderungen bleiben vorbehalten.

A5E00165963-01



Vorwort

Zweck des Handbuchs

Die Informationen dieses Handbuchs ermöglichen es Ihnen, Bedienungen, Funktionsbeschreibungen und technische Daten der Zentralbaugruppen der S7-400 nachzuschlagen.

Wie Sie mit diesen (und weiteren) Baugruppen eine S7-400 aufbauen, also zum Beispiel diese Baugruppen montieren und verdrahten, ist beschrieben im Handbuch zum Aufbauen des Systems.

Erforderliche Grundkenntnisse

Zum Verständnis des Handbuchs sind allgemeine Kenntnisse auf dem Gebiet der Automatisierungstechnik erforderlich.

Leserkreis

Dieses Handbuch wendet sich an Personen, die die erforderlichen Qualifikationen für die Inbetriebnahme, den Betrieb und die Wartung der beschriebenen Produkte besitzen.

Gültigkeitsbereich des Handbuchs

Das Handbuch ist gültig für das Automatisierungssystem S7-400.

Änderungen gegenüber der Vorgängerversion

In diesem Handbuch werden die S7-CPUs mit der Firmwareversion 3.1 beschrieben.

Approbationen

Die Produktreihe SIMATIC S7-400 hat folgende Approbationen:

- Underwriters Laboratories, Inc.: UL 508 registriert (Industrial Control Equipment)
- Canadian Standards Association: CSA C22.2 Nummer 142, (Process Control Equipment)
- Factory Mutual Research: Approval Standard Class Number 3611.

Ausführliche Angaben zu den Zulassungen und Normen finden Sie im Referenzhandbuch "Baugruppendaten" im Kapitel 1.1, Normen und Zulassungen.

CE Kennzeichnung

Die Produktreihe SIMATIC S7-400 erfüllt die Anforderungen und Schutzziele folgender EG-Richtlinien:

- EG-Richtlinie 73/23/EWG "Niederspannungsrichtlinie"
- EG-Richtlinie 89/336/EWG "EMV-Richtlinie"

C-Tick Kennzeichnung

Die Produktreihe SIMATIC S7-400 erfüllt die Anforderungen der Norm AS/NZS 2064 (Australien und Neuseeland).

Normen

Die Produktreihe SIMATIC S7-400 erfüllt die Anforderungen und Kriterien der IEC 61131-2.

Einordnung in die Informationslandschaft

Dieses Handbuch ist Bestandteil des Dokumentationspaketes zu S7-400, M7-400.

System	Dokumentationspakete
S7-400/M7-400	• <i>Automatisierungssystem S7-400, M7-400; Aufbauen</i> • <i>Automatisierungssysteme S7-400, M7-400; Baugruppendaten</i> • <i>Automatisierungssysteme S7-400; CPU-Daten</i> • <i>Operationsliste S7-400</i>

Wegweiser

Um Ihnen den schnellen Zugriff auf spezielle Informationen zu erleichtern, enthält das Handbuch folgende Zugriffshilfen:

- Am Anfang des Handbuches finden Sie ein vollständiges Gesamtinhaltsverzeichnis und jeweils eine Liste der Bilder und Tabellen, die im gesamten Handbuch enthalten sind.
- In den Kapiteln finden Sie auf jeder Seite in der linken Spalte Informationen, die Ihnen einen Überblick über den Inhalt des Abschnitts geben.
- Im Anschluß an die Anhänge finden Sie ein Glossar, in welchem wichtige Fachbegriffe definiert sind, die im Handbuch verwendet wurden.
- Am Ende des Handbuchs finden Sie ein ausführliches Stichwortverzeichnis, welches Ihnen den schnellen Zugriff auf die gewünschte Information ermöglicht.

Hinweis

Für die Programmierung und Inbetriebnahme einer S7-400 benötigen Sie STEP 7 V5.2. sowie die folgenden weiteren Handbücher bzw. Handbuchpakete:

Handbuch/ Handbuchpaket	Inhalt
<i>Basissoftware für S7 und M7</i> STEP 7 Grundwissen	• Installation und Inbetriebnahme von STEP 7 auf PC/PG • Arbeiten mit STEP 7 mit folgenden Inhalten: Projekte und Dateien verwalten S7-400-Aufbau konfigurieren und parametrieren Symbolische Namen für Anwenderprogramm vergeben Anwenderprogramm in AWL/KOP erstellen und testen Datenbausteine erstellen Kommunikation zwischen mehreren CPUs konfigurieren Anwenderprogramm in die CPU/das PG laden, speichern und löschen Anwenderprogramm beobachten und steuern CPU beobachten und steuern • Anleitung für die effiziente Lösung der Programmieraufgabe mit PC/PG und STEP 7 • Arbeitsweise der CPUs (z. B. Speicherkonzept, Zugriff auf Ein-/Ausgänge, Adressierung, Bausteine, Datenverwaltung) • Beschreibung der STEP 7-Datenverwaltung • Datentypen von STEP 7 nutzen • Lineare und strukturierte Programmierung nutzen • Baustein-Aufrufoptionen nutzen • Test- und Diagnosefunktionen der CPUs im Anwenderprogramm nutzen (z. B. Fehler-OBS, Statuswort)

Handbuch/ Handbuchpaket	Inhalt
STEP 7 Referenz- wissen <i>AWL für S7-300/400</i> <i>KOP für S7-300/400</i> <i>FUP für S7-300/400</i> <i>System- und Stan- dardfunktionen</i>	• Grundlagen zum Arbeiten mit AWL/KOP/FUP (z. B. Struktur von AWL/KOP/FUP, Zahlenformate, Syntax) • Beschreibung aller Operationen in STEP 7 (mit Programmbeispielen) • Beschreibung der verschiedenen Adressierungsmöglichkeiten in STEP 7 (mit Beispielen) • Beschreibung aller integrierten Funktionen der CPUs • Beschreibung der CPU-internen Register • Beschreibung aller in die CPUs integrierten Systemfunktionen • Beschreibung aller in die CPUs integrierten Organisationsbausteine
Handbuch <i>PG 7xx</i>	• Beschreibung der PG-Hardware • PG an verschiedene Geräte anschließen • PG in Betrieb nehmen

Recycling und Entsorgung

Die S7-400 ist aufgrund ihrer schadstoffarmen Ausrüstung recyclingfähig. Für ein umweltverträgliches Recycling und die Entsorgung Ihres Altgerätes wenden Sie sich an einen zertifizierten Entsorgungsbetrieb für Elektronikschrott.

Weitere Unterstützung

Bei Fragen zur Nutzung der im Handbuch beschriebenen Produkte, die Sie hier nicht beantwortet finden, wenden Sie sich bitte an Ihren Siemens-Ansprechpartner in den für Sie zuständigen Vertretungen und Geschäftsstellen.

<http://www.siemens.com/automation/partner>

Trainingscenter

Um Ihnen den Einstieg in das Automatisierungssystem SIMATIC S7 zu erleichtern, bieten wir entsprechende Kurse an. Wenden Sie sich bitte an Ihr regionales Trainingscenter oder an das zentrale Trainingscenter in D-90327 Nürnberg:

Telefon: +49 (911) 895-3200.

Internet: <http://www.sitrain.com>

A&D Technical Support

Weltweit erreichbar zu jeder Tageszeit:



Weltweit (Nürnberg) Technical Support Ortszeit: 0:00 bis 24:00 / 365 Tage Telefon: +49 (0) 180 5050-222 Fax: +49 (0) 180 5050-223 E-Mail: adsupport@siemens.com GMT: +1:00		
Europa / Afrika (Nürnberg) Authorization Ortszeit: Mo.-Fr. 8:00 bis 17:00 Telefon: +49 (0) 180 5050-222 Fax: +49 (0) 180 5050-223 E-Mail: adsupport@siemens.com GMT: +1:00	United States (Johnson City) Technical Support and Authorization Ortszeit: Mo.-Fr. 8:00 bis 17:00 Telefon: +1 (0) 423 262 2522 Fax: +1 (0) 423 262 22 89 E-Mail: simatic.hotline@sea.siemens.com GMT: -5:00	Asien / Australien (Peking) Technical Support and Authorization Ortszeit: Mo.-Fr. 8:00 bis 17:00 Telefon: +86 10 64 75 75 75 Fax: +86 10 64 74 74 74 E-Mail: adsupport.asia@siemens.com GMT: +8:00
Technical Support und Authorization sprechen generell Deutsch und Englisch.		

Service & Support im Internet

Zusätzlich zu unserem Dokumentations-Angebot bieten wir Ihnen im Internet unser komplettes Wissen online an.

<http://www.siemens.com/automation/service&support>

Dort finden Sie:

- der Newsletter, der Sie ständig mit den aktuellsten Informationen zu Ihren Produkten versorgt.
- die für Sie richtigen Dokumente über unsere Suche in Service & Support.
- ein Forum in welchem Anwender und Spezialisten weltweit Erfahrungen austauschen.
- Ihren Ansprechpartner für Automation & Drives vor Ort über unsere Ansprechpartner-Datenbank.
- Informationen über Vor-Ort Service, Reparaturen, Ersatzteile. Vieles mehr steht für Sie unter dem Begriff "Leistungen" bereit.

Inhaltsverzeichnis

1	Aufbau einer CPU 41x	1-1
1.1	Bedien- und Anzeigeelemente der CPUs	1-2
1.2	Überwachungsfunktionen der CPU	1-9
1.3	Zustands- und Fehleranzeigen	1-12
1.4	Betriebsartenschalter	1-15
1.5	Aufbau und Funktion der Memory Cards	1-19
1.6	Mehrpunktfähige Schnittstelle (MPI)	1-23
1.7	Profibus-DP-Schnittstelle	1-24
1.8	Die Parameter für die S7-400 CPUs im Überblick	1-25
1.9	Multicomputing	1-27
1.9.1	Besonderheiten	1-29
1.9.2	Multicomputingalarm	1-30
1.9.3	Konfigurieren und Programmieren des Multicomputing-Betriebs	1-30
1.10	Anlagenänderungen im laufenden Betrieb	1-31
1.11	CPU 41x als DP-Master/DP-Slave	1-35
1.11.1	DP-Adressbereiche der CPUs 41x	1-36
1.11.2	CPU 41x als Profibus-DP-Master	1-37
1.11.3	Teilprozessabbilder taktsynchron aktualisieren	1-41
1.11.4	Diagnose der CPU 41x als DP-Master	1-42
1.11.5	CPU 41x als DP-Slave	1-47
1.11.6	Diagnose der CPU 41x als DP-Slave	1-52
1.11.7	CPU 41x als DP-Slave: Stationsstatus 1 bis 3	1-58
1.12	Direkter Datenaustausch	1-65
1.12.1	Prinzip des Direkten Datenaustauschs	1-65
1.12.2	Diagnose bei Direktem Datenaustausch	1-67
1.13	Konsistente Daten	1-69
1.13.1	Konsistenz bei den Kommunikationsbausteinen und -funktionen	1-70
1.13.2	Zugriff auf den Arbeitsspeicher der CPU	1-70
1.13.3	Daten konsistent von einem DP-Normslave lesen und konsistent auf einen DP-Normslave schreiben	1-70
1.13.4	Daten konsistent auf einen DP-Normslave schreiben mit der SFC 15 "DPWR_DAT"	1-71
1.13.5	Konsistenter Datenzugriff ohne Einsatz der SFC 14 oder SFC 15	1-72
2	Speicherkonzept und Anlaufarten	2-1
2.1	Überblick Speicherkonzept der S7-400-CPU's	2-2
2.2	Überblick Anlaufarten der S7-400-CPU's	2-5

3	Zyklus- und Reaktionszeiten der S7-400	3-1
3.1	Zykluszeit	3-2
3.2	Berechnung der Zykluszeit	3-4
3.3	Unterschiedliche Zykluszeiten	3-8
3.4	Kommunikationslast	3-10
3.5	Reaktionszeit	3-13
3.6	Berechnung von Zyklus- und Reaktionszeiten	3-18
3.7	Berechnungsbeispiele für die Zyklus- und Reaktionszeit	3-19
3.8	Alarmreaktionszeit	3-22
3.9	Berechnungsbeispiel für die Alarmreaktionszeit	3-24
3.10	Reproduzierbarkeit von Verzögerungs- und Weckalarmen	3-25
4	Technische Daten	4-1
4.1	Technische Daten der CPU 412-1; (6ES7412-1XF03-0AB0)	4-2
4.2	Technische Daten der CPU 412-2; (6ES7412-2XG00-0AB0)	4-6
4.3	Technische Daten der CPU 414-2; (6ES7414-2XG03-0AB0)	4-10
4.4	Technische Daten der CPU 414-3; (6ES7414-3XJ00-0AB0)	4-14
4.5	Technische Daten der CPU 416-2; (6ES7416-2XK02-0AB0, 6ES7416-2FK02-0AB0)	4-18
4.6	Technische Daten der CPU 416-3; (6ES7416-3XL00-0AB0)	4-22
4.7	Technische Daten der CPU 417-4; (6ES7417-4XL00-0AB0)	4-26
4.8	Technische Daten der Memory Cards	4-30
	Index	Index-1

Bilder

1-1	Anordnung der Bedien- und Anzeigeelemente der CPU 412-1	1-2
1-2	Anordnung der Bedien- und Anzeigeelemente der CPU 41x-2	1-3
1-3	Anordnung der Bedien- und Anzeigeelemente der CPU 41x-3	1-4
1-4	Anordnung der Bedien- und Anzeigeelemente der CPU 417-4	1-5
1-5	Stellungen des Betriebsartenschalters	1-15
1-6	Aufbau der Memory Card	1-19
1-7	Beispiel für Multicomputing	1-28
1-8	Übersicht: Systemstruktur für Anlagenänderungen im laufenden Betrieb	1-31
1-9	Diagnose mit CPU 41x	1-44
1-10	Diagnoseadressen für DP-Master und DP-Slave	1-45
1-11	Übergabespeicher in der CPU 41x als DP-Slave	1-48
1-12	Diagnoseadressen für DP-Master und DP-Slave	1-55
1-13	Aufbau der Slave-Diagnose	1-57
1-14	Aufbau der kennungsbezogenen Diagnose der CPU 41x	1-61
1-15	Aufbau der gerätebezogenen Diagnose	1-62
1-16	Byte x +4 bis x +7 für Diagnose- und Prozessalarm	1-63
1-17	Direkter Datenaustausch mit CPUs 41x	1-66
1-18	Diagnoseadresse für den Empfänger beim Direkten Datenaustausch ...	1-67
3-1	Teile und Zusammensetzung der Zykluszeit	3-3
3-2	Unterschiedliche Zykluszeiten	3-8
3-3	Mindestzykluszeit	3-9
3-4	Formel: Einfluß der Kommunikationslast	3-10
3-5	Aufteilung einer Zeitscheibe	3-10
3-6	Abhängigkeit der Zykluszeit von der Kommunikationslast	3-12
3-7	DP-Zykluszeiten im PROFIBUS DP-Netz	3-14
3-8	Kürzeste Reaktionszeit	3-15
3-9	Längste Reaktionszeit	3-16
3-10	Berechnung der Alarmreaktionszeit	3-22

Tabellen

1-1	LED-Anzeigen der CPUs	1-6
1-2	Stellungen des Betriebsartenschalters	1-16
1-3	Schutzstufen einer CPU der S7-400	1-17
1-4	Arten von Memory Cards	1-20
1-5	CPUs 41x (MPI/DP-Schnittstelle als Profibus-DP)	1-36
1-6	CPUs 41x (MPI/DP-Schnittstelle und DP-Modul als Profibus-DP)	1-36
1-7	Bedeutung der LED "BUSF" der CPU 41x als DP-Master	1-42
1-8	Auslesen der Diagnose mit STEP 7	1-43
1-9	Ereigniserkennung der CPUs 41x als DP-Master	1-46
1-10	Projektierungsbeispiel für die Adressbereiche des Übergabespeichers ..	1-49
1-11	Bedeutung der LEDs "BUSF" der CPU 41x als DP-Slave	1-52
1-12	Auslesen der Diagnose mit STEP 5 und STEP 7 im Mastersystem	1-53
1-13	Ereigniserkennung der CPUs 41x als DP-Slave	1-56
1-14	Auswertung von RUN-STOP-Übergängen im DP-Master/DP-Slave	1-56
1-15	Aufbau von Stationsstatus 1 (Byte 0)	1-58
1-16	Aufbau von Stationsstatus 2 (Byte 1)	1-59
1-17	Aufbau von Stationsstatus 3 (Byte 2)	1-59
1-18	Aufbau der Master-PROFIBUS-Adresse (Byte 3)	1-59
1-19	Aufbau der Herstellerkennung (Byte 4, 5)	1-60
1-20	Ereigniserkennung der CPUs 41x als Empfänger beim Direkten Datenaustausch	1-67
1-21	Auswertung des Stationsausfall des Senders beim Direkten Datenaustausch	1-68
2-1	Speicherbedarf	2-3
3-1	Zyklische Programmbearbeitung	3-3
3-2	Einflußfaktoren der Zykluszeit	3-4
3-3	Anteile der Prozessabbild-Transferzeit	3-5
3-4	Anteile der Prozessabbild-Transferzeit, H-CPUs	3-6
3-5	Anwenderprogrammbearbeitungszeit bei der CPU 41x-4H	3-7
3-6	Betriebssystembearbeitungszeit im Zykluskontrollpunkt	3-7
3-7	Zyklusverlängerung durch Einschachtelung von Alarmen	3-7
3-8	Verkürzung der Reaktionszeit	3-17
3-9	Berechnungsbeispiel Reaktionszeit	3-18
3-10	Prozessalarm- und Diagnosealarmreaktionszeiten; maximale Alarmreaktionszeit ohne Kommunikation	3-22
3-11	Reproduzierbarkeit von Verzögerungs- und Weckalarmen der CPUs ...	3-25

Aufbau einer CPU 41x

1

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
1.1	Bedien- und Anzeigeelemente der CPUs	1-2
1.2	Überwachungsfunktionen der CPU	1-9
1.3	Zustands- und Fehleranzeigen	1-12
1.4	Betriebsartenschalter	1-15
1.6	Mehrpunktfähige Schnittstelle (MPI)	1-23
1.7	Profibus-DP-Schnittstelle	1-24
1.8	Die Parameter für die S7-400 CPUs im Überblick	1-25
1.9	Multicomputing	1-27
1.10	Anlagenänderung im laufenden Betrieb	1-31
1.11	CPU 41x als DP-Master/DP-Slave	1-35
1.12	Direkter Datenaustausch	1-65
1.13	Konsistente Daten	1-69

1.1 Bedien- und Anzeigeelemente der CPUs

Bedien- und Anzeigeelemente der CPU 412-1

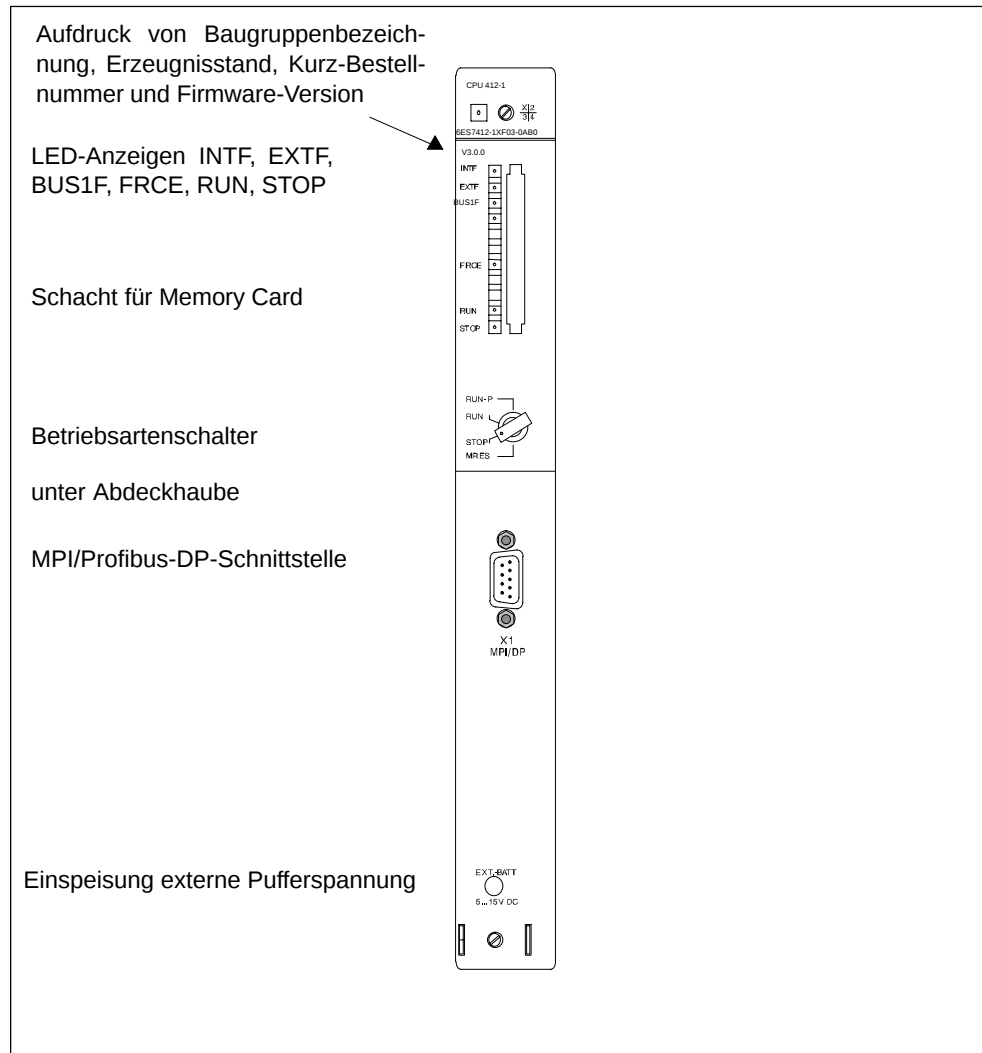


Bild 1-1 Anordnung der Bedien- und Anzeigeelemente der CPU 412-1

Bedien- und Anzeigeelemente der CPU 41x-2

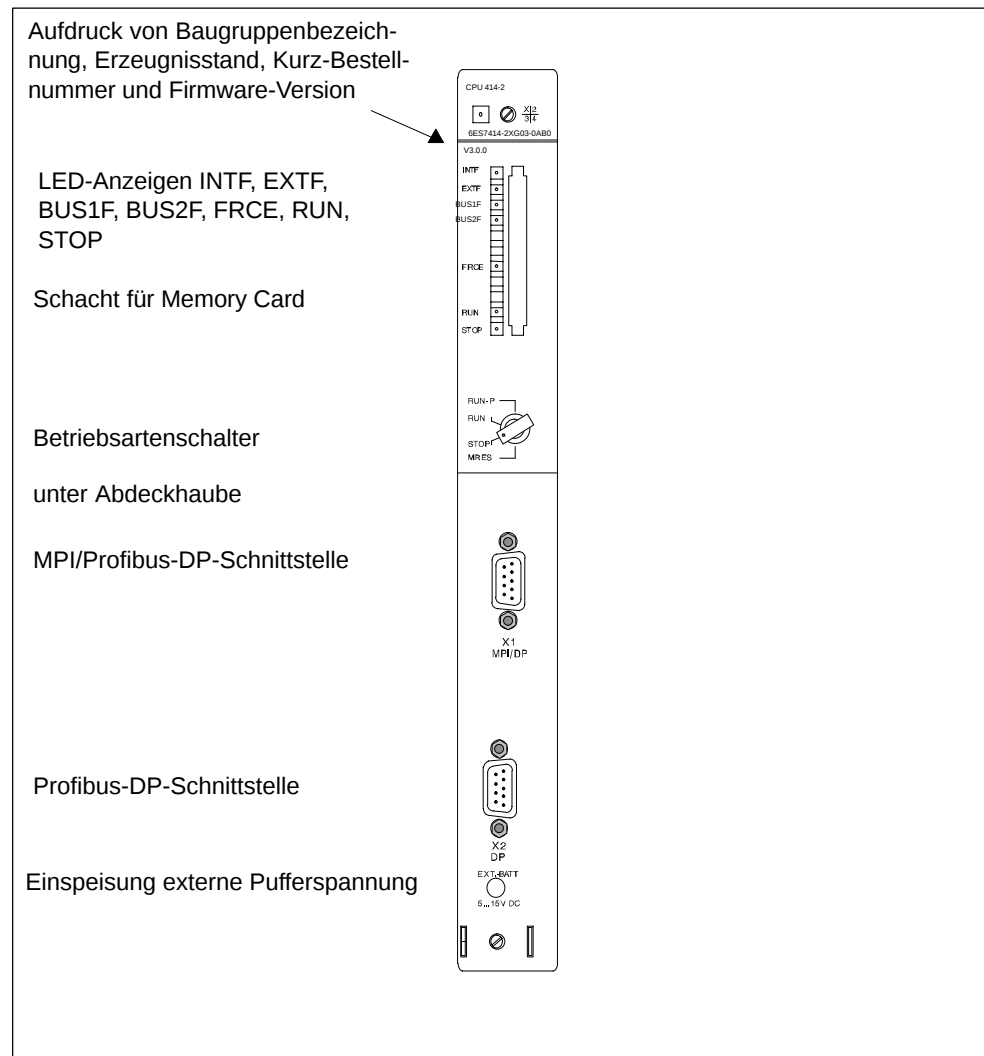


Bild 1-2 Anordnung der Bedien- und Anzeigeelemente der CPU 41x-2

Bedien- und Anzeigeelemente der CPU 41x-3

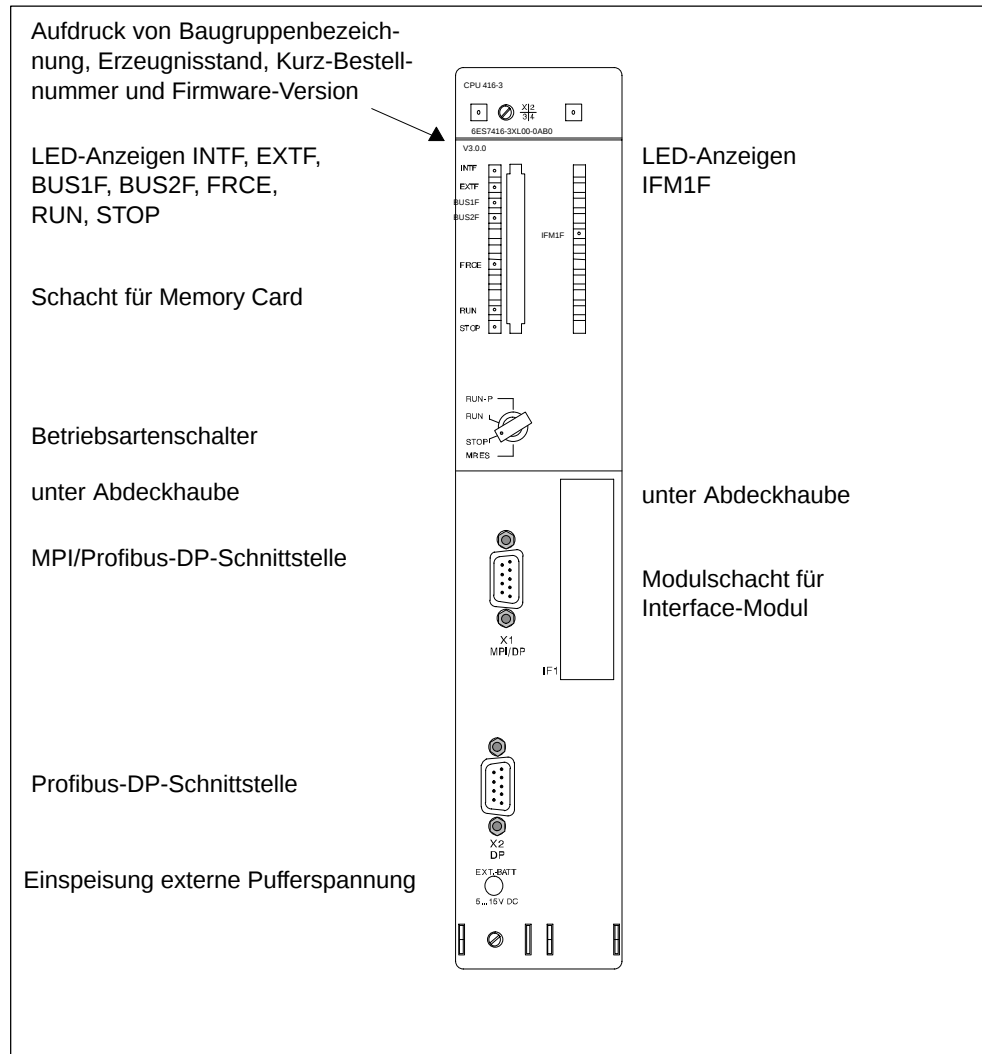


Bild 1-3 Anordnung der Bedien- und Anzeigeelemente der CPU 41x-3

Bedien- und Anzeigeelemente der CPU 417-4

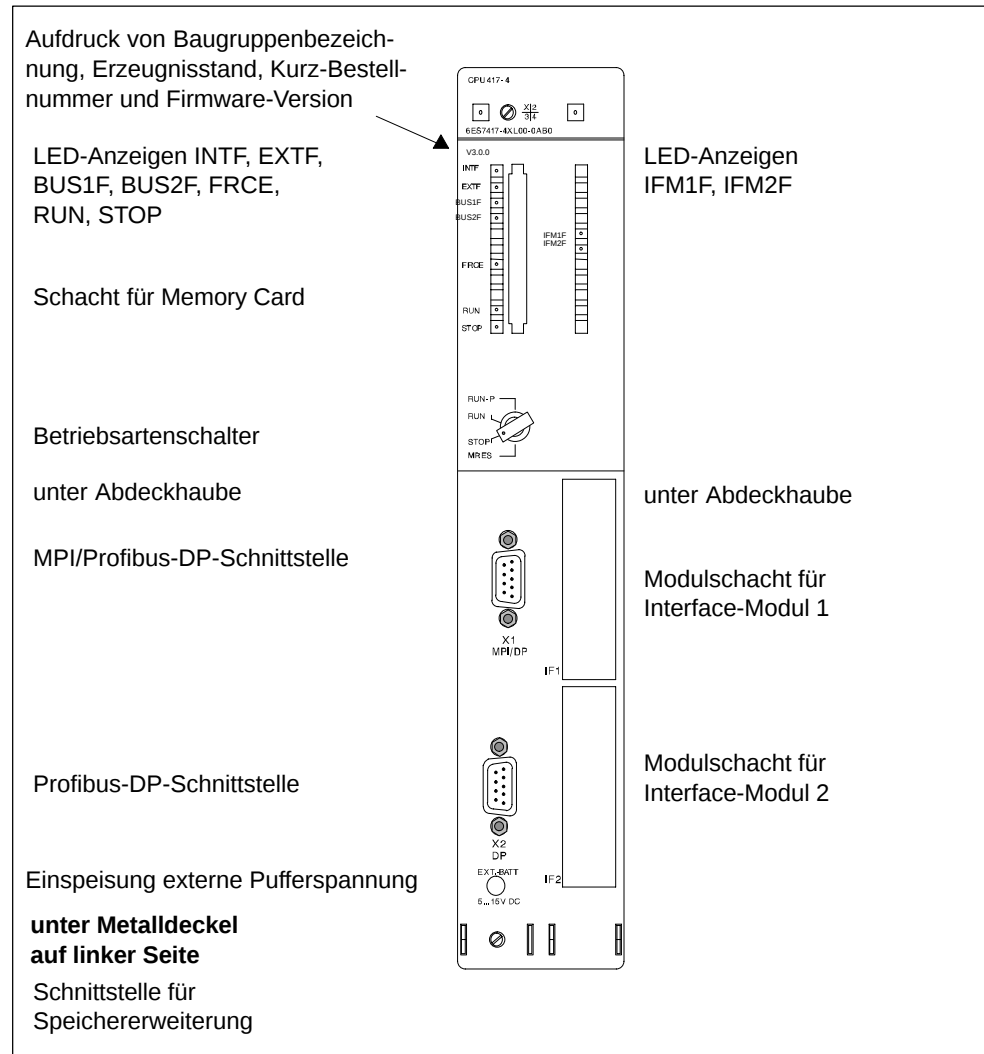


Bild 1-4 Anordnung der Bedien- und Anzeigeelemente der CPU 417-4

LED-Anzeigen

Tabelle 1-1 gibt einen Überblick über die bei den einzelnen CPUs vorhandenen LED-Anzeigen.

Abschnitt 1.2 beschreibt die Zustände und Fehler, die durch diese LEDs angezeigt werden.

Tabelle 1-1 LED-Anzeigen der CPUs

LED-Anzeige	Farbe	Bedeutung	Vorhanden bei CPU			
			412-1	412-2 414-2 416-2	414-3 416-3	417-4
INTF	rot	Interner Fehler	x	x	x	x
EXTF	rot	Externer Fehler	x	x	x	x
FRCE	gelb	Force-Auftrag aktiv	x	x	x	x
RUN	grün	RUN-Zustand	x	x	x	x
STOP	gelb	STOP-Zustand	x	x	x	x
BUS1F	rot	Busfehler an der MPI/Profibus-DP-Schnittstelle 1	x	x	x	x
BUS2F	rot	Busfehler an der Profibus-DP-Schnittstelle 2	–	x	x	x
IFM1F	rot	Fehler an Schnittstellenmodul 1	–	–	x	x
IFM2F	rot	Fehler an Schnittstellenmodul 2	–	–	–	x

Betriebsartenschalter

Über den Betriebsartenschalter können Sie die aktuelle Betriebsart der CPU einstellen. Der Betriebsartenschalter ist als Schlüsselschalter mit vier Schaltstellungen ausgebildet. Sie können verschiedene Schutzstufen nutzen und Programmänderungen oder die Möglichkeiten eines Anlaufs (Übergang STOP nach RUN) auf einen bestimmten Personenkreis beschränken.

Abschnitt 1.4 beschreibt die Funktionen des Betriebsartenschalters und die Schutzstufen der CPUs.

Schacht für Memory Cards

In diesen Schacht können Sie eine Memory Card stecken.

Es gibt zwei Arten von Memory Cards:

- RAM Cards

Mit der RAM Card können Sie den Ladespeicher einer CPU erweitern.

- FLASH Cards

Mit der FLASH Card können Sie Ihr Anwenderprogramm und Ihre Daten ausfallsicher (auch ohne Pufferbatterie) speichern. Sie können die FLASH Card entweder am PG oder in der CPU programmieren. Auch die FLASH Card erweitert den Ladespeicher der CPU.

Eine ausführlichere Beschreibung der Memory Cards finden Sie in Kapitel 1.5.

Schacht für Interface-Module

In diesen Schacht können Sie bei den CPUs 41x-3 und 41x-4 jeweils ein Schnittstellenmodul (IF-Modul) stecken.

Schnittstelle für Speichererweiterungen

Die CPU 417-4 verfügt zusätzlich über Schnittstellen für Speichererweiterungen. Diese bieten die Möglichkeit, den Arbeitsspeicher zu erweitern. (Siehe *“Automatisierungssysteme S7-400, M7-400, Aufbauen”*)

MPI/DP-Schnittstelle

An die MPI-Schnittstelle der CPU können Sie z. B. folgende Geräte anschließen:

- Programmiergeräte
- Bedien- und Beobachtungsgeräte
- Weitere Steuerungen S7-400 oder S7-300 (siehe Abschnitt 1.6).

Verwenden Sie Busanschluss-Stecker mit schrägem Kabelabgang (siehe Installationshandbuch, Kapitel 7)

Die MPI-Schnittstelle können Sie auch als-DP-Master projektieren und so als PROFIBUS-DP-Schnittstelle mit bis zu 32 DP-Slaves verwenden.

Profibus-DP-Schnittstelle

An die Profibus-DP-Schnittstelle können Sie die dezentrale Peripherie, PGs/OPs und weitere DP-Master-Stationen anschließen.

Einspeisung externe Pufferspannung an Buchse "EXT.-BATT."

Bei den Stromversorgungsbaugruppen der S7-400 können Sie – je nach Baugruppentyp – eine oder zwei Pufferbatterien einsetzen, um Folgendes zu erreichen:

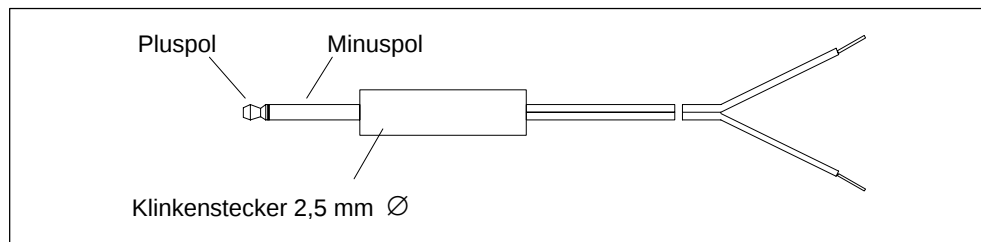
- Sie puffern ein Anwenderprogramm, das Sie in einem RAM hinterlegt haben.
- Sie halten Merker, Zeiten, Zähler und Systemdaten sowie Daten in variablen Datenbausteinen .
- Sie puffern die interne Uhr.

Sie können die gleiche Pufferung erreichen, wenn Sie an die Buchse "EXT.-BATT." der CPU eine Gleichspannung zwischen 5 V und 15 V anlegen.

Der Eingang "EXT.-BATT." hat folgende Eigenschaften:

- Verpolschutz
- Kurzschluss-Strombegrenzung auf 20 mA

Zur Einspeisung an der Buchse "EXT.-BATT" brauchen Sie ein Anschlusskabel mit einem Klinkenstecker 2,5 mm Ø, wie es in nachfolgendem Bild dargestellt ist. Bitte beachten Sie die Polung des Klinkensteckers.



Hinweis

Sie benötigen die externe Einspeisung an der Buchse "EXT.-BATT.", wenn Sie eine Stromversorgungsbaugruppe tauschen und das in einem RAM hinterlegte Anwenderprogramm und die oben erwähnten Daten für die Dauer des Baugruppentauschs puffern wollen.

1.2 Überwachungsfunktionen der CPU

Überwachungen und Fehlermeldungen

In der Hardware der CPU und im Betriebssystem sind Überwachungsfunktionen vorhanden, die ein ordnungsgemäßes Arbeiten und ein definiertes Verhalten im Fehlerfall sicherstellen. Bei einer Reihe von Fehlern ist auch eine Reaktion durch das Anwenderprogramm möglich.

Nachfolgende Tabelle gibt eine Übersicht über mögliche Fehler, ihre Ursache und die Reaktionen der CPU.

Fehlerart	Fehlerursache	Reaktion des Betriebssystems	Fehler-LED
Taktausfall	Überwachung des Ausfalls des Prozessortakts Stillstand des Systems	Sperren der digitalen Ausgänge per Ausgabe des Signals "OD" (Output Disable)	–
Zugriffsfehler	Ausfall einer Baugruppe (SM, FM, CP)	LED "EXTF" leuchtet, solange der Fehler nicht quittiert ist. Bei SMs: • Aufruf von OB 122 • Eintrag in Diagnosepuffer • Bei Eingabebaugruppen: Eintrag von "Null" als Datum in den Akku oder das Prozessabbild Bei anderen Baugruppen: • Aufruf von OB 122	EXTF
Taktsynchronalarm	Start eines Programmes taktsynchron zum DP-Takt	Aufruf von OB 61 bis OB 64	–
Zeitfehler	• Die Laufzeit des Anwenderprogramms (OB1 und alle Alarmer und Fehler-OBs) überschreitet die vorgegebene maximale Zykluszeit. • OB-Anforderungsfehler • Überlauf des Startinformationspuffers • Uhrzeitfehleralarm • Wiedereintritt in RUN nach CiR	LED "INTF" leuchtet, solange der Fehler nicht quittiert ist. Aufruf von OB 80. Bei nicht geladenem OB: Die CPU geht in STOP.	INTF
Fehler der Stromversorgungsbaugruppe(n) (kein Netzausfall)	Im zentralen oder Erweiterungsbaugruppenträger • ist mindestens eine Pufferbatterie der Stromversorgungsbaugruppe leer • fehlt die Pufferspannung • ist die 24V-Versorgung der Stromversorgungsbaugruppe ausgefallen	Aufruf von OB 81 Bei nicht geladenem OB: Die CPU läuft weiter.	EXTF
Diagnosealarm	Eine alarmfähige Peripheriebaugruppe meldet Diagnosealarm	Aufruf von OB 82 Bei nicht geladenem OB: Die CPU geht in Stop.	EXTF

Fehlerart	Fehlerursache	Reaktion des Betriebssystems	Fehler-LED
Alarm Ziehen/ Stecken	Ziehen oder Stecken einer SM sowie Stecken eines falschen Baugruppentyps. Wird bei Default-Parametrierung die einzige gesteckte SM im STOP der CPU gezogen, leuchtet die LED EXTf nicht. Wird die SM wieder gesteckt, leuchtet die LED kurz auf.	Aufruf von OB 83 Bei nicht geladenem OB: Die CPU geht in STOP.	EXTf
Prioritätsklassenfehler	• Prioritätsklasse wird aufgerufen, aber entsprechender OB ist nicht vorhanden. • Beim SFB-Aufruf: Instanz-DB fehlt oder ist fehlerhaft • Fehler bei der Aktualisierung des Prozessabbildes	Aufruf von OB 85 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf
			EXTf
Ausfall eines Baugruppenträgers / einer Station	• Spannungsausfall in einem Erweiterungsgerät • Ausfall eines DP-Strangs • Ausfall eines Koppelstrangs: fehlende oder defekte IM, unterbrochene Leitung)	Aufruf von OB 86 Bei nicht geladenem OB: Die CPU geht in STOP.	EXTf
Kommunikationsfehler	• Status-Information nicht in DB eintragbar • falsche Telegrammkennung • Telegrammlängenfehler • Fehler im Aufbau des Globaldaten-Telegramms • Fehler bei DB-Zugriff	Aufruf von OB 87 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf
Bearbeitungsabbruch	• Zu große Schachteltiefe bei Synchronfehlern • Zu große Schachtelung von Bausteinaufrufen (B-Stack) • Fehler beim Allokieren von Lokaldaten	Aufruf von OB 88 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf
Programmierfehler	Fehler im Maschinencode bzw. im Anwenderprogramm: • Wandlungsfehler BCD • Bereichslängenfehler • Bereichsfehler • Ausrichtungsfehler • Schreibfehler • Timernummernfehler • Zählernummernfehler • Bausteinnummernfehler • Baustein nicht geladen	Aufruf von OB 121 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf

Fehlerart	Fehlerursache	Reaktion des Betriebssystems	Fehler-LED
MC7-Codefehler	Fehler im übersetzten Anwenderprogramm, z. B. unzulässiger OP-Code oder Sprung über das Bausteinende	Die CPU geht in STOP. Neustart oder Umröschon ist erforderlich.	INTF
Taktverlust	Takte wurden verloren, entweder weil ein OB 61...64 auf Grund höherer Prioritäten nicht gestartet werden konnte oder weil zusätzliche asynchrone Buslasten den Bustakt unterdrückt haben.	Aufruf der OB 61..64 im nächsten Takt.	INTF EXTF

Darüberhinaus stehen Ihnen in jeder CPU Test- und Auskunftsfunktionen zur Verfügung, die Sie mit STEP 7 aufrufen können.

1.3 Zustands- und Fehleranzeigen

Zustandsanzeigen

Die beiden LEDs RUN und STOP auf der Frontplatte einer CPU informieren Sie über den gerade aktiven CPU-Betriebszustand.

LED		Bedeutung
RUN	STOP	
H	D	CPU ist im RUN-Zustand.
D	H	CPU ist im STOP-Zustand. Das Anwenderprogramm wird nicht bearbeitet. Wiederanlauf und Warmstart/Neustart ist möglich. Wurde der STOP-Zustand durch Fehler ausgelöst, ist zusätzlich die Störanzeige (INTF oder EXTF) gesetzt.
B 2 Hz	B 2 Hz	CPU ist im Zustand DEFEKT. Zusätzlich blinken auch die LEDs INTF, EXTF und FRCE.
B 0,5 Hz	H	HALT-Zustand wurde durch Testfunktion ausgelöst.
B 2 Hz	H	Es wurde ein Warmstart/Neustart/Wiederanlauf angestoßen. Je nach Länge des aufgerufenen OB kann es eine Minute und länger dauern, bis der Warmstart/Neustart/Wiederanlauf ausgeführt ist. Geht die CPU auch dann nicht in RUN, kann z.B ein Fehler in der Projektierung der Anlage vorliegen.
x	B 0,5 Hz	Urlöschen wird von der CPU angefordert.
x	B 2 Hz	Urlöschen läuft.

D = LED ist dunkel; H = LED leuchtet; B = LED blinkt mit der angegebenen Frequenz; x = LED-Zustand ist irrelevant

Fehleranzeigen und Besonderheiten, alle CPUs

Die drei LEDs INTF, EXTF und FRCE auf der Frontplatte einer CPU informieren Sie über Fehler und Besonderheiten im Ablauf des Anwenderprogrammes.

LED			Bedeutung
INTF	EXTF	FRCE	
H	x	x	Es wurde ein interner Fehler erkannt (Programmier- oder Parametrierfehler) oder die CPU führt einen CiR-Vorgang durch.
x	H	x	Es wurde ein externer Fehler erkannt (d.h. ein Fehler, dessen Ursache nicht auf der CPU-Baugruppe liegt).
x	x	H	Ein Force-Auftrag ist aktiv.

H = LED leuchtet; x = LED-Zustand ist irrelevant

Die LEDs BUSF1, BUSF2 zeigen Fehler im Zusammenhang mit der MPI/DP- und der Profibus-DP-Schnittstelle an.

LED		Bedeutung
BUS1F	BUS2F	
H	x	Es wurde ein Fehler an der MPI/DP-Schnittstelle erkannt.
x	H	Es wurde ein Fehler an der Profibus-DP-Schnittstelle erkannt.
B	x	DP-Master: Ein oder mehrere Slaves an der Profibus-DP-Schnittstelle 1 antworten nicht. DP-Slave: wird vom DP-Master nicht angesprochen.
x	B	DP-Master: Ein oder mehrere Slaves an der Profibus-DP-Schnittstelle 2 antworten nicht. DP-Slave: wird vom DP-Master nicht angesprochen.

H = LED leuchtet; B = LED blinkt; x = LED-Zustand ist irrelevant

Fehleranzeigen und Besonderheiten, CPU 41x-3 und 41x-4

Die CPUs 41x-3 und 41x-4 besitzen weiterhin die LED IFM1F bzw. die LEDs IFM1F und IFM2F. Diese zeigen Fehler im Zusammenhang mit der ersten und zweiten Modulschnittstelle an.

LED		Bedeutung
IFM1F	IFM2F	
H	x	Es wurde ein Fehler auf der Modulschnittstelle 1 erkannt.
x	H	Es wurde ein Fehler auf der Modulschnittstelle 2 erkannt
B	x	DP-Master: Ein oder mehrere Slaves am im Modulschacht 1 gesteckten Profibus-DP-Schnittstellenmodul antworten nicht DP-Slave: wird vom DP-Master nicht angesprochen.
x	B	DP-Master: Ein oder mehrere Slaves am im Modulschacht 2 gesteckten Profibus-DP-Schnittstellenmodul antworten nicht DP-Slave: wird vom DP-Master nicht angesprochen.

H = LED leuchtet; B = LED blinkt; x = LED-Zustand ist irrelevant

Diagnosepuffer

Zur Fehlerbehebung können Sie die genaue Fehlerursache mit STEP 7 (Zielsystem -> Baugruppenzustand) aus dem Diagnosepuffer auslesen.

1.4 Betriebsartenschalter

Funktion des Betriebsartenschalters

Mit dem Betriebsartenschalter können Sie die CPU in den Betriebszustand RUN/ RUN-P, den Betriebszustand STOP versetzen oder die CPU Urlöschen. Weitere Möglichkeiten, den Betriebszustand zu ändern, bietet Ihnen STEP 7.

Stellungen

Der Betriebsartenschalter ist als Schlüsselschalter ausgeführt. Bild 1-5 zeigt die möglichen Stellungen des Betriebsartenschalters.

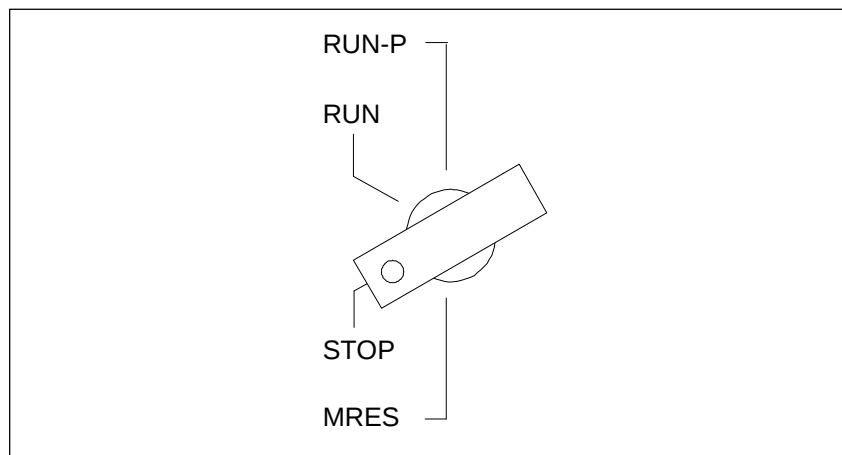


Bild 1-5 Stellungen des Betriebsartenschalters

Tabelle 1-2 erläutert die Stellungen des Betriebsartenschalters. Im Fehlerfall bzw. wenn Anlaufhindernisse vorliegen geht bzw. bleibt die CPU unabhängig von der Stellung des Betriebsartenschalters in STOP.

Tabelle 1-2 Stellungen des Betriebsartenschalters

Stellung	Erläuterungen
RUN-P	Wenn kein Anlaufhindernis bzw. Fehler vorliegt und die CPU in RUN gehen konnte, dann bearbeitet die CPU das Anwenderprogramm bzw. läuft im Leerlauf. Zugriffe auf die Peripherie sind möglich. Der Schlüssel kann in dieser Stellung nicht gezogen werden. Programme können - mit dem PG aus der CPU ausgelesen werden (CPU → PG), - in die CPU übertragen werden (PG → CPU).
RUN	Wenn kein Anlaufhindernis bzw. Fehler vorliegt und die CPU in RUN gehen konnte, dann bearbeitet die CPU das Anwenderprogramm bzw. läuft im Leerlauf. Zugriffe auf die Peripherie sind möglich. Der Schlüssel kann in dieser Stellung gezogen werden, so dass niemand unbefugt die Betriebsart ändern kann. Programme in der CPU können mit dem PG ausgelesen werden (CPU → PG). Das Programm in der CPU kann in der Schalterstellung RUN nicht geändert werden (siehe STEP 7)! Die Schutzstufe kann durch ein in STEP 7/Hardware konfigurieren eingestelltes Passwort umgangen werden (ab STEP 7 V4.02), d. h. bei Kenntnis dieses Passwortes kann das Programm auch bei Schalterstellung RUN geändert werden.
STOP	Die CPU bearbeitet das Anwenderprogramm nicht. Die digitalen Signalbaugruppen sind gesperrt. Der Schlüssel kann in dieser Stellung gezogen werden, so daß niemand unbefugt die Betriebsart ändern kann. Programme können - mit PG aus der CPU ausgelesen werden (CPU → PG), - in die CPU übertragen werden (PG → CPU).
MRES (Urlöschen; Master Reset)	Taststellung des Schlüsselschalters für das Urlöschen der CPU und für den Kaltstart (siehe nächste Seiten).

Schutzstufen

Bei den CPUs der S7-400 kann eine Schutzstufe vereinbart werden, über die die Programme in der CPU vor unbefugtem Zugriff geschützt werden können. Mit der Schutzstufe legen Sie fest, welche PG-Funktionen ein Benutzer ohne besondere Legitimation (Passwort) auf der betreffenden CPU ausführen kann. Mit Passwort sind alle PG-Funktionen erlaubt.

Einstellen der Schutzstufen

Die Schutzstufen (1 - 3) für eine CPU können Sie unter STEP 7/Hardware konfigurieren einstellen.

Die unter STEP 7/Hardware konfigurieren eingestellte Schutzstufe können Sie durch manuelles Urlöschen mit dem Betriebsartenschalter entfernen.

Die Schutzstufen 1 und 2 können Sie auch über den Betriebsartenschalter einstellen. Die Tabelle 1-3 zeigt die Schutzstufen einer CPU der S7-400.

Tabelle 1-3 Schutzstufen einer CPU der S7-400

Schutzstufe	Funktion	Schalterstellung
1	Alle PG-Funktionen sind erlaubt (Default-Einstellung).	RUN-P / STOP
2	- Das Laden von Objekten aus der CPU ins PG ist erlaubt, d. h. nur lesende PG-Funktionen sind erlaubt. - Die Funktionen für Prozessführung, Prozessbeobachtung und Prozesskommunikation sind erlaubt. - Alle Auskunftsfunktionen sind erlaubt.	RUN
3	- Die Funktionen für Prozessführung, Prozessbeobachtung und Prozesskommunikation sind erlaubt. - Alle Auskunftsfunktionen sind erlaubt.	–

Bei unterschiedlicher Einstellung der Schutzstufen mit dem Betriebsartenschalter und mit STEP 7 gilt die höhere Schutzstufe (3 vor 2, 2 vor 1).

Bedienfolge beim Urlöschen

Fall A: Sie wollen ein neues komplettes Anwenderprogramm in die CPU übertragen.

1. Drehen Sie den Schalter in Stellung STOP.

Ergebnis: Die STOP-LED leuchtet.

2. Drehen Sie den Schalter in Stellung MRES und halten Sie ihn in dieser Stellung.

Ergebnis: Die STOP-LED ist eine Sekunde lang dunkel, eine Sekunde lang hell, eine Sekunde lang dunkel und geht dann in Dauerlicht.

3. Drehen Sie den Schalter zurück in Stellung STOP und dann innerhalb der nächsten 3 Sekunden erneut in Stellung MRES und wieder zurück nach STOP.

Ergebnis: Die STOP-LED blinkt für mindestens 3 Sekunden mit 2 Hz (Urlöschen wird durchgeführt) und geht danach in Dauerlicht.

Fall B: Die CPU fordert durch langsames Blinken der STOP-LED mit 0,5 Hz Urlöschen an (systemseitige Urlöschanforderung, z. B. nach Ziehen oder Stecken einer Memory Card).

Drehen Sie den Schalter in Stellung MRES und wieder zurück in Stellung STOP.

Ergebnis: Die STOP-LED blinkt für mindestens 3 Sekunden mit 2 Hz (Urlöschen wird durchgeführt) und geht danach in Dauerlicht.

Die komplette Beschreibung der Abläufe beim Urlöschen finden Sie im Installationshandbuch: Automatisierungssysteme S7-400, M7-400, Kapitel 6.

Kaltstart

Bei einem Kaltstart wird das Anwenderprogramm neu gestartet. Alle Daten, einschließlich der remanenten Daten, werden gelöscht.

Wiederanlauf

Bei einem Wiederanlauf wird das Anwenderprogramm an der unterbrochenen Stelle fortgesetzt.

Für die Funktion Wiederanlauf nach NETZ EIN (automatischer Wiederanlauf) muss die S7-400 batteriegepuffert sein.

Neustart (Warmstart)

Bei einem Neustart wird das Anwenderprogramm neu gestartet. Die remanenten Daten und die Inhalte der Datenbausteine bleiben erhalten.

Bedienfolge beim Warmstart/Neustart/Wiederanlauf

1. Drehen Sie den Schalter in Stellung STOP.

Ergebnis: Die STOP-LED leuchtet.

2. Drehen Sie den Schalter in Stellung RUN/RUN-P.

Ob die CPU einen Warmstart/Neustart oder einen Wiederanlauf durchführt, hängt von der Parametrierung der CPU ab.

Bedienfolge beim Kaltstart

1. Drehen Sie den Schalter in Stellung STOP.

Ergebnis: Die STOP-LED leuchtet.

2. Drehen Sie den Schalter in Stellung MRES und halten Sie ihn in dieser Stellung.

Ergebnis: Die STOP-LED ist eine Sekunde lang dunkel, eine Sekunde lang hell, eine Sekunde lang dunkel und geht dann in Dauerlicht.

3. Drehen Sie den Schalter in Stellung RUN/RUNP.

1.5 Aufbau und Funktion der Memory Cards

Bestellnummern

Die Bestellnummern der Memory Cards sind bei den technischen Daten in Kapitel 4 aufgelistet.

Aufbau

Die Memory Card ist etwas größer als eine Kreditkarte und durch ein robustes Metallgehäuse geschützt. Sie wird in einen Schacht auf der Frontseite der CPU gesteckt; die Einsteckrichtung ist durch den Aufbau der Memory Card zwingend vorgegeben.

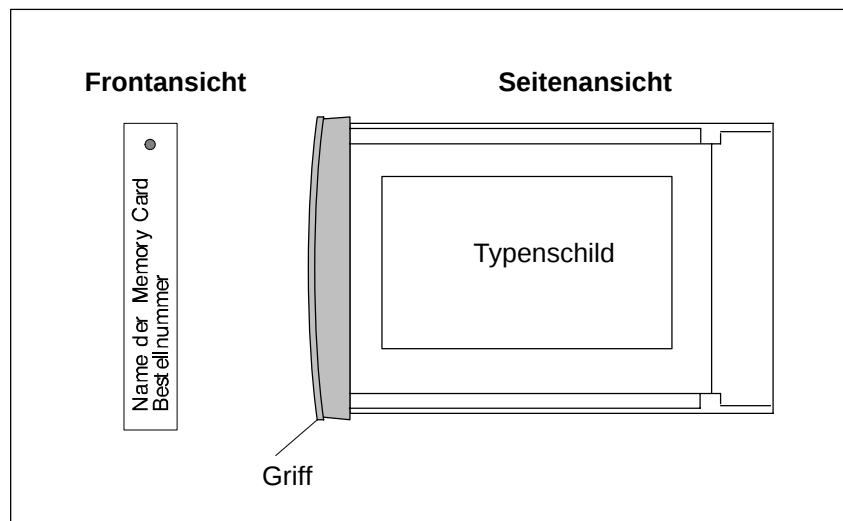


Bild 1-6 Aufbau der Memory Card

Funktion

Memory Card und ein integrierter Speicherbereich auf der CPU-Platine bilden zusammen den Ladespeicher der CPU. Im Betrieb enthält der Ladespeicher das komplette Anwenderprogramm einschließlich der Kommentare, der Symbolik und spezieller Zusatzinformation, die das Rückübersetzen des Anwenderprogramms erlaubt, sowie alle Baugruppenparameter (siehe Kapitel 2.1).

Was in der Memory Card gespeichert wird

In der Memory Card können folgende Daten gespeichert werden:

- Anwenderprogramm, d.h. Bausteine (OBs, FBs, FCs, DBs) und Systemdaten
- Parameter, die das Verhalten der CPU bestimmen
- Parameter, die das Verhalten von Peripheriebaugruppen bestimmen
- Ab STEP 7 V5.1 die kompletten Projektdateien in dafür geeignete Memory Cards.

Arten von Memory Cards für S7-400

Bei der S7-400 werden zwei Arten von Memory Cards eingesetzt:

- RAM Cards
- FLASH Cards (FEPROM Cards)

Hinweis

In der S7-400 können keine systemfremden Speicherkarten eingesetzt werden.

Welche Art von Memory Card verwenden?

Ob Sie eine RAM Card oder eine FLASH Card verwenden, hängt davon ab, wie Sie die Memory Card einsetzen wollen.

Tabelle 1-4 Arten von Memory Cards

Wenn Sie ...	dann ...
die Daten im RAM speichern und Ihr Programm auch während der Betriebsart RUN bzw. RUN-P ändern wollen,	verwenden Sie eine RAM Card
auch im spannungslosen Zustand (ohne Pufferung oder außerhalb der CPU) Ihr Anwenderprogramm dauerhaft auf der Memory Card speichern wollen,	verwenden Sie eine FLASH Card

RAM Card

Wenn Sie eine RAM Card verwenden, muss diese zum Laden des Anwenderprogramms in der CPU stecken. Das Anwenderprogramm wird mit Hilfe des Programmiergeräts (PG) geladen.

Sie können das gesamte Anwenderprogramm oder einzelne Teile wie z. B. FBs, FCs, OBs, DBs oder SDBs im Zustand STOP oder im Zustand RUN-P in den Ladespeicher laden.

Wenn Sie die RAM Card aus der CPU entfernen, geht die darauf gespeicherte Information verloren. Die RAM Card besitzt keine eingebaute Pufferbatterie.

Enthält die Stromversorgung eine funktionsfähige Pufferbatterie oder wird bei der CPU eine externe Pufferspannung an der Buchse "EXT. BATT." eingespeist, bleibt der Speicherinhalt der RAM Card nach Ausschalten der Stromversorgung erhalten, solange die RAM Card in der CPU und die CPU im Baugruppenträger gesteckt bleiben.

FLASH Card

Wenn Sie eine FLASH Card verwenden, haben Sie zwei Möglichkeiten zum Laden des Anwenderprogramms:

- Sie bringen die CPU mit dem Betriebsartenschalter in den Zustand STOP, stecken die FLASH Card in die CPU und laden das Anwenderprogramm mit STEP 7 "Zielsystem → Anwenderprogramm laden in Memory Card".
- Sie laden das Anwenderprogramm im Off-Line-Betrieb am Programmiergerät/ Programmieradapter in die FLASH Card und stecken dann die FLASH Card in die CPU.

Mit der FLASH Card können Sie nur Ihr vollständiges Anwenderprogramm nachladen. Kleinere Programmteile können Sie mit dem PG in den auf der CPU integrierten Ladespeicher nachladen. Bei größeren Programmänderungen müssen Sie die FLASH Card immer mit dem kompletten Anwenderprogramm neu laden.

Die FLASH Card benötigt zur Speicherung ihres Inhalts keine Spannung, d. h. die darauf enthaltene Information bleibt erhalten, wenn Sie die FLASH Card aus der CPU entfernen oder Ihr System S7-400 ungepuffert betreiben (ohne Pufferbatterie in der Stromversorgungsbaugruppe bzw. ohne externe Pufferspannung an der Buchse "EXT. BATT." der CPU).

Welche Memory Card-Kapazität verwenden?

Die Kapazität der von Ihnen benötigten Memory Card richtet sich nach dem Umfang des Anwenderprogramms und dem zusätzlichen Speicherbedarf, der sich aus dem Einsatz von Funktions- und Kommunikationsbaugruppen ergibt. Deren Speicherbedarf finden Sie in den Handbüchern dieser Baugruppen.

Um den Arbeitsspeicher (Code und Daten) Ihrer CPU optimal auszunutzen, sollten Sie den Ladespeicher der CPU mit einer Memory Card mindestens auf die Größe des Arbeitsspeichers erweitern.

Memory Card wechseln

Um die Memory Card zu wechseln, gehen Sie folgendermaßen vor:

1. CPU in STOP-Zustand versetzen
2. Gesteckte Memory Card ziehen

Hinweis

Wenn die Memory Card gezogen wird, dann fordert die CPU durch Blinken der STOP-Anzeige im 3-Sekunden-Intervall Urlöschen an! Dieser Ablauf kann nicht durch Fehler-OBs beeinflusst werden.

3. "Neue" Memory Card stecken
4. CPU urlöschen

1.6 Mehrpunktfähige Schnittstelle (MPI)

Anschließbare Geräte

An die MPI können Sie z. B. folgende Teilnehmer anschließen:

- Programmiergeräte (PG/PC)
- Bedien- und Beobachtungsgeräte (OPs und TDs)
- Weitere SIMATIC S7 Steuerungen

Einige anschließbare Geräte beziehen zur Versorgung 24 V aus der Schnittstelle. Dort wird diese Spannung potentialgebunden zur Verfügung gestellt

PG/OP-CPU-Kommunikation

Bei der Kommunikation mit PGs/OPs kann eine CPU gleichzeitig mehrere Online-Verbindungen halten. Von diesen Verbindungen ist jedoch durch Voreinstellung immer eine Verbindung für ein PG und eine Verbindung für ein OP/BuB-Gerät reserviert.

CPU-spezifische Hinweise zu der Anzahl von Verbindungsressourcen bzw. der Anzahl anschließbarer OPs finden Sie in Kapitel 4 Technische Daten.

Kommunikation und Alarmreaktionszeiten

Achtung

Durch Lese- und Schreibaufträge mit maximaler Datenmenge (circa 460 Byte) können die Alarmreaktionszeiten verzögert werden.

CPU-CPU-Kommunikation

Für die CPU-CPU-Kommunikation stehen zwei Verfahren zur Verfügung:

- Datenaustausch über S7-Basiskommunikation
- Datenaustausch über S7-Kommunikation

Weitere Information hierzu finden Sie im Handbuch "Programmieren mit STEP 7".

Stecker

Verwenden Sie ausschließlich Busstecker mit schrägem Kabelabgang für PROFIBUS DP bzw. PG-Kabel zum Anschluß von Geräten an die MPI (siehe *Installationshandbuch*, Kapitel 7).

MPI-Schnittstelle als DP-Schnittstelle

Die MPI-Schnittstelle können Sie auch als DP-Schnittstelle parametrieren. Hierzu können Sie die MPI-Schnittstelle unter STEP 7 im SIMATIC-Manager umparametrieren. Damit können Sie einen DP-Strang mit maximal 32 Slaves aufbauen.

1.7 Profibus-DP-Schnittstelle

Anschließbare Geräte

An die Profibus-DP-Schnittstelle können Sie alle normkonformen DP-Slaves anschließen.

Die CPU ist dabei entweder DP-Master oder DP-Slave, der über den Feldbus PROFIBUS-DP mit den passiven Slavestationen oder weiteren DP-Mastern verbunden ist.

Einige anschließbare Geräte beziehen zur Versorgung 24 V aus der Schnittstelle. Dort wird diese Spannung potentialgebunden zur Verfügung gestellt

Stecker

Verwenden Sie ausschließlich Busstecker für PROFIBUS DP bzw. PROFIBUS-Kabel zum Anschluß von Geräten an die Profibus-DP-Schnittstelle (*siehe Installationshandbuch*, Kapitel 7).

1.8 Die Parameter für die S7-400 CPUs im Überblick

Defaultwerte

Sämtliche Parameter sind bei Lieferung auf Defaultwerte eingestellt. Mit diesen Defaultwerten, die für eine ganze Reihe von Standardanwendungen geeignet sind, kann die S7-400 direkt und ohne weitere Einstellungen benutzt werden.

Die CPU-spezifischen Defaultwerte können Sie mit STEP 7 "Hardware konfigurieren" ermitteln.

Parameterblöcke

Das Verhalten und die Eigenschaften der CPU werden über Parameter (die in Systemdatenbausteinen gespeichert werden) festgelegt. Die CPUs besitzen eine definierte Voreinstellung. Diese Voreinstellung können Sie modifizieren, indem Sie die Parameter in der Hardware-Konfiguration ändern.

Nachfolgende Liste gibt einen Überblick über die parametrierbaren Systemeigenschaften, die in den CPUs verfügbar sind.

- Allgemeine Eigenschaften (z. B. Name der CPU)
- Anlauf (z. B. Freigabe des Wiederanlaufs)
- Taktsynchronalarme
- Zyklus/Taktmerker (z. B. Zyklusüberwachungszeit)
- Remanenz (Anzahl der Merker, Timer und Zähler, die gehalten werden)
- Speicher,(z.B. Lokaldaten)

Hinweis: Wenn Sie zum Beispiel für Prozessabbild, Anzahl Diagnosepuffereinträge und für die maximale Anzahl Alarm-8-Bausteine (SFB 34 und SFB 35) **und** Bausteine für S7-Kommunikation größere oder kleinere Werte als die Default-Werte einstellen, so wird der für Programmcode und für Datenbausteine zur Verfügung stehende Arbeitsspeicher um diesen Betrag kleiner oder größer.

- Zuordnung der Alarmer (Prozessalarmer, Verzögerungsalarmer, Asynchronfehleralarmer) zu den Prioritätsklassen
- Uhrzeitalarmer (z. B. Start, Intervalldauer, Priorität)
- Weckalarmer (z. B. Priorität, Intervalldauer)
- Diagnose/Uhr (z. B. Uhrzeitsynchronisation)
- Schutzstufen

Hinweis

In der Default-Einstellung sind 16 Merkerbytes und 8 Zähler remanent eingestellt, d. h. auch bei Neustart der CPU nicht gelöscht.

Parametrierungswerkzeug

Die einzelnen CPU-Parameter können Sie mit STEP 7 "Hardware konfigurieren" einstellen.

Hinweis

Wenn Sie an folgenden Parametern Änderungen zur bisherigen Einstellung vornehmen, werden vom Betriebssystem Initialisierungen wie beim Kaltstart vorgenommen.

- Größe des Prozessabbilds der Eingänge
- Größe des Prozessabbilds der Ausgänge
- Größe der Lokaldaten
- Anzahl der Diagnosepuffereinträge
- Kommunikationsressourcen

Diese Initialisierungen sind:

- Datenbausteine werden mit den Ladewerten initialisiert
 - Merker, Zeiten, Zähler, Ein- und Ausgänge werden unabhängig von Remanenz-Einstellung gelöscht (0)
 - über SFC erzeugte DBs werden gelöscht
 - festprojektierte, Basiskommunikations-Verbindungen werden abgebaut
 - alle Ablaufebenen setzen von vorne auf
-

1.9 Multicomputing

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
1.9.1	Besonderheiten	1-29
1.9.2	Multicomputingalarm	1-30
1.9.3	Konfigurieren und Programmieren des Multicomputing-Betriebs	1-30

Was ist Multicomputing-Betrieb?

Multicomputing-Betrieb ist der gleichzeitige Betrieb mehrerer (maximal 4) multicomputingfähiger Zentralbaugruppen in einem Zentralgerät der S7-400.

Die beteiligten CPUs wechseln automatisch synchron ihre Betriebszustände, d. h. die CPUs laufen gemeinsam an und gehen gemeinsam in den Betriebszustand STOP. Auf jeder CPU läuft das Anwenderprogramm unabhängig von den Anwenderprogrammen in den anderen CPUs. Dies ermöglicht eine Parallelisierung von Steuerungsaufgaben.

Wann verwenden Sie Multicomputing?

In den folgenden Fällen ist es vorteilhaft, Multicomputing einzusetzen:

- Wenn Ihr Anwenderprogramm zu umfangreich für eine CPU ist und Speicherplatz knapp wird, verteilen Sie Ihr Programm auf mehrere CPUs.
- Wenn ein bestimmter Teil Ihrer Anlage schnell bearbeitet werden soll, trennen Sie den betreffenden Programmteil aus dem Gesamtprogramm heraus und lassen diesen von einer eigenen "schnellen" CPU bearbeiten.
- Wenn Ihre Anlage aus mehreren Teilen besteht, die gut voneinander abzugrenzen und damit relativ eigenständig zu steuern bzw. zu regeln sind lassen Sie Anlagenteil 1 von CPU1, Anlagenteil 2 von CPU 2 usw. bearbeiten.

Beispiel

Im folgenden Bild ist ein Automatisierungssystem dargestellt, das im Multicomputing-Betrieb arbeitet. Jede CPU kann auf die ihr zugewiesenen Baugruppen (FM, CP, SM) zugreifen.

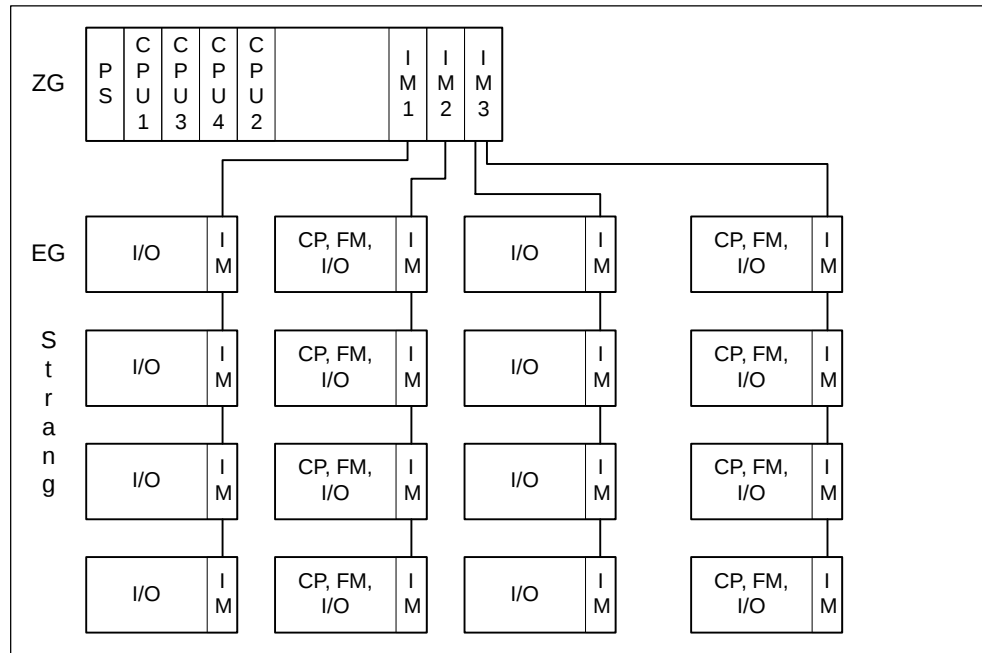


Bild 1-7 Beispiel für Multicomputing

Unterschied zwischen Multicomputing-Betrieb und Betrieb im segmentierten Baugruppenträger

Im segmentierten Baugruppenträger CR2 (physikalisch segmentiert, nicht durch Parametrierung einstellbar) ist nur eine CPU pro Segment erlaubt. Hierbei handelt es sich jedoch nicht um Multicomputing. Die CPUs im segmentierten Baugruppenträger bilden jeweils ein unabhängiges Teilsystem und verhalten sich jeweils wie Einzelprozessoren. Einen gemeinsamen logischen Adressraum gibt es nicht.

Multicomputing-Betrieb ist im segmentierten Baugruppenträger nicht möglich (Siehe auch Installationshandbuch).

1.9.1 Besonderheiten

Steckplatzregeln

Im Multicomputing-Betrieb können bis zu vier CPUs gleichzeitig in einem Zentralgerät (ZG) in beliebiger Reihenfolge gesteckt werden.

Wenn Sie CPUs verwenden, die nur Baugruppen-Anfangsadressen verwalten können, die durch 4 teilbar sind (in der Regel CPUs vor 10/98), dann müssen Sie beim Zuweisen der Adressen diese Regel für **alle** konfigurierten CPUs einhalten! Die Regel gilt für den Fall, daß Sie auch CPUs einsetzen, die im Singlecomputing-Betrieb die byteweise Zuweisung von Baugruppen-Anfangsadressen erlauben.

Busverbindung

Die CPUs sind über den K-Bus miteinander verbunden, d. h. alle CPUs sind bei entsprechender Projektierung über eine MPI-Schnittstelle vom PG erreichbar.

Verhalten im Anlauf und im Betrieb

Im Anlauf prüfen die am Multicomputing-Betrieb beteiligten CPUs automatisch, ob sie sich synchronisieren können. Eine Synchronisation ist nur dann möglich

- wenn alle (und nur die) konfigurierten CPUs gesteckt und nicht defekt sind.
- wenn für alle gesteckten CPUs korrekte Konfigurationsdaten (SDBs) erstellt wurden und geladen sind.

Trifft eine dieser Voraussetzungen nicht zu, wird das Ereignis mit der ID 0x49A4 in den Diagnosepuffer eingetragen. Erläuterungen zu Ereignis-IDs finden Sie in der Referenzhilfe zu Standard- und Systemfunktionen.

Beim Verlassen des Betriebszustandes STOP wird ein Vergleich der Anlaufarten KALTSTART/NEUSTART (WARMSTART/WIEDERANLAUF) durchgeführt. Bei unterschiedlicher Anlaufart gehen die CPUs **nicht** in den Betriebszustand RUN.

Adress- und Alarmzuordnung

Im Multicomputing-Betrieb können die einzelnen CPUs jeweils auf die Baugruppen zugreifen, die ihnen bei der Konfigurierung mit STEP 7 zugewiesen wurden. Der Adressbereich einer Baugruppe ist immer "exklusiv" einer CPU zugeordnet.

Insbesondere ist somit auch jede alarmfähige Baugruppe einer CPU zugeordnet. Alarmer, die von einer solchen Baugruppe ausgehen, können nicht von den anderen CPUs empfangen werden.

Alarmverarbeitung

Für die Alarmverarbeitung gilt:

- Prozessalarme und Diagnosealarme werden nur an eine CPU gesendet.
- Bei Ausfall bzw. beim Ziehen und Stecken einer Baugruppe, wird der Alarm von der CPU bearbeitet, die der Baugruppe bei der Parametrierung mit STEP 7 zugeordnet wurde.
Ausnahme: Ein Ziehen/Stecken-Alarm, der von einem CP ausgeht, erreicht alle CPUs, auch wenn der CP bei der Konfigurierung mit STEP 7 einer CPU zugeordnet wurde.
- Bei Ausfall eines Baugruppenträgers wird der OB 86 auf jeder CPU aufgerufen, also auch auf den CPUs, denen keine Baugruppe im ausgefallenen Baugruppenträger zugeordnet war

Nähere Informationen zum OB 86 finden Sie in der Referenzhilfe zu Organisationsbausteinen.

E/A-Mengengerüst

Das E/A-Mengengerüst eines Automatisierungssystems entspricht im Multicomputing-Betrieb dem Mengengerüst derjenigen CPU mit den meisten Ressourcen. In den einzelnen CPUs dürfen die jeweiligen CPU-spezifischen bzw. DP Master-spezifischen Mengengerüste nicht überschritten werden.

1.9.2 Multicomputingalarm

Mit Hilfe des Multicomputingalarms (OB 60) können Sie beim Multicomputing auf den zugehörigen CPUs synchron auf ein Ereignis reagieren. Im Gegensatz zu den Prozessalarmen, die von Signalbaugruppen ausgelöst werden, kann der Multicomputingalarm ausschließlich von CPUs ausgegeben werden. Der Multicomputingalarm wird durch Aufruf der SFC 35 "MP_ALM" ausgelöst.

Näheres entnehmen Sie bitte dem Handbuch *Systemsoftware für S7-300/400, System- und Standardfunktionen*.

1.9.3 Konfigurieren und Programmieren des Multicomputing-Betriebs

Die Vorgehensweise zum Konfigurieren und Programmieren der CPUs und der Baugruppen entnehmen Sie bitte dem Handbuch *Hardware konfigurieren und Verbindungen projektieren mit STEP 7 V5.2*.

1.10 Anlagenänderungen im laufenden Betrieb

Mit Hilfe einer Anlagenänderung im laufenden Betrieb mittels CiR (Configuration in RUN) ist es möglich, bestimmte Konfigurationsänderungen im RUN durchzuführen. Dabei wird die Prozessbearbeitung für eine kleine Zeitspanne angehalten. Die Obergrenze dieser Zeitspanne ist auf 1 s voreingestellt, kann aber von Ihnen geändert werden. Während dieser Zeit behalten die Prozesseingänge ihren letzten Wert. Siehe auch Handbuch *„Anlagenänderungen im laufenden Betrieb mittels CiR“*

Sie finden dieses Handbuch zum kostenlosen Download im Internet über die Adresse: <http://www.siemens.com/automation/service&support>

Anlagenänderungen im laufenden Betrieb mittels CiR können Sie in Anlagenteilen mit Dezentraler Peripherie durchführen. Sie setzen die im folgenden Bild dargestellte Konfiguration voraus. Dabei werden aus Gründen der Übersichtlichkeit nur ein einziges DP-Mastersystem und nur ein einziges PA-Mastersystem betrachtet. Diese Einschränkungen bestehen in der Realität nicht.

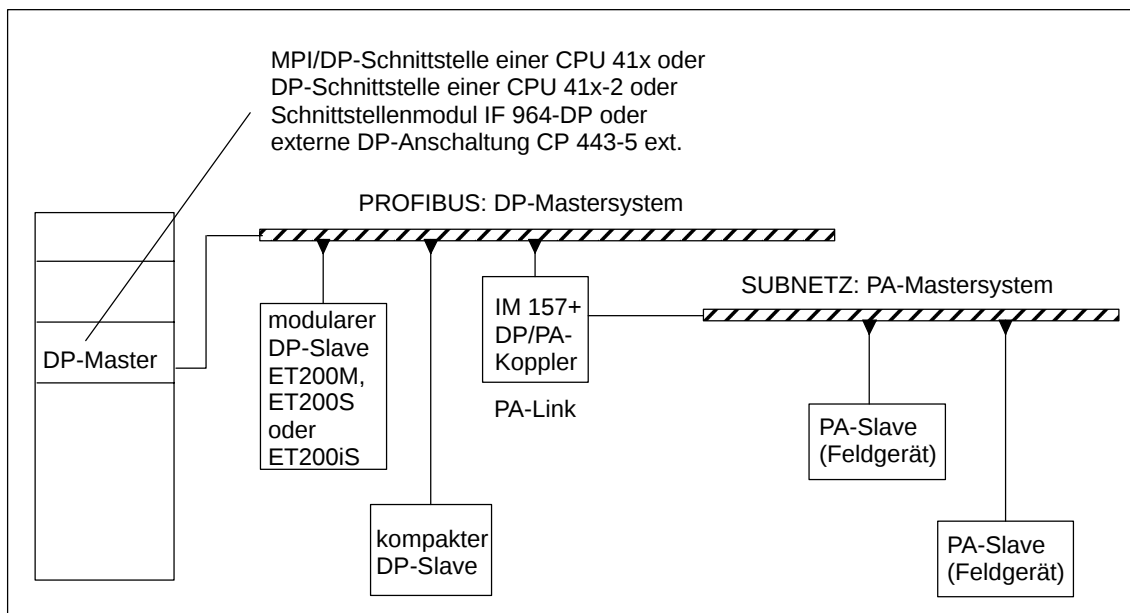


Bild 1-8 Übersicht: Systemstruktur für Anlagenänderungen im laufenden Betrieb

Hardware-Voraussetzungen Anlagenänderungen im laufenden Betrieb

Um eine Anlagenänderung im laufenden Betrieb durchführen zu können, müssen folgende Hardware-Voraussetzungen bereits bei der Inbetriebnahme erfüllt sein:

- Einsatz einer S7-400-Standard-CPU (CPU 412, CPU 414, CPU 416 oder CPU 417) ab Firmwarestand V3.1 oder einer S7-400-H-CPU (CPU 414-4H oder CPU 417-4H) im Einzelbetrieb ab Firmwarestand V3.1
- Falls Sie Anlagenänderungen im laufenden Betrieb an einem DP-Mastersystem mit externem DP-Master (CP 443-5 extended) vornehmen wollen, dann muss dieser mindestens den Firmware-Stand V5.0 aufweisen.
- Falls Sie Baugruppen bei ET 200M hinzufügen wollen: Einsatz der IM 153-2 ab MLFB 6ES7153-2BA00-0XB0 oder der IM 153-2FO ab MLFB 6ES7 153-2BB00-0XB0. Darüber hinaus müssen Sie die ET 200M mit aktiven Buselementen aufbauen und ausreichend freien Platz für die geplante Erweiterung vorsehen. Die ET 200M dürfen Sie nicht als DPV0-Slave (über GSD-Datei) einbinden.
- Falls Sie ganze Stationen hinzufügen wollen: Halten Sie die entsprechenden Busstecker, Repeater, etc vor.
- Falls Sie PA-Slaves (Feldgeräte) hinzufügen wollen: Einsatz der IM 157 ab MLFB 6ES7157-0AA82-0XA00 im zugehörigen DP/PA-Link.
- Der Einsatz des Baugruppenträgers CR2 ist nicht zulässig.
- Der Einsatz einer oder mehrerer der im Folgenden genannten Baugruppen innerhalb einer Station, in der Sie Anlagenänderungen im laufenden Betrieb mittels CiR durchführen wollen, ist nicht zulässig: CP 441-1, CP 441-2, CP 444.
- kein Multicomputing
- keine Multimasterkonfiguration
- kein Einsatz von I-Slaves an DP-Mastersystemen, an denen Sie Anlagenänderungen im laufenden Betrieb mittels CiR durchführen wollen.

Falls Sie eine CPU 41x an einer ihrer Schnittstellen (MPI/DP, DP oder Schnittstellenmodul IF 964-DP) als I-Slave konfiguriert haben und von dieser CPU ein oder mehrere weitere DP-Mastersysteme ausgehen (über die anderen Schnittstellen oder über eine externe DP-Anschaltung CP 443-5), dann gilt: An diesen weiteren DP-Mastersystemen sind Anlagenänderungen im laufenden Betrieb mittels CiR grundsätzlich möglich (jedoch keine Umprojektion der I-Slave-Schnittstelle).

Hinweis

Sie können Komponenten, die Anlagenänderungen im laufenden Betrieb beherrschen, und solche, die es nicht beherrschen, beliebig mischen (mit Ausnahme der oben ausgeschlossenen Baugruppen). Sie können Anlagenänderungen aber nur an CiR-fähigen Komponenten durchführen.

Software-Voraussetzungen Anlagenänderungen im laufenden Betrieb

Um eine Konfigurationsänderung im RUN durchführen zu können, muss das Anwenderprogramm folgende Voraussetzung erfüllen: Es muss so geschrieben sein, dass z. B. Stationsausfälle, Baugruppenstörungen oder Zykluszeitüberschreitungen nicht zum CPU-STOP führen.

Folgende OBs müssen auf Ihrer CPU vorhanden sein:

- Prozessalarm-OBs (OB 40 bis OB 47)
- Zeitfehler-OB (OB 80)
- Diagnosealarm-OB (OB 82)
- Ziehen/Stecken-OB (OB 83)
- Programmablauffehler-OB (OB 85)
- Baugruppenträgerausfall-OB (OB 86)
- Peripheriezugriffsfehler-OB (OB 122)

Zulässige Anlagenänderungen im laufenden Betrieb: Übersicht

Im laufenden Betrieb können Sie folgende Anlagenänderungen durchführen:

- Hinzufügen von Baugruppen beim modularen DP-Slave ET 200M, sofern Sie ihn nicht als DPV0-Slave (über GSD-Datei) eingebunden haben
- Das Umparametrieren von ET 200M-Baugruppen, z. B. die Wahl anderer Alarmgrenzen oder das Nutzen bisher unbenutzter Kanäle.
- Bisher unbenutzte Kanäle in einer Baugruppe bzw. in einem Modul bei den modularen Slaves ET 200M, ET 200S, ET 200iS nutzen
- DP-Slaves zu einem bestehenden DP-Mastersystem hinzufügen, jedoch keine I-Slaves.
- PA-Slaves (Feldgeräten) zu einem bestehenden PA-Mastersystem hinzufügen
- DP/PA-Kopplern hinter einer IM157 hinzufügen
- PA-Links (inklusive PA-Mastersysteme) zu einem bestehenden DP-Mastersystem hinzufügen.
- Hinzugefügte Baugruppen einem Teilprozessabbild zuordnen.
- Das Umparametrieren vorhandener Baugruppen in ET 200M-Stationen (Standardbaugruppen und fehlersichere Signalbaugruppen im Standardbetrieb)
- Änderungen rückgängig machen: Hinzugefügte Baugruppen, Module, DP-Slaves und PA-Slaves (Feldgeräte) können wieder entfernt werden.

Hinweis

Wenn Sie Slaves oder Baugruppen hinzufügen oder entfernen oder eine Änderung in der bestehenden Teilprozessabbildzuordnung vornehmen wollen, so ist dies an maximal vier DP-Mastersystemen möglich.

Alle oben nicht ausdrücklich erlaubten Änderungen sind im Rahmen einer Anlageänderung im laufenden Betrieb nicht zulässig und werden hier nicht weiter betrachtet.

1.11 CPU 41x als DP-Master/DP-Slave

Einleitung

In diesem Kapitel finden Sie für die CPUs 412-1, 412-2, 414-2, 414-3, 416-2, 416-3 und 417-4 die Eigenschaften und technischen Daten, welche Sie benötigen, wenn Sie die CPU als DP-Master bzw. als DP-Slave einsetzen und für Direkten Datenaustausch projektieren.

Vereinbarung: Da das DP-Master-/DP-Slave-Verhalten für alle CPUs gleich ist, werden im folgenden die CPUs als CPU 41x bezeichnet.

Hinweis

Diese Beschreibung gilt für CPUs ab V 3.1

Weitere Literatur

Beschreibungen und Hinweise zur Projektierung, Konfigurierung eines PROFIBUS-Subnetzes und der Diagnose im PROFIBUS-Subnetz finden Sie in der *STEP 7-Online-Hilfe*.

1.11.1 DP-Adressbereiche der CPUs 41x

Adressbereiche der CPUs 41x

Tabelle 1-5 CPUs 41x (MPI/DP-Schnittstelle als Profibus-DP)

Adressbereich	412-1	412-2	414-2	416-2
MPI-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	2048	2048	2048	2048
DP-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	–	4096	6144	8192
davon im Prozessabbild jeweils Ein- und Ausgänge bis x Byte einstellbar	4096	4096	8192	16384

Tabelle 1-6 CPUs 41x (MPI/DP-Schnittstelle und DP-Modul als Profibus-DP)

Adressbereich	414-3	416-3	417-4
MPI-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	2048	2048	2048
DP-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	6144	8192	8192
DP-Modul-als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	6144	8192	8192
davon im Prozessabbild jeweils Ein- und Ausgänge bis x Byte einstellbar	8192	16384	16384

DP-Diagnoseadressen belegen im Adressbereich für die Eingänge jeweils mindestens 1 Byte für den DP-Master und jeden DP-Slave. Unter diesen Adressen ist z. B. die DP-Normdiagnose der jeweiligen Teilnehmer abrufbar (Parameter LADDR des SFC 13). Die DP-Diagnoseadressen legen Sie bei der Projektierung fest. Wenn Sie keine DP-Diagnoseadressen festlegen, vergibt *STEP 7* die Adressen ab der höchsten Byteadresse abwärts als DP-Diagnoseadressen.

Im DPV1-Modus des Masters bekommen die Slaves in der Regel zwei Diagnoseadressen.

1.11.2 CPU 41x als Profibus-DP-Master

Einleitung

In diesem Kapitel beschreiben wir die Eigenschaften und technischen Daten der CPU, wenn Sie diese als Profibus-DP-Master betreiben.

Die Eigenschaften und technischen Daten der CPUs 41x finden Sie ab Kapitel 4.1.

Voraussetzung

Sie müssen die entsprechende CPU-Schnittstelle als DP-Master konfigurieren. Das heißt, Sie müssen in *STEP 7*

- die CPU als DP-Master projektieren,
- eine PROFIBUS-Adresse zuweisen,
- eine Betriebsart auswählen (S7-kompatibel oder DPV1)
- eine Diagnoseadresse zuweisen,
- DP-Slaves an das DP-Mastersystem anbinden.

Hinweis

Ist einer der PROFIBUS-DP-Slaves eine CPU 31x oder eine CPU 41x?

Dann finden Sie diesen DP-Slave im PROFIBUS-DP-Katalog als "bereits projektierte Station". Dieser DP-Slave-CPU weisen Sie im DP-Master eine Slavediagnoseadresse zu. Den DP-Master müssen Sie mit der DP-Slave-CPU koppeln und die Adressbereiche für den Datenaustausch zur DP-Slave-CPU festlegen.

Von EN 50170 nach DPV1

Die Norm zur Dezentralen Peripherie EN 50170 wurde weiterentwickelt. Die Ergebnisse der Weiterentwicklung sind in die IEC 61158 / IEC 61784-1:2002 Ed1 CP 3/1 eingeflossen. In der SIMATIC-Dokumentation wird hierfür die Bezeichnung DPV1 verwendet. Die neue Version weist einige Erweiterungen und Vereinfachungen auf.

Einige Automatisierungskomponenten der Firma SIEMENS verfügen bereits über DPV1-Funktionalität. Damit Sie diese neuen Funktionalitäten nutzen können, müssen Sie an Ihrem System einige wenige Modifikationen vornehmen. Die komplette Beschreibung des Umstiegs von EN 50170 auf DPV1 finden Sie als FAQ mit dem Titel "Umstieg auf DPV1", FAQ-Beitrags ID 7027576 auf der Internet-Site des Customer Supports.

Komponenten, die die Profibus DPV1-Funktionalität unterstützen

DPV1-Master

- Die S7-400 CPUs mit integrierter DP-Schnittstelle ab Firmware-Version 3.0.
- Der CP 443-5 mit der Bestellnummer 6GK7 443-5DX03-0XE0, wenn er mit einer dieser S7-400 CPUs eingesetzt wird.

DPV1-Slaves

- DP-Slaves, die im Hardware-Katalog von STEP 7 unter ihrem Familiennamen zu finden sind, sind im Info-Text als DPV1-Slaves zu erkennen.
- DP-Slaves, die in STEP 7 über GSD-Dateien eingebracht werden, ab GSD-Revision 3.

STEP 7

Ab STEP 7 V5.1, Servicepack 2.

Welche Betriebsmodi für DPV1-Komponenten gibt es?

- S7-kompatibler Modus

In diesem Modus ist die Komponente zu EN 50170 kompatibel. Allerdings können Sie dann nicht die volle DPV1-Funktionalität nutzen.

- DPV1-Modus

In diesem Modus können Sie die volle DPV1-Funktionalität nutzen. Die Automatisierungskomponenten in der Station, die kein DPV1 unterstützen, können Sie wie gewohnt weiterhin nutzen.

Kompatibilität zwischen DPV1 und EN 50170?

Sie können auch nach der Umstellung auf DPV1 alle bisherigen Slaves weiterhin nutzen. Diese unterstützen allerdings die erweiterten Funktionen von DPV1 nicht.

Sie können auch ohne die Umstellung auf DPV1 die DPV1-Slaves einsetzen. Diese verhalten sich dann wie herkömmliche Slaves. DPV1-Slaves der Firma SIEMENS können Sie dazu im S7-kompatiblen Modus betreiben. Für DPV1-Slaves anderer Hersteller benötigen Sie eine GSD-Datei nach EN 50170 kleiner Revision 3.

Umstieg auf DPV1

Wenn Sie auf DPV1 umsteigen, dann müssen Sie die ganze Station auf DPV1 umstellen. Dieses können Sie in STEP 7 in der Hardwarekonfiguration (DP-Mode) einstellen.

Weitere Informationen

Beschreibungen und Hinweise zum Umstieg von PROFIBUS DP auf PROFIBUS DPV1 finden Sie im Internet über die Adresse:

<http://www.siemens.com/automation/service&support>

unter Beitragsnummer 7027576

Status/Steuern, Programmieren über PROFIBUS

Alternativ zur MPI-Schnittstelle können Sie über die PROFIBUS-DP-Schnittstelle die CPU programmieren oder die PG-Funktionen Status und Steuern ausführen.

Hinweis

Die Anwendungen Programmieren oder Status und Steuern über die PROFIBUS-DP-Schnittstelle verlängert den DP-Zyklus.

Äquidistanz

Äquidistanz ist die Eigenschaft des PROFIBUS-DP, die exakt gleichlange Buszyklen gewährleistet. "Gleichlange Buszyklen" bedeutet, daß der DP-Master den DP-Buszyklus immer wieder nach dem gleichen Zeitabstand beginnt. Dies bedeutet aus Sicht der angeschlossenen Slaves, daß diese ebenfalls ihre Daten vom Master in exakt gleichbleibenden Zeitabständen erhalten.

Ab STEP7 V 5.2 können Sie für PROFIBUS-Subnetze gleichlange (äquidistante) Buszyklen parametrieren.

Konsistente Nutzdaten

Daten, die inhaltlich zusammengehören und einen Prozesszustand zu einem bestimmten Zeitpunkt beschreiben, bezeichnet man als konsistente Daten. Damit Daten konsistent sind, dürfen sie während der Verarbeitung oder Übermittlung nicht verändert oder aktualisiert werden.

Ein ausführliche Beschreibung hierzu finden Sie in Kapitel 1.13.

Sync/Freeze

Mit dem Steuerkommando SYNC werden die DP-Slaves einer Gruppen in den Sync-Modus geschaltet, d. h. der DP-Master überträgt die aktuellen Ausgangsdaten und veranlaßt die betroffenen DP-Slaves, die Ausgänge einzufrieren. Bei den folgenden Ausgabetelegrammen speichern die DP-Slaves die Ausgangsdaten in einem internen Puffer; der Zustand der Ausgänge bleibt unverändert.

Nach jedem Steuerkommando SYNC legen die DP-Slaves der selektierten Gruppen die Ausgangsdaten ihres internen Puffers auf die Ausgänge an den Prozess.

Die Ausgänge werden erst dann wieder zyklisch aktualisiert, wenn Sie mit Hilfe der SFC 11 "DPSYC_FR" das Steuerkommando UNSYNC absetzen.

Mit dem Steuerkommando FREEZE werden die betroffenen DP-Slaves in den Freeze-Modus geschaltet, d. h. der DP-Master veranlasst die betroffenen DP-Slaves, den aktuellen Zustand der Eingänge einzufrieren. Anschließend überträgt er die eingefrorenen Daten in den Eingangsbereich der CPU.

Nach jedem Steuerkommando FREEZE frieren die DP-Slaves den Zustand der Eingänge erneut ein.

Der DP-Master erhält erst dann wieder zyklisch den aktuellen Zustand der Eingänge, wenn Sie mit Hilfe der SFC 11 "DPSYC_FR" das Steuerkommando UNFREEZE absetzen

Hochlauf des DP-Mastersystems

Mit folgenden Parametern stellen Sie die Hochlaufzeitüberwachung des DP-Master ein:

- Übertragung der Parameter an Baugruppen
- Fertigmeldung durch Baugruppe

D.h., in der eingestellten Zeit müssen die DP-Slaves hochlaufen und von der CPU (als DP-Master) parametrisiert sein.

PROFIBUS-Adresse des DP-Masters

Es sind alle PROFIBUS-Adressen zulässig.

1.11.3 Teilprozessabbilder taktsynchron aktualisieren

Mit der SFC 126 "SYNC_PI" aktualisieren Sie ein Teilprozessabbild der Eingänge taktsynchron. Ein an einen DP-Takt angebundenes Anwenderprogramm kann mit dieser SFC die erfassten Eingangsdaten in einem Teilprozessabbild der Eingänge synchron mit diesem Takt und konsistent aktualisieren. Die SFC 126 ist unterbrechbar und kann nur in den OBs 61, 62, 63 und 64 aufgerufen werden.

Mit der SFC 127 "SYNC_PO" aktualisieren Sie ein Teilprozessabbild der Ausgänge taktsynchron. Ein an einen DP-Takt angebundenes Anwenderprogramm kann mit dieser SFC die berechneten Ausgangsdaten eines Teilprozessabbildes der Ausgänge synchron mit diesem Takt und konsistent in die Peripherie übertragen. Die SFC 127 ist unterbrechbar und kann nur in den OBs 61, 62, 63 und 64 aufgerufen werden.

Damit Teilprozessabbilder taktsynchron aktualisiert werden können müssen alle Eingangsadressen bzw. Ausgangsadressen eines Slaves demselben Teilprozessabbild zugeordnet werden.

Damit während jedem Takt die Konsistenz in einem Teilprozessabbild sichergestellt ist, müssen bei den einzelnen CPUs folgende Bedingungen erfüllt sein:

- CPU 412: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 100 < 10$
- CPU 414: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 50 < 20$
- CPU 416: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 50 < 26$
- CPU 417: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 50 < 20$

Die SFC 126 und 127 werden in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben.

1.11.4 Diagnose der CPU 41x als DP-Master

Diagnose durch LED-Anzeigen

Die Tabelle 1-7 erläutert die Bedeutung der BUSF-LED.

Bei einer Anzeige wird immer die BUSF-LED leuchten oder blinken, die der als PROFIBUS-DP-Schnittstelle projektierten Schnittstelle zugeordnet ist.

Tabelle 1-7 Bedeutung der LED "BUSF" der CPU 41x als DP-Master

BUSF	Bedeutung	Abhilfe
aus	Projektion in Ordnung; alle projektierten Slaves sind ansprechbar	–
leuchtet	- Busfehler (physikalischer Fehler) - DP-Schnittstellenfehler - verschiedene Baudraten im Multi-DP-Master-Betrieb	- Überprüfen Sie das Buskabel auf Kurzschluss oder Unterbrechung. - Werten Sie die Diagnose aus. Projektieren Sie neu oder korrigieren Sie die Projektierung.
blinkt	- Stationsausfall - mindestens einer der zugeordneten Slaves ist nicht ansprechbar	- Überprüfen Sie, ob das Buskabel an der CPU 41x angeschlossen ist bzw. der Bus unterbrochen ist. - Warten Sie ab, bis die CPU 41x hochgelaufen ist. Wenn die LED nicht aufhört zu blinken, überprüfen Sie die DP-Slaves oder werten Sie die Diagnose der DP-Slaves aus.
blinkt kurzzeitig INTF leuchtet kurzzeitig	CiR Synchronisation läuft	–

Ermittlung der Bustopologie in einem DP-Mastersystem mit der SFC 103 "DP_TOPOL" anstoßen

Um die Möglichkeiten zu verbessern, bei Störungen im laufenden Betrieb festzustellen, welche Baugruppe gestört ist bzw. wo auf dem DP-Kabel eine Unterbrechung etc. vorliegt, gibt es den Diagnose-Repeater. Diese Baugruppe arbeitet als Slave, und kann die Topologie eines DP-Strangs ermitteln und davon ausgehend Störungen erfassen.

Mit der SFC 103 "DP_TOPOL" stoßen Sie die Ermittlung der Bustopologie eines DP-Mastersystems durch den Diagnose-Repeater an. Die SFC 103 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben. Der Diagnose-Repeater ist beschrieben im Handbuch "Diagnose-Repeater für PROFIBUS-DP", Bestellnummer 6ES7972-0AB00-8AA0.

Auslesen der Diagnose mit STEP 7

Tabelle 1-8 Auslesen der Diagnose mit STEP 7

DP-Master	Baustein oder Register in STEP 7	Anwendung	Siehe ...
CPU 41x	Register "DP-Slave-Diagnose"	Slave-Diagnose als Klartext an STEP 7-Oberfläche anzeigen	siehe "Hardware diagnostizieren" in der STEP 7-Onlinehilfe und im Benutzerhandbuch STEP 7
	SFC 13 "DPNRM_DG"	Slave-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Aufbau für CPU 41x siehe Kapitel 1.11.6; SFC siehe Referenzhandbuch <i>System- und Standardfunktionen</i> Aufbau für andere Slaves siehe deren Beschreibung
	SFC 59 "RD_REC"	Datensätze der S7-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Referenzhandbuch <i>System- und Standardfunktionen</i>
	SFC 51 "RDSYSST"	SZL-Teillisten auslesen. Im Diagnosealarm mit der SZL-ID W#16#00B3 den SFC 51 aufrufen und SZL der Slave-CPU auslesen.	
	SFB 52 "RDREC"	für DPV1-Slaves Datensätze der S7-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	
	SFB 54 "RALRM"	für DPV1-Slaves: Alarminformation auslesen innerhalb des zugehörigen Alarm-OBs	
	SFC 103 "DP_TOPOL"	Ermittlung der Bustopologie eines DP-Mastersystems durch die dort vorhandenen Diagnoserepeater anstoßen.	

Diagnose im Anwenderprogramm auswerten

Das folgende Bild zeigt Ihnen, wie Sie vorgehen müssen, um die Diagnose im Anwenderprogramm auswerten zu können.

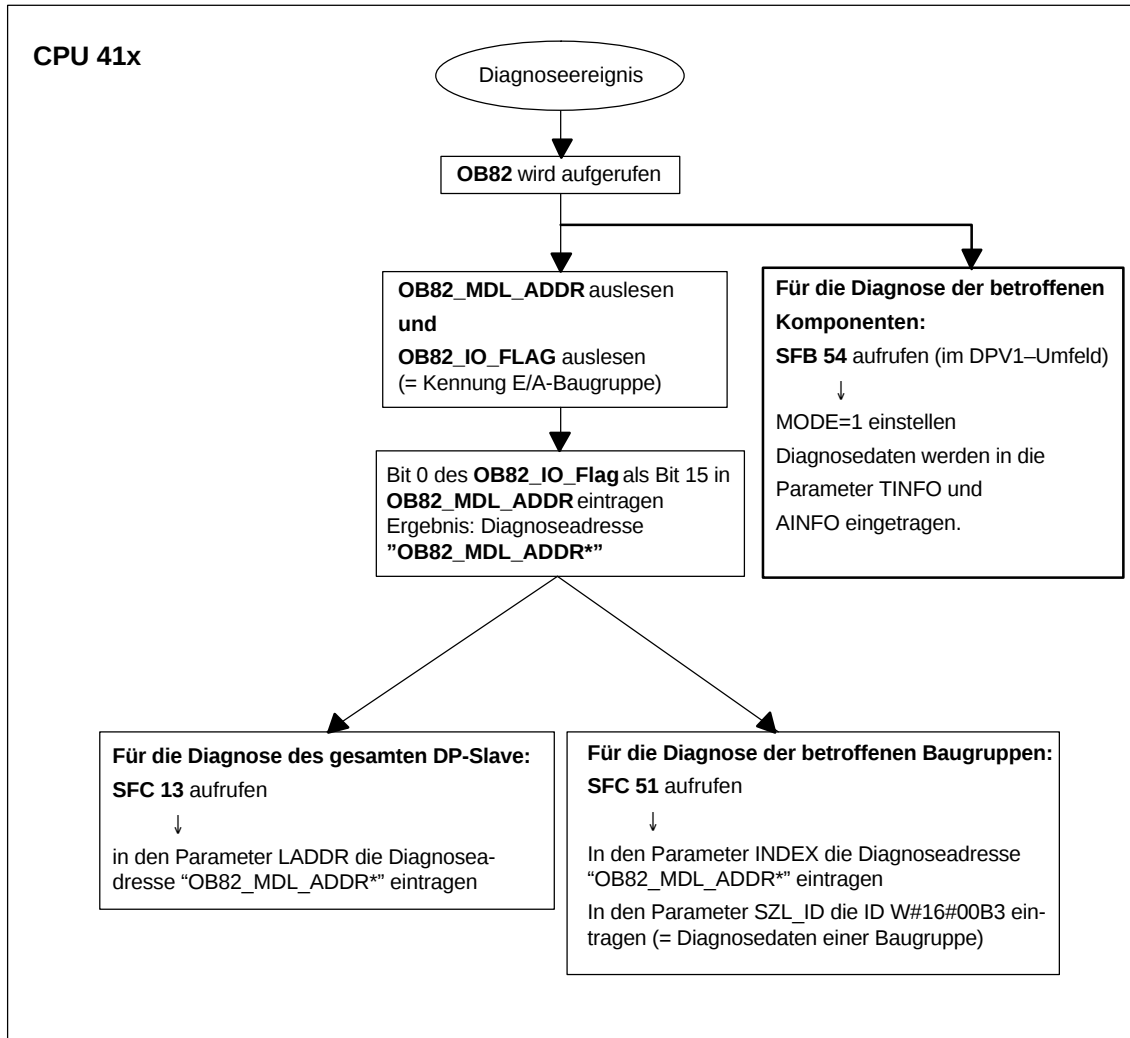


Bild 1-9 Diagnose mit CPU 41x

Diagnoseadressen in Verbindung mit DP-Slave-Funktionalität

Sie vergeben bei der CPU 41x Diagnoseadressen für den PROFIBUS-DP. Beachten Sie bei der Projektierung, daß DP-Diagnoseadressen einmal dem DP-Master und einmal dem DP-Slave zugeordnet sind.

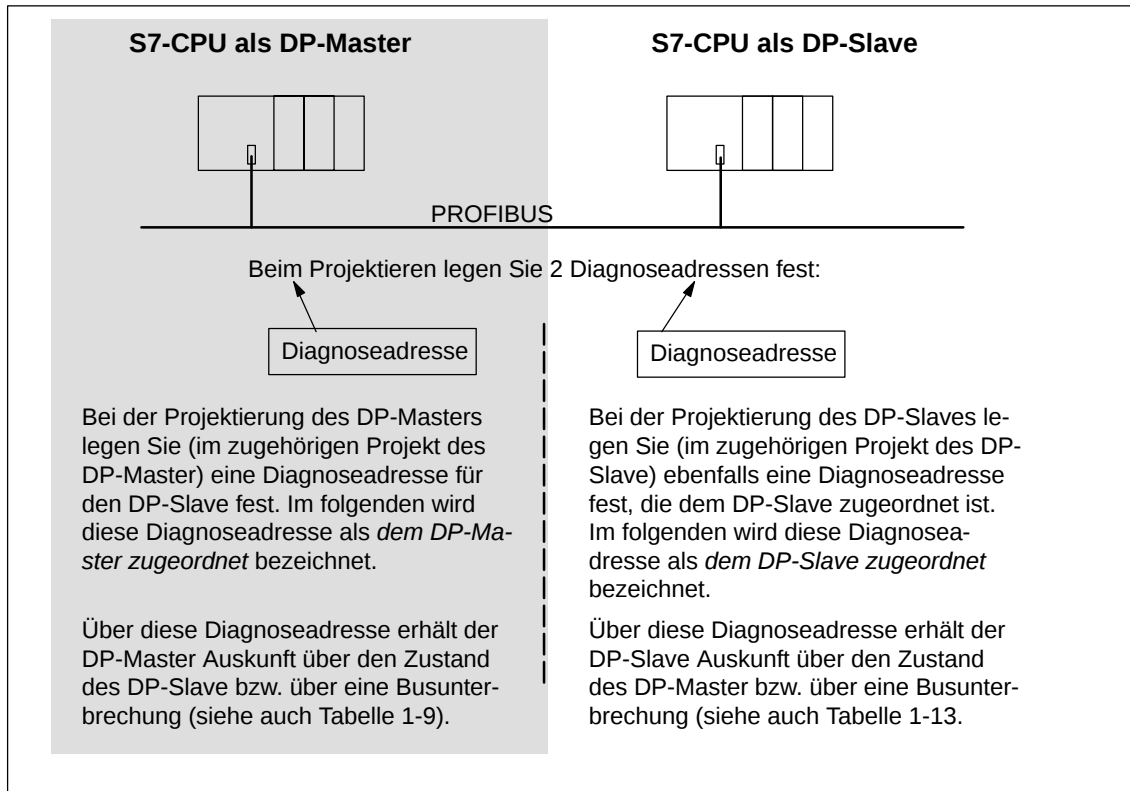


Bild 1-10 Diagnoseadressen für DP-Master und DP-Slave

Ereigniserkennung

Die Tabelle 1-9 zeigt, wie die CPU 41x als DP-Master Betriebszustandsänderungen einer CPU als DP-Slave bzw. Unterbrechungen des Datentransfers erkennt.

Tabelle 1-9 Ereigniserkennung der CPUs 41x als DP-Master

Ereignis	was passiert im DP-Master
Busunterbrechung (Kurzschluss, Stecker gezogen)	- Aufruf des OB 86 mit der Meldung <i>Stationsausfall</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Master zugeordnet ist) - bei Peripheriezugriff: Aufruf des OB 122 (Peripheriezugriffsfehler)
DP-Slave: RUN → STOP	Aufruf des OB 82 mit der Meldung <i>Baugruppe gestört</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Master zugeordnet ist; Variable OB82_MDL_STOP=1)
DP-Slave: STOP → RUN	Aufruf des OB 82 mit der Meldung <i>Baugruppe ok.</i> (gehendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Master zugeordnet ist; Variable OB82_MDL_STOP=0)

Auswertung im Anwenderprogramm

Die folgende Tabelle zeigt Ihnen, wie Sie zum Beispiel RUN-STOP-Übergänge des DP-Slaves im DP-Master auswerten können (siehe auch Tabelle 1-9).

im DP-Master	im DP-Slave (CPU 41x)
Diagnoseadressen: (Beispiel) Masterdiagnoseadresse= 1023 Slavediagnoseadresse im Mastersystem= 1022	Diagnoseadressen: (Beispiel) Slavediagnoseadresse= 422 Masterdiagnoseadresse=nicht relevant
Die CPU ruft den OB 82 auf mit u. a. folgenden Informationen: - OB 82_MDL_ADDR=1022 - OB82_EV_CLASS:=B#16#39 (kommendes Ereignis) - OB82_MDL_DEFECT:=Baugruppenstörung Tip: Diese Informationen stehen auch im Diagnosepuffer der CPU Im Anwenderprogramm sollten Sie auch den SFC 13 "DPNRM_DG" zum Auslesen der DP-Slave-Diagnosedaten programmieren. Im DPV1-Umfeld empfehlen wir den SFB54 zu verwenden. Er gibt die komplette Alarminformation aus.	CPU: RUN → STOP CPU erzeugt ein DP-Slave-Diagnosetelegramm (siehe Kapitel LEERER MERKER).

1.11.5 CPU 41x als DP-Slave

Einleitung

In diesem Kapitel beschreiben wir die Eigenschaften und technischen Daten der CPU, wenn Sie sie als DP-Slave betreiben.

Die Eigenschaften und technischen Daten der CPUs 41x finden Sie ab Kapitel 4.1.

Voraussetzungen

1. Es darf immer nur eine DP-Schnittstelle einer CPU als DP-Slave projiziert werden.
2. Soll die MPI/DP-Schnittstelle eine DP-Schnittstelle sein? Dann müssen Sie die Schnittstelle als DP-Schnittstelle projektieren.

Vor der Inbetriebnahme müssen Sie die CPU als DP-Slave konfigurieren. Das heißt, Sie müssen in *STEP 7*

- die CPU als DP-Slave “einschalten”,
- eine PROFIBUS-Adresse zuweisen,
- eine Slavediagnoseadresse zuweisen
- die Adressbereiche für den Datenaustausch zum DP-Master festlegen.

GSD-Dateien

Sie benötigen eine GSD-Datei, um bei einem Fremdsystem die CPU als DP-Slave projektieren zu können.

Die GSD-Datei steht Ihnen im Internet unter http://www.ad.siemens.de/csi_e/gsd kostenlos zum Download zur Verfügung.

Außerdem können Sie die GSD-Datei von der Mailbox des Schnittstellen-Centers in Fürth unter der Nummer +49 (911) 737972 herunterladen.

Konfigurier- und Parametriertelegramm

Beim Konfigurieren/Parametrieren der CPU 41x werden Sie durch *STEP 7* unterstützt. Sollten Sie eine Beschreibung des Konfigurier- und Parametriertelegramms benötigen, zum Beispiel zur Kontrolle mit einem Busmonitor, dann finden Sie die Beschreibung des Konfigurier- und Parametriertelegramms im Internet unter <http://www.ad.siemens.de/simatic-cs> unter der Beitrags-ID 1452338.

Status/Steuern, Programmieren über PROFIBUS

Alternativ zur MPI-Schnittstelle können Sie über die PROFIBUS-DP-Schnittstelle die CPU programmieren oder die PG-Funktionen Status und Steuern ausführen. Dazu müssen Sie bei der Konfiguration der CPU als DP-Slave in *STEP 7* diese Funktionen freischalten.

Hinweis

Die Anwendungen von Programmieren oder Status und Steuern über die PROFIBUS-DP-Schnittstelle verlängert den DP-Zyklus.

Datentransfer über einen Übergabespeicher

Die CPU 41x stellt als DP-Slave einen Übergabespeicher zum PROFIBUS DP zur Verfügung. Der Datentransfer zwischen der CPU als DP-Slave und dem DP-Master erfolgt immer über diesen Übergabespeicher. Dazu projektieren Sie bis zu 32 Adressbereiche.

D.h., der DP-Master schreibt seine Daten in diese Adressbereiche des Übergabespeichers und die CPU liest im Anwenderprogramm diese Daten aus und umgekehrt.

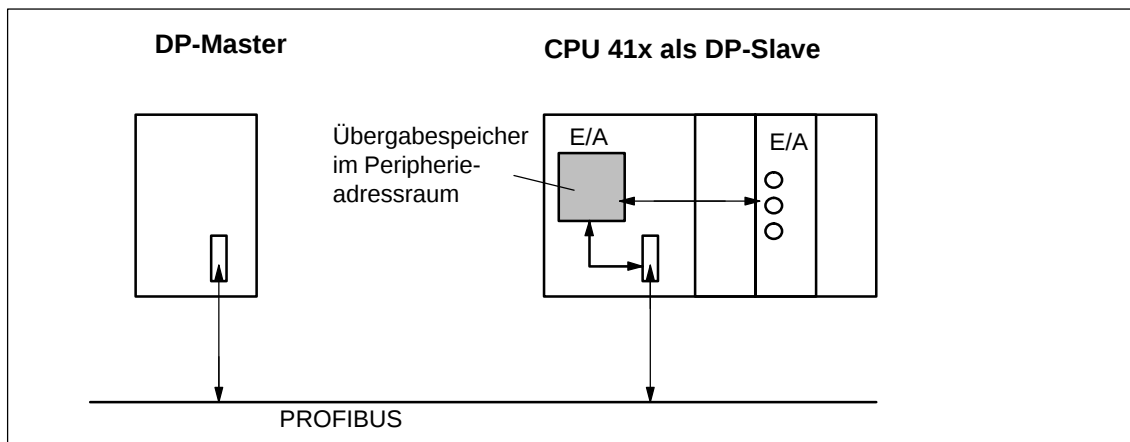


Bild 1-11 Übergabespeicher in der CPU 41x als DP-Slave

Adressbereiche des Übergabespeichers

In *STEP 7* projektieren Sie Ein- und Ausgangsadressbereiche:

- Sie können bis zu 32 Ein- bzw. Ausgangsadressbereiche projektieren
- Jeder dieser Adressbereiche kann bis zu 32 Byte groß sein
- Sie können insgesamt maximal 244 Byte Eingänge und 244 Byte Ausgänge projektieren

Ein Projektierungsbeispiel für die Adressvergabe des Übergabespeichers finden Sie in nachfolgender Tabelle. Diese finden Sie auch in der Hilfe zur *STEP 7* Projektierung.

Tabelle 1-10 Projektierungsbeispiel für die Adressbereiche des Übergabespeichers

	Typ	Masteradresse	Typ	Slaveadresse	Länge	Einheit	Konsistenz
1	E	222	A	310	2	Byte	Einheit
2	A	0	E	13	10	Wort	gesamte Länge
:							
32							
Adressbereiche in der DP-Master-CPU			Adressbereiche in der DP-Slave-CPU		Diese Parameter der Adressbereiche müssen für DP-Master und DP-Slave gleich sein		

Regeln

Folgende Regeln müssen Sie beim Arbeiten mit dem Übergabespeicher beachten:

- Zuordnung der Adressbereiche:
 - Eingangsdaten des DP-Slave sind **immer** Ausgangsdaten des DP-Masters
 - Ausgangsdaten des DP-Slaves sind **immer** Eingangsdaten des DP-Masters
- Die Adressen können Sie frei vergeben. Im Anwenderprogramm greifen Sie mit Lade-/Transferbefehlen bzw. mit den SFCs 14 und 15 auf die Daten zu. Sie können ebenso Adressen aus dem Prozessabbild der Eingänge bzw. Ausgänge angeben (siehe auch Kapitel 1.11.1).

Hinweis

Für den Übergabespeicher vergeben Sie Adressen aus dem DP-Adressbereich der CPU 41x.

Die für den Übergabespeicher vergebenen Adressen dürfen Sie nicht noch einmal für die Peripheriebaugruppen an der CPU 41x vergeben!

- Die niedrigste Adresse der einzelnen Adressbereiche ist die Anfangsadresse des jeweiligen Adressbereichs.
- Die Länge, Einheit und die Konsistenz der zusammengehörenden Adressbereiche für DP-Master und DP-Slave muß gleich sein.

S5-DP-Master

Wenn Sie eine IM 308 C als DP-Master und die CPU 41x als DP-Slave einsetzen, gilt für den Austausch von konsistenten Daten:

Sie müssen den FB 192 in der IM 308-C programmieren, damit zwischen DP-Master und DP-Slave konsistente Daten übertragen werden. Nur mit dem FB 192 werden die Daten der CPU 41x nur zusammenhängend in einem Block ausgegeben bzw. ausgelesen!

S5-95 als DP-Master

Wenn Sie ein AG S5-95 als DP-Master einsetzen, dann müssen Sie dessen Busparameter auch für die CPU 41x als DP-Slave einstellen.

Beispielprogramm

Im folgenden sehen Sie in einem kleinen Beispielprogramm den Datenaustausch zwischen DP-Master und DP-Slave. Sie finden in diesem Beispiel die Adressen aus Tabelle 1-10 wieder.

in der DP-Slave-CPU				in der DP-Master-CPU			
L	2		Datenvorverar-				
T	MB	6	beitung im DP-				
L	EB	0	Slave				
T	MB	7					
L	MW	6	Daten weiterrei-				
T	PAW	310	chen an DP-Ma-				
			ster				
				L	PEB	222	empfangene Daten
				T	MB	50	im DP-Master
				L	PEB	223	weiterverarbei-
				L	B#16#3		ten
				+	I		
				T	MB	51	
				L	10		Datenvorverar-
				+	3		beitung im DP-
				T	MB	60	Master
				CALL	SFC	15	Daten senden an
				LADDR:=	W#16#0		DP-Slave
				RECORD:=	P#M60.0 Byte20		
				RET_VAL:=	MW 22		
CALL	SFC	14	Daten empfangen				
LADDR:=	W#16#D		vom DP-Master				
RET_VAL:=	MW 20						
RECORD:=	P#M30.0 Byte20						
L	MB	30	empfangene Daten				
L	MB	7	weiterverarbei-				
+	I		ten				
T	MW	100					

Datentransfer im STOP

Die DP-Slave-CPU geht in STOP: Die Daten im Übergabespeicher der CPU werden mit "0" überschrieben, das heißt der DP-Master liest "0".

Der DP-Master geht in STOP: Die aktuellen Daten im Übergabespeicher der CPU bleiben erhalten und können weiterhin von der CPU ausgelesen werden.

PROFIBUS-Adresse

Die 126 dürfen Sie nicht als PROFIBUS-Adresse für die CPU 41x als DP-Slave einstellen.

1.11.6 Diagnose der CPU 41x als DP-Slave

Diagnose durch LED-Anzeigen – CPU 41x

Die Tabelle 1-11 erläutert die Bedeutung der BUSF-LEDs.

Es wird immer die BUSF-LED leuchten oder blinken, die der als PROFIBUS-DP-Schnittstelle projektierten Schnittstelle zugeordnet ist.

Tabelle 1-11 Bedeutung der LEDs "BUSF" der CPU 41x als DP-Slave

BUSF	Bedeutung	Abhilfe
aus	Projektion in Ordnung	–
blinkt	Die CPU 41x ist falsch parametrierung. Es findet kein Datenaustausch zwischen DP-Master und der CPU 41x statt. Ursachen: - die Ansprechüberwachungszeit ist abgelaufen - die Buskommunikation über PROFIBUS ist unterbrochen - PROFIBUS-Adresse ist falsch	- Überprüfen Sie die CPU 41x - Überprüfen Sie, ob der Busanschluss-Stecker richtig steckt - Überprüfen Sie, ob das Buskabel zum DP-Master unterbrochen ist - Überprüfen Sie die Konfiguration und Parametrierung.
an	Buskurzschluss	Überprüfen Sie den Busaufbau

Ermittlung der Bustopologie in einem DP-Mastersystem mit der SFC 103 "DP_TOPOL" anstoßen

Um die Möglichkeiten zu verbessern, bei Störungen im laufenden Betrieb festzustellen, welche Baugruppe gestört ist bzw. wo auf dem DP-Kabel eine Unterbrechung etc. vorliegt, gibt es den Diagnose-Repeater. Diese Baugruppe arbeitet als Slave, und kann die Topologie eines DP-Strangs ermitteln und davon ausgehend Störungen erfassen.

Mit der SFC 103 "DP_TOPOL" stoßen Sie die Ermittlung der Bustopologie eines DP-Mastersystems durch den Diagnose-Repeater an. Die SFC 103 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben. Der Diagnose-Repeater ist beschrieben im Handbuch "Diagnose-Repeater für PROFIBUS-DP", Bestellnummer 6ES7972-0AB00-8AA0.

Diagnose mit STEP 5 oder STEP 7 Slave-Diagnose

Die Slave-Diagnose verhält sich nach Norm EN 50170, Volume 2, PROFIBUS. Sie kann in Abhängigkeit vom DP-Master für alle DP-Slaves, die sich nach Norm verhalten, mit STEP 5 oder STEP 7 ausgelesen werden.

Das Auslesen und der Aufbau der Slave-Diagnose ist in den folgenden Kapiteln beschrieben.

S7-Diagnose

S7-Diagnose kann von allen diagnosefähigen Baugruppen des Baugruppenspektrums SIMATIC S7/M7 im Anwenderprogramm angefordert werden. Die Baugruppen, welche diagnosefähig sind, können Sie den Informationen zur Baugruppe oder im Katalog entnehmen. Der Aufbau der S7-Diagnose ist für zentral und dezentral gesteckte Baugruppen gleich.

Die Diagnosedaten einer Baugruppe stehen in den Datensätzen 0 und 1 des Systemdatenbereichs der Baugruppe. Der Datensatz 0 enthält 4 Bytes Diagnosedaten, die den aktuellen Zustand einer Baugruppe beschreiben. Der Datensatz 1 enthält außerdem baugruppenspezifische Diagnosedaten.

Den Aufbau der Diagnosedaten finden Sie im Referenzhandbuch *Standard- und Systemfunktionen*.

Auslesen der Diagnose

Tabelle 1-12 Auslesen der Diagnose mit STEP 5 und STEP 7 im Mastersystem

Automatisierungssystem mit DP-Master	Baustein oder Register in STEP 7	Anwendung	Siehe ...
SIMATIC S7/M7	Register "DP-Slave-Diagnose"	Slave-Diagnose als Klartext an STEP 7-Oberfläche anzeigen	siehe "Hardware diagnostizieren" in der STEP 7-Onlinehilfe und im Benutzerhandbuch STEP 7
	SFC 13 "DP NRM_DG"	Slave-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Aufbau siehe Kapitel LEERER MERKER; SFC siehe Referenzhandbuch <i>System- und Standardfunktionen</i>
	SFC 51 "RDSYSST"	SZL-Teillisten auslesen. Im Diagnosealarm mit der SZL-ID W#16#00B3 den SFC 51 aufrufen und SZL der Slave-CPU auslesen.	Referenzhandbuch <i>System- und Standardfunktionen</i>
	SFB 54 "RDREC"	für DPV1-Umfeld gilt: Alarminformation auslesen innerhalb des zugehörigen Alarm-OBs	
	FB 125/FC 125	Slave-Diagnose auswerten	im Internet unter http://www.ad.siemens.de/simatic-cs ID 387 257

Tabelle 1-12 Auslesen der Diagnose mit STEP 5 und STEP 7, Fortsetzung im Mastersystem

Automatisierungs- system mit DP-Master	Baustein oder Register in STEP 7	Anwendung	Siehe ...
SIMATIC S5 mit IM 308-C als DP-Master	FB 192 "IM308C"	Slave-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Aufbau siehe Kapitel LEERER MERKER; FBs siehe Handbuch <i>Dezentrales Peripheriesystem ET 200</i>
SIMATIC S5 mit Automatisierungs- gerät S5-95U als DP-Master	SFB 230 "S_DIAG"		

Beispiel für Auslesen der Slave-Diagnose mit FB 192 "IM 308C"

Sie finden hier ein Beispiel, wie Sie mit dem FB 192 die Slave-Diagnose für einen DP-Slave im STEP 5-Anwenderprogramm auslesen.

Annahmen

Für dieses STEP 5-Anwenderprogramm gelten die folgenden Annahmen:

- Die IM 308-C belegt als DP-Master die Kacheln 0 ... 15 (Nummer 0 der IM 308-C).
- Der DP-Slave hat die PROFIBUS-Adresse 3.
- Die Slave-Diagnose soll im DB 20 abgelegt werden. Sie können auch jeden anderen Datenbaustein dafür verwenden.
- Die Slave-Diagnose besteht aus 26 Bytes.

STEP 5-Anwenderprogramm

AWL	Erläuterung
:A DB 30	
:SPA FB 192	
Name :IM308C	
DPAD : KH F800	Default-Adressbereich der IM 308-C
IMST : KY 0, 3	IM-Nr. = 0, PROFIBUS-Adresse des DP-Slaves = 3
FCT : KC SD	Funktion: Slave-Diagnose lesen
GCGR : KM 0	wird nicht ausgewertet
TYP : KY 0, 20	S5-Datenbereich: DB 20
STAD : KF +1	Diagnosedaten ab Datenwort 1
LENG : KF 26	Diagnoselänge = 26 Bytes
ERR : DW 0	Fehlercode-Ablage in DW 0 des DB 30

Diagnoseadressen in Verbindung mit DP-Master-Funktionalität

Sie vergeben bei der CPU 41x Diagnoseadressen für den PROFIBUS-DP. Beachten Sie bei der Projektierung, daß DP-Diagnoseadressen einmal dem DP-Master und einmal dem DP-Slave zugeordnet sind.

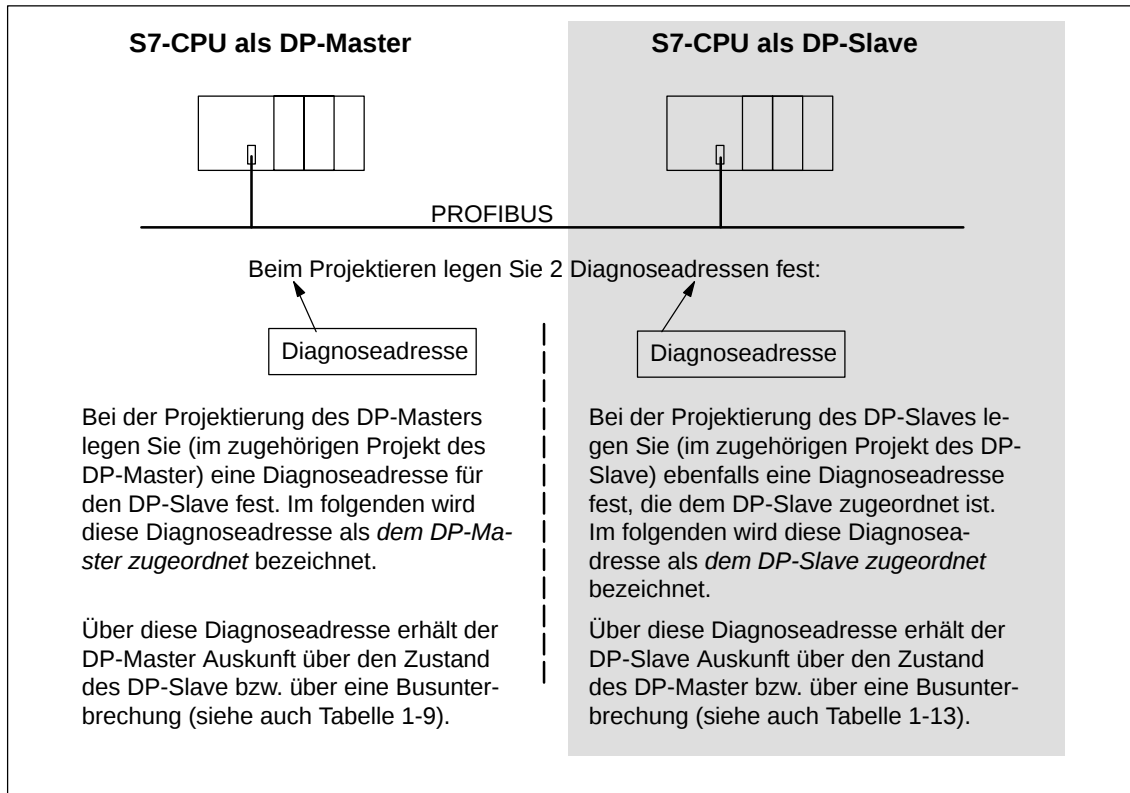


Bild 1-12 Diagnoseadressen für DP-Master und DP-Slave

Ereigniserkennung

Die Tabelle 1-13 zeigt, wie die CPU 41x als DP-Slave Betriebszustandsänderungen bzw. Unterbrechungen des Datentransfers erkennt.

Tabelle 1-13 Ereigniserkennung der CPUs 41x als DP-Slave

Ereignis	was passiert im DP-Slave
Busunterbrechung (Kurzschluss, Stecker gezogen)	- Aufruf des OB 86 mit der Meldung <i>Stationsausfall</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Slave zugeordnet ist) - bei Peripheriezugriff: Aufruf des OB 122 (Peripheriezugriffsfehler)
DP-Master: RUN → STOP	Aufruf des OB 82 mit der Meldung <i>Baugruppe gestört</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Slave zugeordnet ist; Variable OB82_MDL_STOP=1)
DP-Master: STOP → RUN	Aufruf des OB 82 mit der Meldung <i>Baugruppe ok.</i> (gehendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Slave zugeordnet ist; Variable OB82_MDL_STOP=0)

Auswertung im Anwenderprogramm

Die folgende Tabelle 1-14 zeigt Ihnen, wie Sie zum Beispiel RUN-STOP-Übergänge des DP-Masters im DP-Slave auswerten können (siehe auch Tabelle 1-13).

Tabelle 1-14 Auswertung von RUN-STOP-Übergängen im DP-Master/DP-Slave

im DP-Master	im DP-Slave
Diagnoseadressen: (Beispiel) Masterdiagnoseadresse= 1023 Slavediagnoseadresse im Master-system= 1022	Diagnoseadressen: (Beispiel) Slavediagnoseadresse= 422 Masterdiagnoseadresse=nicht relevant
CPU: RUN → STOP	Die CPU ruft den OB 82 auf mit u. a. folgenden Informationen: - OB 82_MDL_ADDR: 422 - OB82_EV_CLASS:=B#16#39 (kommendes Ereignis) - OB82_MDL_DEFECT:=Baugruppenstörung Tip: diese Informationen stehen auch im Diagnosepuffer der CPU

Aufbau der Slave-Diagnose

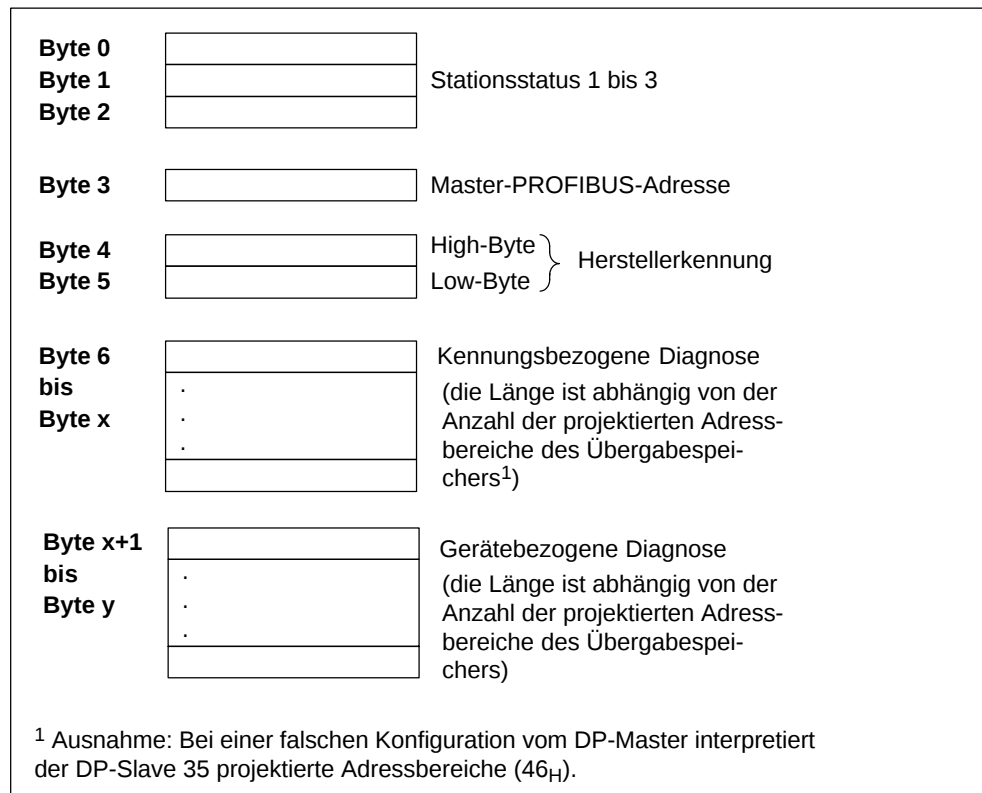


Bild 1-13 Aufbau der Slave-Diagnose

1.11.7 CPU 41x als DP-Slave: Stationsstatus 1 bis 3

Stationsstatus 1 bis 3

Der Stationsstatus 1 bis 3 gibt einen Überblick über den Zustand eines DP-Slaves.

Tabelle 1-15 Aufbau von Stationsstatus 1 (Byte 0)

Bit	Bedeutung	Abhilfe
0	1:DP-Slave kann von DP-Master nicht angesprochen werden.	• Richtige DP-Adresse am DP-Slave eingestellt? • Busanschluss-Stecker angeschlossen? • Spannung am DP-Slave? • RS 485-Repeater richtig eingestellt? • Reset am DP-Slave durchführen
1	1:DP-Slave ist für Datenaustausch noch nicht bereit.	• Abwarten, da DP-Slave gerade im Hochlauf ist.
2	1: Die vom DP-Master an den DP-Slave gesendeten Konfigurationsdaten stimmen nicht mit dem Aufbau des DP-Slaves überein.	• Richtiger Stationstyp oder richtiger Aufbau des DP-Slaves in der Software eingegeben?
3	1:Diagnosealarm, erzeugt durch RUN-STOP-Übergang der CPU 0:Diagnosealarm, erzeugt durch STOP-RUN-Übergang der CPU	• Sie können die Diagnose auslesen.
4	1:Funktion wird nicht unterstützt, z. B. Ändern der DP-Adresse über Software	• Überprüfen Sie die Projektierung.
5	0:Das Bit ist immer "0".	–
6	1:DP-Slave-Typ stimmt nicht mit der Software-Projektierung überein.	• Richtiger Stationstyp in der Software eingegeben? (Parametrierfehler)
7	1:DP-Slave ist von einem anderen DP-Master parametrierbar, wenn der DP-Master, der im Augenblick Zugriff auf den DP-Slave hat.	• Bit ist immer 1, wenn Sie z. B. gerade mit dem PG oder einem anderen DP-Master auf den DP-Slave zugreifen. Die DP-Adresse des Parametriermasters befindet sich im Diagnosebyte "Master-PROFIBUS-Adresse".

Tabelle 1-16 Aufbau von Stationsstatus 2 (Byte 1)

Bit	Bedeutung
0	1:DP-Slave muss neu parametrier und konfiguriert werden.
1	1:Es liegt eine Diagnosemeldung vor. Der DP-Slave kann nicht weiterlaufen, solange der Fehler nicht behoben ist (statische Diagnosemeldung).
2	1:Bit ist immer auf "1", wenn DP-Slave mit dieser DP-Adresse vorhanden ist.
3	1:Es ist bei diesem DP-Slave die Ansprechüberwachung aktiviert.
4	0:Bit ist immer auf "0".
5	0: Bit ist immer auf "0".
6	0: Bit ist immer auf "0".
7	1: DP-Slave ist deaktiviert, d. h. er ist aus der zyklischen Bearbeitung herausgenommen.

Tabelle 1-17 Aufbau von Stationsstatus 3 (Byte 2)

Bit	Bedeutung
0 bis 6	0:Bits sind immer auf "0"
7	1: - Es liegen mehr Diagnosemeldungen vor, als der DP-Slave speichern kann. - Der DP-Master kann nicht alle vom DP-Slave gesendeten Diagnosemeldungen in seinem Diagnosepuffer eintragen.

Master-PROFIBUS Adresse

Im Diagnosebyte Master-PROFIBUS-Adresse ist die DP-Adresse des DP-Masters hinterlegt:

- der den DP-Slave parametrier hat und
- der lesenden und schreibenden Zugriff auf den DP-Slave hat

Tabelle 1-18 Aufbau der Master-PROFIBUS-Adresse (Byte 3)

Bit	Bedeutung
0 bis 7	DP-Adresse des DP-Masters, der den DP-Slave parametrier hat und lesenden und schreibenden Zugriff auf den DP-Slave hat.
	FF _H : DP-Slave wurde von keinem DP-Master parametrier.

Herstellerkennung

In der Herstellerkennung ist ein Code hinterlegt, der den Typ des DP-Slaves beschreibt.

Tabelle 1-19 Aufbau der Herstellerkennung (Byte 4, 5)

Byte 4	Byte 5	Herstellerkennung für CPU
80 _H	C5 _H	412-1
80 _H	C6 _H	412-2
80 _H	C7 _H	414-2
80 _H	C8 _H	414-3
80 _H	CA _H	416-2
80 _H	CB _H	416-3
80 _H	CC _H	417-4

Kennungsbezogene Diagnose

Die kennungsbezogene Diagnose sagt aus, für welchen der projekteerten Adressbereiche des Übergabespeichers ein Eintrag erfolgt ist.

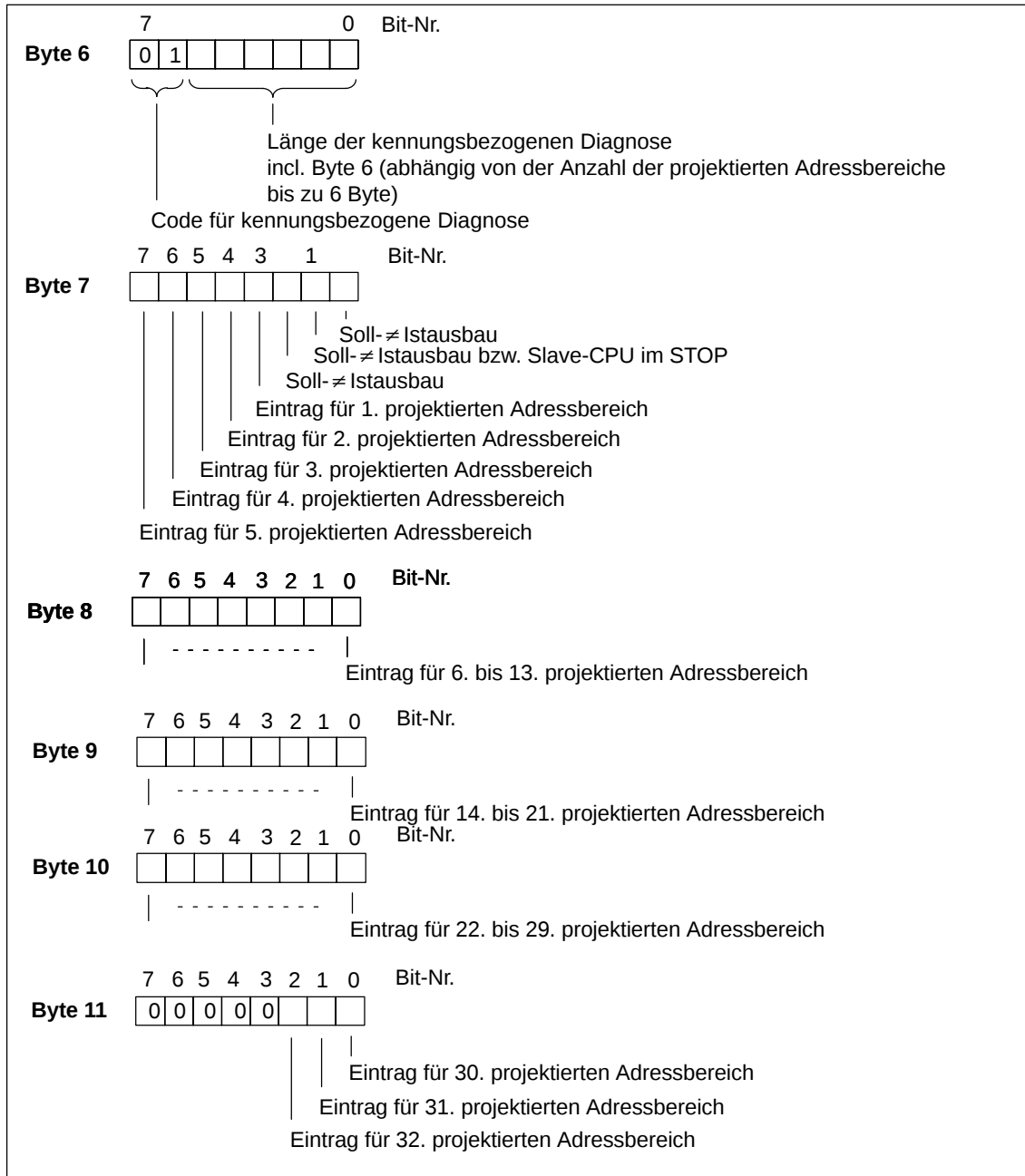


Bild 1-14 Aufbau der kennungsbezogenen Diagnose der CPU 41x

Gerätebezogene Diagnose

Die gerätebezogene Diagnose gibt detaillierte Auskunft über einen DP-Slave. Die gerätebezogene Diagnose beginnt ab Byte x und kann maximal 20 Bytes umfassen.

Im folgenden Bild sind Aufbau und Inhalt der Bytes für einen projektierten Adressbereich des Übergabespeichers beschrieben.

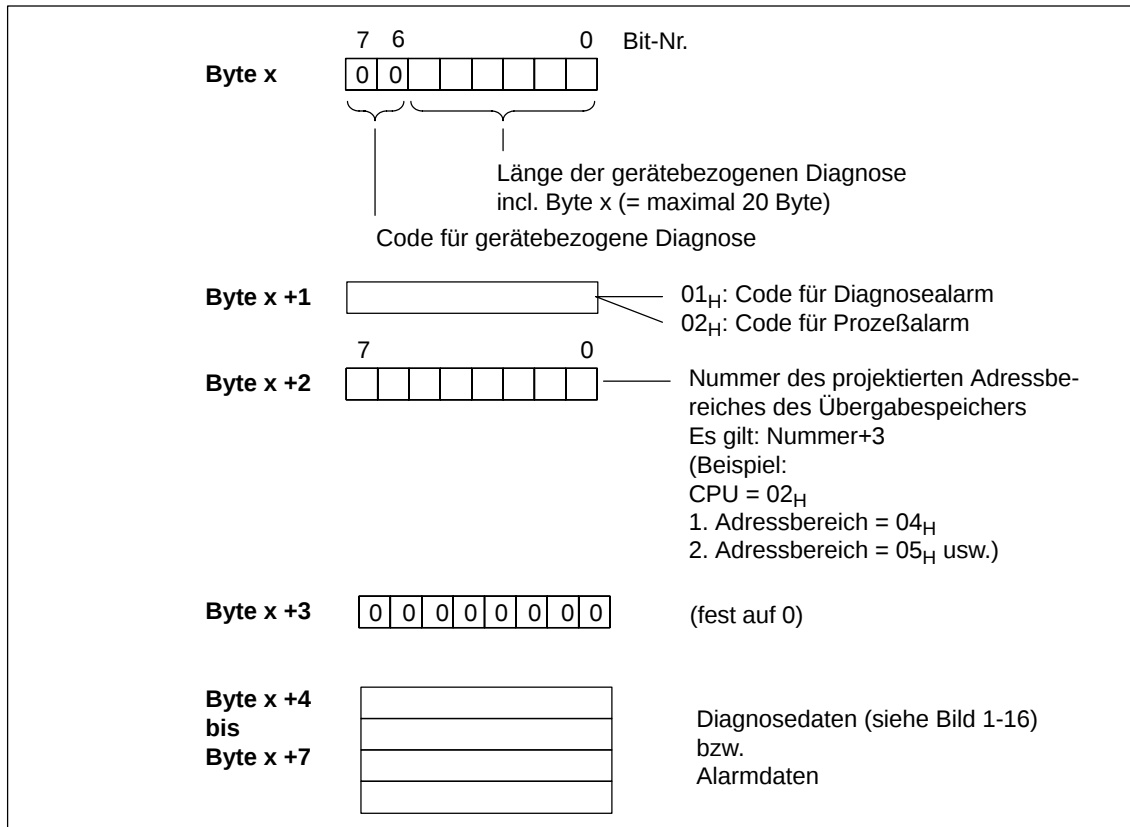


Bild 1-15 Aufbau der gerätebezogenen Diagnose

ab Byte x +4

Die Bedeutung der Bytes ab Byte x+4 ist abhängig von Byte x +1 (siehe Bild 1-15).

Im Byte x +1 steht der Code für ...	
Diagnosealarm (01 _H)	Prozessalarm (02 _H)
Die Diagnosedaten enthalten die 16 Byte Zustandsinformation der CPU. Im Bild 1-16 zeigen wir Ihnen die Belegung der ersten 4 Byte der Diagnosedaten. Die folgenden 12 Byte sind immer 0.	Für den Prozessalarm können Sie 4 Byte Alarminformation frei programmieren. Diese 4 Byte übergeben Sie in <i>STEP 7</i> mit dem SFC 7 "DP_PRAL" an den DP-Master.

Byte x +4 bis x +7 für Diagnosealarm

Bild 1-16 zeigt Aufbau und Inhalt der Bytes x +4 bis x +7 für Diagnosealarm. Die Inhalte dieser Bytes entsprechen dem Inhalt des Datensatzes 0 der Diagnose in *STEP 7* (in diesem Fall sind nicht alle Bits belegt).

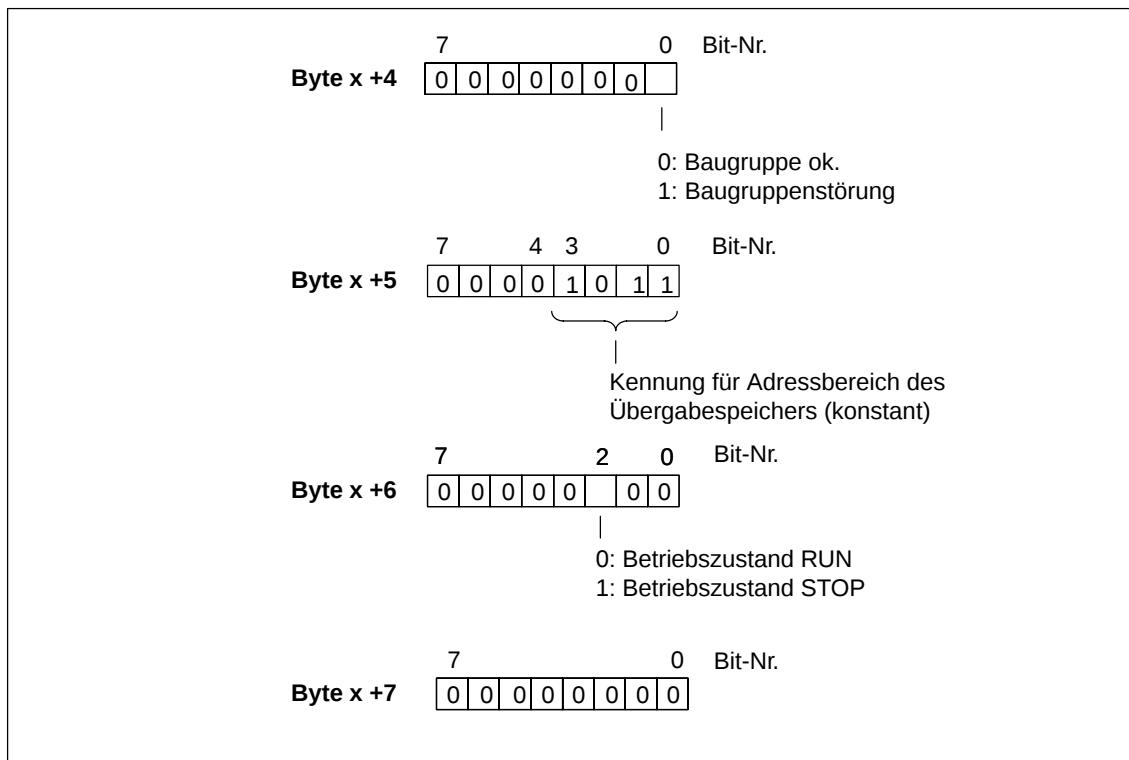


Bild 1-16 Byte x +4 bis x +7 für Diagnose- und Prozessalarm

Alarmer mit S7/M7 DP-Master

In der CPU 41x als DP-Slave können Sie aus dem Anwenderprogramm heraus einen Prozessalarm beim DP-Master auslösen. Mit dem Aufruf des SFC 7 "DP_PRAL" lösen Sie im Anwenderprogramm des DP-Master einen OB 40 aus. Mit dem SFC 7 können Sie in einem Doppelwort eine Alarminformation zum DP-Master weiterleiten, die Sie im OB 40 in der Variable OB40_POINT_ADDR auswerten können. Die Alarminformation können Sie frei programmieren. Eine ausführliche Beschreibung des SFC 7 "DP_PRAL" finden Sie im Referenzhandbuch *Systemsoftware für S7-300/400 - System- und Standardfunktionen*.

Alarmer mit einem anderen DP-Master

Falls Sie die CPU 41x mit einem anderen DP-Master betreiben, werden diese Alarmer innerhalb der gerätebezogenen Diagnose der CPU 41x nachgebildet. Die entsprechenden Diagnoseereignisse müssen Sie im Anwenderprogramm des DP-Master weiterverarbeiten.

Hinweis

Um Diagnosealarm und Prozessalarm über die gerätebezogene Diagnose mit einem anderen DP-Master auswerten zu können, müssen Sie beachten:

- Der DP-Master sollte die Diagnosemeldungen speichern können, d. h., die Diagnosemeldungen sollten innerhalb des DP-Masters in einem Ringpuffer hinterlegt werden. Wenn der DP-Master die Diagnosemeldungen nicht speichern kann, würde z. B. immer nur die zuletzt eingegangene Diagnosemeldung hinterlegt.
 - Sie müssen in Ihrem Anwenderprogramm regelmäßig die entsprechenden Bits in der gerätebezogenen Diagnose abfragen. Dabei müssen Sie die Buslaufzeit von PROFIBUS-DP mit berücksichtigen, damit Sie z. B. synchron zur Buslaufzeit mindestens einmal die Bits abfragen.
 - Mit einer IM 308-C als DP-Master können Sie Prozessalarmer innerhalb der gerätebezogenen Diagnose nicht nutzen, da nur kommende – und nicht gehende – Alarmer gemeldet werden.
-

1.12 Direkter Datenaustausch

Ab *STEP 7 V 5.x* können Sie für PROFIBUS-Teilnehmer "Direkten Datenaustausch" projektieren. Die CPUs 41x können am Direkten Datenaustausch als Sender und Empfänger teilnehmen.

"Direkter Datenaustausch" ist eine spezielle Kommunikationsbeziehung zwischen PROFIBUS-DP-Teilnehmern.

1.12.1 Prinzip des Direkten Datenaustauschs

Der Direkte Datenaustausch ist dadurch gekennzeichnet, daß PROFIBUS-DP-Teilnehmer "mithören", welche Daten ein DP-Slave seinem DP-Master zurückschickt. Durch diesen Mechanismus kann der "Mithörer" (Empfänger) direkt auf Änderungen von Eingangsdaten entfernter DP-Slaves zugreifen.

Bei der Projektierung in *STEP 7* legen Sie über die jeweiligen Peripherieeingangsdressen fest, auf welchen Adressbereich des Empfängers die gewünschten Daten des Senders gelesen werden sollen.

Eine CPU 41x kann sein:

Sender als DP-Slave

Empfänger als DP-Slave oder DP-Master oder als CPU, die nicht in ein Mastersystem eingebunden ist (siehe Bild 1-17).

Beispiel

Das Bild 1-17 zeigt an einem Beispiel, welche Direkter Datenaustausch-„Beziehungen“ Sie projektieren können. Im Bild sind alle DP-Master und DP-Slave eine CPUs 41x. Beachten Sie, dass andere DP-Slaves (ET 200M, ET 200X, ET 200S) nur Sender sein können.

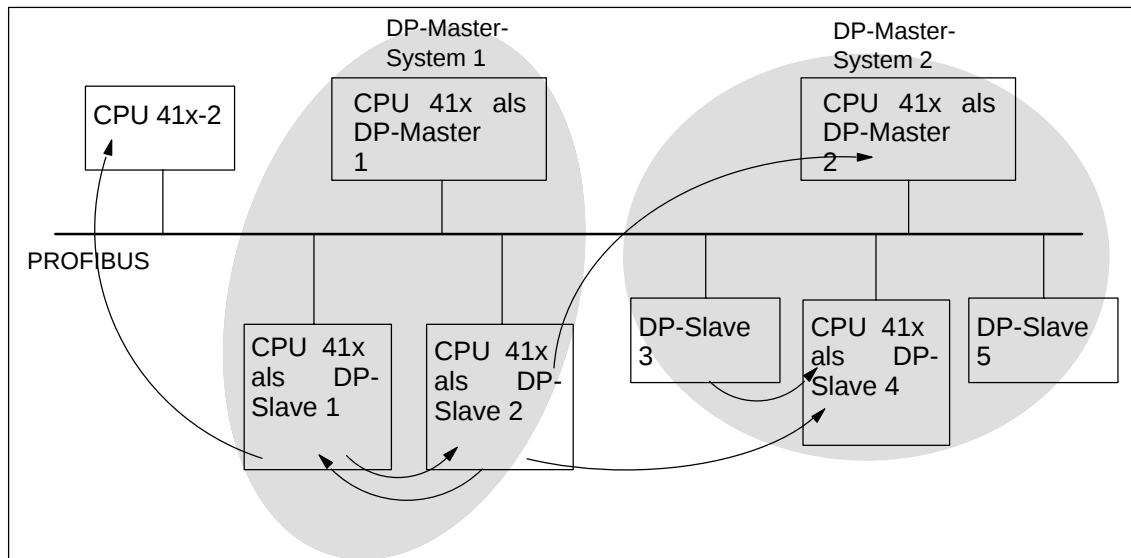


Bild 1-17 Direkter Datenaustausch mit CPUs 41x

1.12.2 Diagnose bei Direktem Datenaustausch

Diagnoseadressen

Sie vergeben beim Direkten Datenaustausch eine Diagnoseadresse im Empfänger:

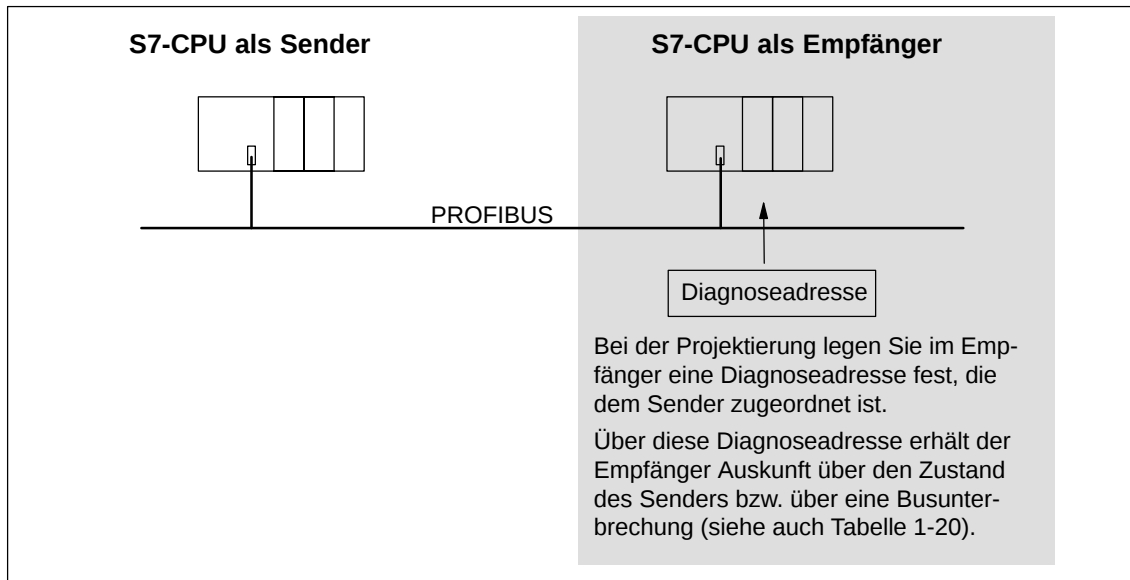


Bild 1-18 Diagnoseadresse für den Empfänger beim Direkten Datenaustausch

Ereigniserkennung

Die Tabelle 1-20 zeigt, wie die CPU 41x als Empfänger Unterbrechungen des Datentransfers erkennt.

Tabelle 1-20 Ereigniserkennung der CPUs 41x als Empfänger beim Direkten Datenaustausch

Ereignis	was passiert im Empfänger
Busunterbrechung (Kurzschluss, Stecker gezogen)	- Aufruf des OB 86 mit der Meldung <i>Stationsausfall</i> (kommendes Ereignis; Diagnoseadresse des Empfängers, die dem Sender zugeordnet ist) - bei Peripheriezugriff: Aufruf des OB 122 (Peripheriezugriffsfehler)

Auswertung im Anwenderprogramm

Die folgende Tabelle 1-21 zeigt Ihnen, wie Sie zum Beispiel Stationsausfall des Senders im Empfänger auswerten können (siehe auch Tabelle 1-20).

Tabelle 1-21 Auswertung des Stationsausfall des Senders beim Direkten Datenaustausch

im Sender	im Empfänger
Diagnoseadressen: (Beispiel) Masterdiagnoseadresse= 1023 Slavediagnoseadresse im Master-system= 1022	Diagnoseadresse: (Beispiel) Diagnoseadresse= 444
Stationsausfall	→ Die CPU ruft den OB 86 auf mit u. a. folgenden Informationen: • OB 86_MDL_ADDR:=-444 • OB86_EV_CLASS:=B#16#38 (kommendes Ereignis) • OB86_FLT_ID:=B#16#C4 (Ausfall einer DP-Station) Tip: Diese Informationen stehen auch im Diagnosepuffer der CPU

1.13 Konsistente Daten

Daten, die inhaltlich zusammengehören und einen Prozesszustand zu einem bestimmten Zeitpunkt beschreiben, bezeichnet man als konsistente Daten. Damit Daten konsistent sind, dürfen sie während der Verarbeitung oder Übermittlung nicht verändert oder aktualisiert werden.

Beispiel

Damit der CPU für die Dauer der zyklischen Programmbearbeitung ein konsistentes Abbild der Prozess-Signale zur Verfügung steht, werden die Prozess-Signale vor der Programmbearbeitung in das Prozessabbild der Eingänge gelesen bzw. nach der Programmbearbeitung in das Prozessabbild der Ausgänge geschrieben. Anschließend greift das Anwenderprogramm während der Programmbearbeitung beim Ansprechen der Operandenbereiche Eingänge (E) und Ausgänge (A) nicht direkt auf die Signalbaugruppen zu, sondern auf den internen Speicherbereich der CPU, in dem sich das Prozessabbild befindet.

Die SFC 81 "UBLKMOV"

Mit der SFC 81 "UBLKMOV" kopieren Sie den Inhalt eines Speicherbereichs (= Quellbereich) konsistent in einen anderen Speicherbereich (= Zielbereich). Der Kopiervorgang kann nicht durch andere Tätigkeiten des Betriebssystems unterbrochen werden.

Mit der SFC 81 "UBLKMOV" können Sie die folgenden Speicherbereiche kopieren:

- Merker
- DB-Inhalte
- Prozessabbild der Eingänge
- Prozessabbild der Ausgänge

Die maximale Datenmenge, die Sie kopieren können, beträgt 512 Byte. Beachten Sie die CPU-spezifischen Einschränkungen, die Sie beispielsweise der Operationsliste entnehmen können.

Da der Kopiervorgang nicht unterbrochen werden kann, kann sich die Alarmreaktionszeit Ihrer CPU bei Einsatz der SFC 81 "UBLKMOV" erhöhen.

Quell- und Zielbereich dürfen sich nicht überlappen. Ist der angegebene Zielbereich größer als der Quellbereich, dann werden auch nur so viele Daten in den Zielbereich kopiert, wie im Quellbereich stehen. Ist der angegebene Zielbereich kleiner als der Quellbereich, dann werden nur so viele Daten kopiert, wie der Zielbereich aufnehmen kann.

1.13.1 Konsistenz bei den Kommunikationsbausteinen und -funktionen

Bei der S7-400 werden Kommunikationsaufträge nicht im Zykluskontrollpunkt, sondern in festen Zeitscheiben während des Programmzyklusses bearbeitet.

Systemseitig können immer die Datenformate Byte, Wort und Doppelwort in sich konsistent bearbeitet werden, d.h. die Übertragung bzw. Verarbeitung von 1 Byte, 1 Wort (= 2 Byte) oder 1 Doppelwort (= 4 Byte) kann nicht unterbrochen werden.

Werden im Anwenderprogramm Kommunikationsbausteine (z.B. SFB 12 "BSEND") aufgerufen, die nur paarweise eingesetzt werden (z.B. SFB 12 "BSEND" und SFB 13 "BRCV") und welche auf gemeinsame Daten zugreifen, so kann der Zugriff auf diesen Datenbereich z.B. über den Parameter "DONE" selbst koordiniert werden. Die Konsistenz der Daten, welche lokal mit diesen Kommunikationsbausteinen übertragen werden, kann deshalb im Anwenderprogramm sichergestellt werden.

Anders verhält es sich bei S7-Kommunikationsfunktionen, bei denen im Zielgerät kein Baustein im Anwenderprogramm erforderlich ist (z.B. SFB 14 "GET", SFB 15 "PUT"). Hier müssen Sie bereits bei der Programmierung die Größe der konsistenten Daten berücksichtigen.

1.13.2 Zugriff auf den Arbeitsspeicher der CPU

Die Kommunikationsfunktionen des Betriebssystems greifen in Blöcken fester Größe auf den Arbeitsspeicher der CPU zu. Die Blockgröße ist die Variablenlänge bis maximal 462 Byte.

1.13.3 Daten konsistent von einem DP-Normslave lesen und konsistent auf einen DP-Normslave schreiben

Daten konsistent von einem DP-Normslave lesen mit der SFC 14 "DPRD_DAT"

Mit der SFC 14 "DPRD_DAT" (read consistent data of a DP-normslave) lesen Sie die Daten eines DP-Normslaves konsistent aus.

Falls bei der Datenübertragung kein Fehler auftrat, werden die gelesenen Daten in den durch RECORD aufgespannten Zielbereich eingetragen.

Der Zielbereich muß dieselbe Länge aufweisen, die Sie für die selektierte Baugruppe mit STEP 7 projektiert haben.

Sie können mit einem Aufruf der SFC 14 jeweils nur auf die Daten einer Baugruppe/ DP-Kennung unter der projektierten Anfangsadresse zugreifen.

1.13.4 **Daten konsistent auf einen DP-Normslave schreiben mit der SFC 15 "DPWR_DAT"**

Mit der SFC 15 "DPWR_DAT" (write consistent data to a DP-normslave) übertragen Sie die Daten in RECORD konsistent zum adressierten DP-Normslave.

Der Quellbereich muss dieselbe Länge aufweisen, die Sie für die selektierte Baugruppe mit STEP 7 projiziert haben.

Hinweis

Die Profibus DP-Norm legt Obergrenzen für die Übertragung konsistenter Nutzdaten fest (siehe nächsten Abschnitt). Gängige DP-Normslaves halten diese Obergrenzen ein. Bei älteren CPUs (<1999) bestanden CPU-spezifische Einschränkungen für die Übertragung konsistenter Nutzdaten. Bei diesen CPUs finden Sie die Maximallänge der Daten, die die CPU konsistent von einem DP-Normslave auslesen kann bzw. konsistent auf einen DP-Normslave schreiben kann, bei ihren technischen Daten unter dem Stichwort "DP-Master – Nutzdaten pro DP-Slave" angegeben. Neuere CPUs übertreffen mit diesem Wert die die Länge der Daten, die ein DP-Normslave bereitstellt bzw. aufnimmt.

Obergrenzen für die Übertragung konsistenter Nutzdaten auf einen DP-Slave

Für die Übertragung konsistenter Nutzdaten auf einen DP-Slave werden durch die Profibus DP-Norm Obergrenzen festgelegt. Deshalb können in einen DP Normslave maximal 64 Worte = 128 Byte Nutzdaten konsistent in einem Block übertragen werden.

Bei der Projektierung legen Sie fest, wie groß der konsistente Bereich ist. Dazu ist im speziellen Kennungsformat (SKF) eine maximale Länge der konsistenten Daten von 64 Worten = 128 Byte einstellbar (128 Byte für Ein- und 128 Byte für Ausgänge) eine größere Länge ist nicht möglich.

Diese Obergrenze gilt nur für reine Nutzdaten. Diagnose- und Parameterdaten werden zusammengefasst zu ganzen Datensätzen und somit grundsätzlich konsistent übertragen.

Im allgemeinen Kennungsformat (AKF) ist eine maximale Länge der konsistenten Daten von 16 Worten = 32 Byte einstellbar (32 Byte für Ein- und 32 Byte für Ausgänge) eine größere Länge ist nicht möglich.

Beachten Sie in diesem Zusammenhang auch, dass eine CPU 41x als DP-Slave im allgemeinen Kontext an einem Fremd-Master (Anbindung über GSD) über das allgemeine Kennungsformat konfigurierbar sein muss. Aus diesem Grund ist der Übergabespeicher einer CPU 41x als DP-Slave zum PROFIBUS DP maximal 16 Worte = 32 Byte groß.

1.13.5 Konsistenter Datenzugriff ohne Einsatz der SFC 14 oder SFC 15

Ein konsistenter Datenzugriff > 4 Bytes ist bei den nachfolgend aufgelisteten CPUs auch ohne die SFC 14 bzw. SFC 15 möglich. Der Datenbereich eines DP-Slaves, der konsistent übertragen werden soll, wird auf ein Teilprozessabbild übertragen. Die Informationen in diesem Bereich sind dann immer konsistent. Sie können danach über Lade-/Transferbefehle (z.B. L EW 1) auf das Prozessabbild zugreifen. Dies bietet eine besonders komfortable und performante (geringe Laufzeitbelastung) Zugriffsmöglichkeit auf konsistente Daten. Somit ist eine effiziente Einbindung und Parametrierung von z.B. Drives oder anderen DP-Slaves möglich.

Dies gilt für folgende CPUs ab der Firmware-Version 3.0:

S7-400 CPU	MLFB
CPU 412-1	6ES7412-1XF03-0AB0
CPU 412-2	6ES7412-2XG00-0AB0
CPU 414-2	6ES7414-2XG03-0AB0
CPU 414-3	6ES7414-3XJ00-0AB0
CPU 416-2	6ES7416-2XK02-0AB0
CPU 416-3	6ES7416-3XL00-0AB0
CPU 417-4	6ES7417-4XL00-0AB0

Bei einem direkten Zugriff (z.B. L PEW oder T PAW) erfolgt **kein** Peripheriezugriffsfehler.

Wichtig für die Umstellung von der SFC14/15-Lösung auf die Prozessabbild-Lösung:

- Bei der Umstellung von der SFC14/15-Lösung auf die Prozessabbild-Lösung ist die gleichzeitige Nutzung über Systemfunktionen und über das Prozessabbild nicht empfehlenswert. Grundsätzlich wird zwar das Prozessabbild beim Schreiben mit der Systemfunktion SFC15 nachgeführt, aber beim Lesen jedoch nicht. Das heißt, dass die Konsistenz zwischen Prozessabbildwerten und den Werten der Systemfunktion SFC14 nicht gewährleistet ist.
- Die SFC 50 "RD_LGADR" gibt bei der SFC 14/15-Lösung andere Adressbereiche aus als bei der Prozessabbild-Lösung.
- Wenn Sie eine CP 443-5 ext einsetzen führt die gleichzeitige Nutzung über die SFC 14/15 und über das Prozessabbild dazu dass kein Lesen/Schreiben ins Prozessabbild bzw. dass kein Lesen/Schreiben durch die SFC 14/15 mehr möglich ist.

Beispiel:

Das folgende Beispiel (für das Teilprozessabbild 3 "TPA 3") zeigt eine mögliche Projektierung in HW-Konfig:

- TPA 3 bei Ausgang: Diese 50 Bytes liegen konsistent im Teilprozessabbild 3 (Klappliste "Konsistent über → gesamte Länge") und können somit über normale "Ladeeingang xy"- Befehle gelesen werden.
- Die Auswahl in der Klappliste "Teilprozessabbild → —" unter Eingang bedeutet: keine Ablage in einem Prozessabbild. Es ist nur das Handling mit den Systemfunktionen SFC14/15 möglich.

Eigenschaften - DP-Slave

Adresse / Kennung

E/A Typ: Aus- Eingang Direkteingabe...

Ausgang

Adresse:	Länge:	Einheit:	Konsistent über:
Anfang: 0	50	Byte	gesamte Länge
Ende: 49			
Teilprozessabbild: TPA 3			

Eingang

Adresse:	Länge:	Einheit:	Konsistent über:
Anfang: 0	20	Byte	gesamte Länge
Ende: 19			
Teilprozessabbild: ---			

OK Abbrechen Hilfe

Speicherkonzept und Anlaufarten

2

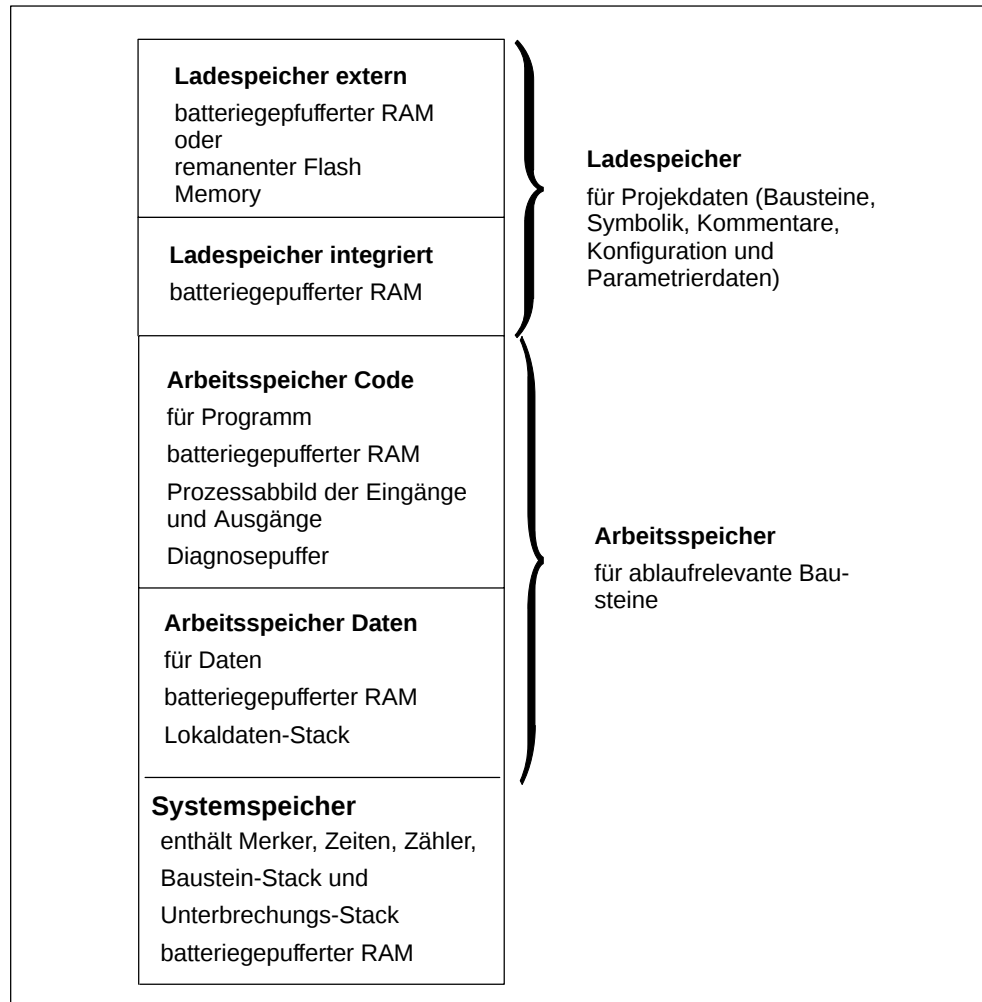
Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
2.1	Überblick Speicherkonzept der S7-400-CPU's	2-2
2.2	Überblick Anlaufarten der S7-400-CPU's	2-5

2.1 Überblick Speicherkonzept der S7-400-CPU

Aufteilung der Speicherbereiche

Der Speicher der S7-CPU lässt sich in folgende Bereiche aufteilen:



Wichtiger Hinweis für CPUs mit parametrierbarer Aufteilung des Arbeitsspeichers

Wenn Sie die Aufteilung des Arbeitsspeichers per Parametrierung ändern, dann wird beim Laden der Systemdaten in die CPU der Arbeitsspeicher reorganisiert. Das hat zur Folge, dass Datenbausteine, die per SFC erzeugt wurden, gelöscht werden und die übrigen Datenbausteine mit Initialwerten aus dem Ladespeicher vorbesetzt werden.

Die nutzbare Größe des Arbeitsspeichers für Code- bzw. Datenbausteine wird beim Laden der Systemdaten geändert wenn Sie folgende Parameter ändern:

- Größe des Prozessabbildes (byteweise; im Register "Zyklus/Taktmarker")
- Kommunikationsressourcen (nur S7-400; im Register "Speicher")
- Größe des Diagnosepuffers (im Register "Diagnose/Uhr")
- Anzahl Lokaldaten für alle Prioritätsklassen (Register "Speicher")

Berechnungsgrundlage für die Abschätzung des benötigten Arbeitsspeichers

Damit Sie die zur Verfügung stehende Größe des Arbeitsspeichers der CPU nicht überschreiten, müssen Sie bei der Parametrierung folgenden Speicherbedarf berücksichtigen:

Tabelle 2-1 Speicherbedarf

Parameter	Benötigter Arbeitsspeicher	In Code-/Datenspeicher
Größe des Prozessabbildes (Eingänge)	12 Byte je Byte im Prozessabbild der Eingänge	Codespeicher
Größe des Prozessabbildes (Ausgänge)	12 Byte je Byte im Prozessabbild der Ausgänge	Codespeicher
Kommunikationsressourcen (Kommunikationsaufträge)	72 Byte je Kommunikationsauftrag	Codespeicher
Größe des Diagnosepuffers	20 Byte je Eintrag im Diagnosepuffer	Codespeicher
Anzahl Lokaldaten	1 Byte je Byte Lokaldaten	Datenspeicher

Speichertypen bei S7-400-CPU

- Ladespeicher für die Projektdaten, z.B. Bausteine, Konfiguration und Parametrierdaten, sowie ab Version 5.1 komplett inklusive Symbolik und Kommentare.
- Arbeitsspeicher für die ablaufrelevanten Bausteine (Codebausteine und Datenbausteine).
- Systemspeicher (RAM) enthält die Speicherelemente, die jede CPU dem Anwenderprogramm zur Verfügung stellt, wie z. B.: Merker, Zeiten und Zähler. Außerdem enthält der Systemspeicher den Baustein-Stack und den Unterbrechungs-Stack.
- Systemspeicher der CPU stellt außerdem temporären Speicher (Lokaldaten-Stack, Diagnosepuffer und Kommunikationsressourcen) zur Verfügung, der dem Programm beim Aufrufen eines Bausteins für dessen temporäre Daten zugeordnet wird. Diese Daten sind nur solange gültig, solange der Baustein aktiv ist.

Durch Veränderung der Defaultwerte für Prozessabbild, Lokaldaten, Diagnosepuffer und Kommunikationsressourcen (siehe Objekteigenschaften der CPU in HW-Konfig) können Sie den für ablaufrelevante Bausteine verfügbaren Arbeitsspeicher beeinflussen.

Achtung

Beachten Sie folgendes, wenn Sie das Prozessabbild einer CPU vergrößern. Projektieren Sie Baugruppen, die nur oberhalb des Prozessabbilds betrieben werden dürfen, so um, dass sie auch oberhalb des vergrößerten Prozessabbildes liegen. Besonders gilt dies für IP- und WF-Baugruppen, die Sie in der S5-Adaptionkapsel in einer S7 400 betreiben.

Flexible Speichergröße

- Arbeitsspeicher:

Die Größe des Arbeitsspeichers ist durch die Auswahl der passenden CPU aus dem abgestuften CPU-Spektrum bestimmt.

Bei der CPU 417 kann der Arbeitsspeicher erweitert werden.

- Ladespeicher:

Für kleine und mittlere Programme reicht der integrierte Ladespeicher aus.

Für größere Programme kann der Ladespeicher durch Zustecken von RAM-Memory-Card vergrößert werden.

Zusätzlich stehen Flash Memory Cards zur Verfügung, um Programme auch ohne Pufferbatterie bei Spannungsausfall zu erhalten. Außerdem eignen sich solche Flash Memory Cards (ab 2 MB für Standard-CPU, ab 4 MB für H-CPU) zum Versenden und Durchführen von Betriebssystem-Updates.

Pufferung

- Die Pufferbatterie puffert den integrierten und externen Teil des Ladespeichers, den Datenteil des Arbeitsspeichers und den Codeteil.

2.2 Überblick Anlaufarten der S7-400-CPUs

Kaltstart

- Beim Kaltstart werden alle Daten (Prozessabbild, Merker, Zeiten, Zähler und Datenbausteine) auf die im Programm (Ladespeicher) hinterlegten Startwerte zurückgesetzt - unabhängig davon, ob sie als remanent oder nicht remanent parametrisiert wurden.
- Die Programmbearbeitung wird wieder am Anfang (Anlauf-OB oder OB 1) begonnen.

Warmstart

- Beim Warmstart werden das Prozessabbild und die nicht remanenten Merker, Zeiten und Zähler zurückgesetzt.
Remanente Merker, Zeiten und Zähler sowie alle Datenbausteine behalten ihren zuletzt gültigen Wert.
- Die Programmbearbeitung wird wieder am Anfang (Anlauf-OB oder OB 1) begonnen.
- Bei Unterbrechung der Stromversorgung steht der Warmstart nur bei gepuffer-tem Betrieb zur Verfügung.

Wiederanlauf

- Beim Wiederanlauf behalten alle Daten inklusive des Prozessabbildes ihren zuletzt gültigen Wert.
- Die Programmbearbeitung wird genau mit dem Befehl fortgesetzt, bei dem die Unterbrechung eingetreten ist.
- Bis zum Ende des aktuellen Zyklusses werden die Ausgänge nicht verändert.
- Bei Unterbrechung der Stromversorgung steht der Wiederanlauf nur bei gepuf-fertem Betrieb zur Verfügung.

Zyklus- und Reaktionszeiten der S7-400

3

In diesem Kapitel erfahren Sie, woraus sich die Zyklus- und Reaktionszeiten der S7-400 zusammensetzen.

Die Zykluszeit Ihres Anwenderprogramms auf der entsprechenden CPU können Sie mit dem PG auslesen (siehe Handbuch *Hardware konfigurieren und Verbindungen projektieren mit STEP 7 V5.0* oder höher).

An Beispielen zeigen wir Ihnen die Berechnung der Zykluszeit.

Wichtig für die Betrachtung eines Prozesses ist die Reaktionszeit. Wie Sie diese berechnen, zeigen wir Ihnen ausführlich in diesem Kapitel. Wenn Sie eine CPU 41x-2 DP als Master im PROFIBUS-DP-Netz einsetzen, dann müssen Sie zusätzlich noch DP-Zykluszeiten berücksichtigen (siehe Kapitel 3.5).

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
3.1	Zykluszeit	3-2
3.2	Berechnung der Zykluszeit	3-4
3.3	Unterschiedliche Zykluszeiten	3-8
3.4	Kommunikationslast	3-10
3.5	Reaktionszeit	3-13
3.6	Berechnung von Zyklus- und Reaktionszeiten	3-18
3.6	Berechnungsbeispiele für die Zyklus- und Reaktionszeit	3-18
3.8	Alarmreaktionszeit	3-22
3.9	Berechnungsbeispiel für die Alarmreaktionszeit	3-24
3.10	Reproduzierbarkeit von Verzögerungs- und Weckalarmen	3-25

Weitere Informationen

Weitere Informationen zu den folgenden Bearbeitungszeiten finden Sie in der Operationsliste S7-400. Dort finden Sie alle von den jeweiligen CPUs verarbeitbaren *STEP 7*-Anweisungen mit ihrer Ausführungszeit sowie alle in den CPUs integrierten SFCs/SFBs bzw. die in *STEP 7* aufrufbaren IEC-Funktionen mit ihren Bearbeitungszeiten.

3.1 Zykluszeit

In diesem Abschnitt erfahren Sie, wie sich die Zykluszeit zusammensetzt und wie Sie die Zykluszeit berechnen können.

Definition Zykluszeit

Die Zykluszeit ist die Zeit, die das Betriebssystem für die Bearbeitung eines Programmdurchlaufes – d.h. eines OB 1-Durchlaufes – sowie aller diesen Durchlauf unterbrechenden Programmteile und Systemtätigkeiten benötigt.

Diese Zeit wird überwacht.

Zeitscheibenmodell

Die zyklische Programmbearbeitung und damit auch die Bearbeitung des Anwenderprogramms erfolgt in Zeitscheiben. Um Ihnen die Abläufe besser vor Augen zu führen, gehen wir im Folgenden davon aus, dass jede Zeitscheibe exakt 1 ms lang ist.

Prozessabbild

Damit der CPU für die Dauer der zyklischen Programmbearbeitung ein konsistentes Abbild der Prozess-Signale zur Verfügung steht, werden die Prozess-Signale vor der Programmbearbeitung gelesen bzw. geschrieben. Anschließend greift die CPU während der Programmbearbeitung beim Ansprechen der Operandenbereiche Eingänge (E) und Ausgänge (A) nicht direkt auf die Signalbaugruppen zu, sondern auf den internen Speicherbereich der CPU, in dem sich das Abbild der Ein-/Ausgänge befindet.

Ablauf der zyklischen Programmbearbeitung

Die nachfolgende Tabelle mit Bild zeigt die Phasen der zyklischen Programmbearbeitung.

Tabelle 3-1 Zyklische Programmbearbeitung

Schritt	Ablauf
1	Das Betriebssystem startet die Zyklusüberwachungszeit.
2	Die CPU schreibt die Werte aus dem Prozessabbild der Ausgänge in die Ausgabebaugruppen.
3	Die CPU liest den Zustand der Eingänge an den Eingabebaugruppen aus und aktualisiert das Prozessabbild der Eingänge.
4	Die CPU bearbeitet das Anwenderprogramm in Zeitscheiben und führt die im Programm angegebenen Operationen aus.
5	Am Ende eines Zyklus führt das Betriebssystem anstehende Aufgaben aus, z. B. Laden und Löschen von Bausteinen.
6	Anschließend kehrt die CPU ggf. nach Ablauf der projektierten Mindestzykluszeit zum Zyklusanfang zurück und startet erneut die Zykluszeitüberwachung.

Teile der Zykluszeit

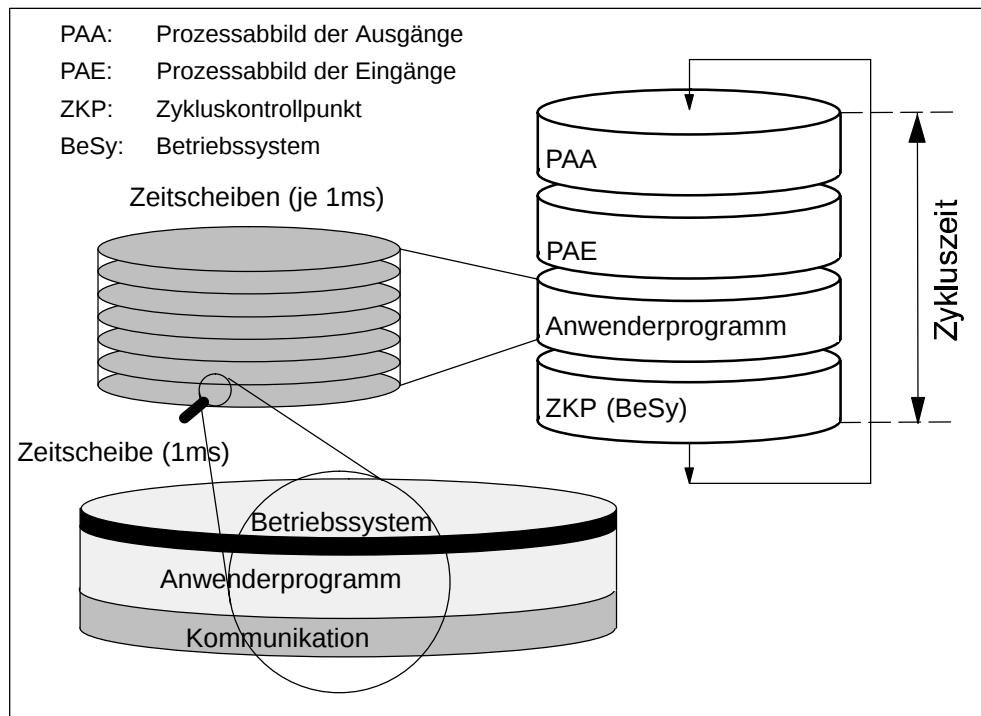


Bild 3-1 Teile und Zusammensetzung der Zykluszeit

3.2 Berechnung der Zykluszeit

Verlängerung der Zykluszeit

Prinzipiell müssen Sie beachten, daß sich die Zykluszeit eines Anwenderprogramms verlängert durch:

- Zeitgesteuerte Alarmbearbeitung
- Prozessalarmbearbeitung (siehe auch Kapitel 3.8)
- Diagnose und Fehlerbearbeitung (siehe auch Kapitel 3.9)
- Kommunikation über MPI und über den K-Bus angeschlossene CPs (z.B.: Ethernet, Profibus, DP); enthalten in der Kommunikationslast
- Sonderfunktionen wie Steuern und Beobachten von Variablen oder Bausteinstatus
- Übertragen und Löschen von Bausteinen, Komprimieren des Anwenderprogrammspeichers

Einflußfaktoren

Folgende Tabelle zeigt die Faktoren, die die Zykluszeit beeinflussen.

Tabelle 3-2 Einflußfaktoren der Zykluszeit

Faktoren	Bemerkung
Transferzeit für das Prozessabbild der Ausgänge (PAA) und das Prozessabbild der Eingänge (PAE)	... siehe Tabelle 3-5
Anwenderprogrammbearbeitungszeit	... errechnen Sie aus den Ausführungszeiten der einzelnen Operationen (siehe <i>Operationsliste S7-400</i>). Besonderheit bei CPU 417-4H siehe Tabelle 3-5.
Betriebssystembearbeitungszeit im Zykluskontrollpunkt	... siehe Tabelle 3-6
Verlängerung der Zykluszeit durch Kommunikation	Sie parametrieren die maximal zulässige Zyklusbelastung durch die Kommunikation in % in <i>STEP 7</i> (Handbuch <i>Programmieren mit STEP 7 V5.0</i>). Siehe Kapitel 3.4.
Belastung der Zykluszeit durch Alarmer	Alarmer können das Anwenderprogramm jederzeit unterbrechen. ... siehe Tabelle 3-7

Hinweis

Bei den CPUs, die vor 10/1998 produziert wurden, findet die Aktualisierung des Prozessabbildes der Ausgänge vor dem Zykluskontrollpunkt statt.

Prozessabbild-Aktualisierung

Nachfolgende Tabelle enthält die CPU-Zeiten für die Prozessabbild-Aktualisierung (Prozessabbild-Transferzeit). Die angegebenen Zeiten sind "Idealwerte", die sich durch auftretende Alarmer oder durch Kommunikation der CPU verlängern können.

Die Transferzeit für die Prozessabbild-Aktualisierung berechnet sich wie folgt:

K + Anteil im Zentralgerät (aus Zeile A der folgenden Tabelle) + Anteil im Erweiterungsgerät mit Nahkopplung (aus Zeile B) + Anteil im Erweiterungsgerät mit Fernkopplung (aus Zeile C) + Anteil über integrierte DP-Schnittstelle (aus Zeile D) + Anteil konsistente Daten über integrierte DP-Schnittstelle (aus Zeile E1) + Anteil konsistente Daten über externe DP-Schnittstelle (aus Zeile E2) = Transferzeit für die Prozessabbild-Aktualisierung
--

Nachfolgende Tabellen enthalten die einzelnen Anteile der Transferzeit für die Prozessabbild-Aktualisierung (Prozessabbild-Transferzeit), einmal für Standard-CPU's, einmal für H-CPU's. Die angegebenen Zeiten sind "Idealwerte", die sich durch auftretende Alarmer oder durch Kommunikation der CPU verlängern können.

Tabelle 3-3 Anteile der Prozessabbild-Transferzeit

	Anteile n = Anzahl Bytes im Prozessabbild k = Anzahl Konsistenzbereiche ****) im Prozessabbild	CPU 412	CPU 414 CPU 417	CPU 416
K	Grundlast	30 µs	20 µs	18 µs
A	Im Zentralgerät *) **)	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs
B	Im Erweiterungsgerät mit Nahkopplung **)	n * 5 µs	n * 5 µs	n * 5 µs
C	Im Erweiterungsgerät mit Fernkopplung **) ***)	n * 10 µs	n * 10 µs	n * 10 µs
D	Im DP-Bereich für die integrierte DP-Schnittstelle	n * 0,5 µs	n * 0,5 µs	n * 0,5 µs
E 1	Konsistente Daten im Prozessabbild für die integrierte DP-Schnittstelle	k * 40 µs + n * 0,5 µs	k * 27 µs + n * 0,5 µs	k * 22 µs + n * 0,5 µs
E 2	Konsistente Daten im Prozessabbild für die externe DP-Schnittstelle (CP 443-5 extended)	k * 40 µs + n * 3,2 µs	k * 27 µs + n * 3,2 µs	k * 22 µs + n * 2,1 µs

*) Gilt auch für die externe DP-Schnittstelle (CP 443-5 extended)

**) Bei Peripherie, die in das Zentralgerät oder in ein Erweiterungsgerät gesteckt wird, enthält der angegebene Wert die Laufzeit zur Peripheriebaugruppe

***)) Gemessen mit IM460-3 und IM461-3 bei einer Kopplungslänge von 100 m

****)) Die in HW-Konfig eingestellten Bereiche, die auf einmal – und somit konsistent – auf die Peripherie geschrieben bzw. von der Peripherie gelesen werden.

Tabelle 3-4 Anteile der Prozessabbild-Transferzeit, H-CPU's

	Anteile n = Anzahl Bytes im Prozessabbild m = Anzahl Zugriffe im Prozessabbild *) k = Anzahl Konsistenzbereiche im Prozessabbild	CPU 41x-4H Einzelbetrieb	CPU 41x-4H redundant
K	Grundlast	20 µs	20 µs
A **)	Im Zentralgerät Byte/Wort/Doppelwort lesen Byte/Wort/Doppelwort schreiben	$(m * 23 + n * 1,9) \mu s$ $(m * 17 + n * 1,9) \mu s$	$(m * 28 + n * 1,9) \mu s$ $(m * 20 + n * 1,9) \mu s$
B **)	Im Erweiterungsgerät mit Nahkopplung Byte/Wort/Doppelwort lesen Byte/Wort/Doppelwort schreiben	$(m * 23 + n * 5) \mu s$ $(m * 17 + n * 5) \mu s$	$(m * 28 + n * 5) \mu s$ $(m * 20 + n * 5) \mu s$
C **) ***)	Im Erweiterungsgerät mit Fernkopplung Byte/Wort/Doppelwort lesen Byte/Wort/Doppelwort schreiben	$(m * 23 + n * 10) \mu s$ $(m * 17 + n * 10) \mu s$	$(m * 28 + n * 10) \mu s$ $(m * 20 + n * 10) \mu s$
D	Im DP-Bereich für die integrierte DP-Schnittstelle Byte/Wort/Doppelwort lesen Byte/Wort/Doppelwort schreiben	$(m * 23 + n * 0,5) \mu s$ $(m * 17 + n * 0,5) \mu s$	$(m * 28 + n * 0,5) \mu s$ $(m * 20 + n * 0,5) \mu s$
E1	Konsistente Daten im Prozeßabbild für die integrierte DP-Schnittstelle Daten lesen Daten schreiben	$(k * 50 + n * 0,6) \mu s$ $(k * 50 + n * 0,6) \mu s$	$(k * 100 + n * 1,2) \mu s$ $(k * 100 + n * 0,6) \mu s$
E2	Konsistente Daten im Prozeßabbild für die externe DP-Schnittstelle (CP 443-5 extended) Daten lesen Daten schreiben	$(k * 50 + n * 3,4) \mu s$ $(k * 50 + n * 3,4) \mu s$	$(k * 100 + n * 4,0) \mu s$ $(k * 100 + n * 3,4) \mu s$

*) Die Daten einer Baugruppe werden mit der minimalen Anzahl von Zugriffen aktualisiert.
(Bsp.: Bei 8 Bytes gibt es 2 Doppelwortzugriffe, bei 16 Bytes 4 Doppelwortzugriffe.)

***) Bei Peripherie, die in das Zentralgerät oder in ein Erweiterungsgerät gesteckt wird, enthält der angegebene Wert die Laufzeit zur Peripheriebaugruppe

***) Gemessen mit IM460-3 und IM461-3 bei einer Kopplungslänge von 100 m

Verlängerung der Zykluszeit bei der CPU 41x-4H

Bei der CPU 41x-4H müssen Sie zusätzlich die berechnete Zykluszeit mit einem CPU-spezifischen Faktor multiplizieren. Dieser Faktor ist in nachfolgender Tabelle aufgeführt:

Tabelle 3-5 Anwenderprogrammbearbeitungszeit bei der CPU 41x-4H

Ablauf	CPU 41x-4H Einzelbetrieb	CPU 41x-4H redundant
Faktor	1,03	1,14

Betriebssystembearbeitungszeit im Zykluskontrollpunkt

Nachfolgende Tabelle enthält die Betriebssystembearbeitungszeiten im Zykluskontrollpunkt der CPUs.

Tabelle 3-6 Betriebssystembearbeitungszeit im Zykluskontrollpunkt

Ablauf	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4	CPU 41x-4H Einzel- betrieb	CPU 41x-4H redundant
Zyklussteuerung im ZKP	240 µs	170 µs	135 µs	170 µs	190 -1770 µs Ø 200 µs	395 - 1865 µs Ø 445 µs

Zyklusverlängerung durch Einschachtelung von Alarmen

Tabelle 3-7 Zyklusverlängerung durch Einschachtelung von Alarmen

CPU	Prozeß- alarm	Diagnose- alarm	Uhrzeit- alarm	Verzögerungs- alarm	Weckalarm	Programmier-/ Peripherie- zugriffsfehler
CPU 412-1/-2	520 µs	590 µs	490 µs	370 µs	370 µs	180 µs / 190 µs
CPU 414-2/-3	370 µs	420 µs	350 µs	260 µs	260 µs	130 µs / 140 µs
CPU 416-2/-3	300 µs	340 µs	280 µs	210 µs	210 µs	100 µs / 105 µs
CPU 417-4	370 µs	420 µs	350 µs	260 µs	260 µs	130 µs / 140 µs
CPU 41x-4 H Einzelbetrieb	390 µs	450 µs	310 µs	270 µs	255 µs	140 µs / 170 µs
CPU 41x-4 H redundant	705 µs	785 µs	560 µs	530 µs	530 µs	175 µs / 240 µs

Zu dieser Verlängerung müssen Sie die Programmlaufzeit in der Alarmebene addieren.

Werden mehrere Alarme eingeschachtelt, dann addieren sich die entsprechenden Zeiten.

3.3 Unterschiedliche Zykluszeiten

Die Zykluszeit (T_{zyk}) ist nicht für jeden Zyklus gleich lang. Das folgende Bild zeigt unterschiedliche Zykluszeiten T_{zyk1} und T_{zyk2} . T_{zyk2} ist größer als T_{zyk1} , weil der zyklisch bearbeitete OB 1 durch einen Uhrzeitalarm-OB (hier: OB 10) unterbrochen wird.

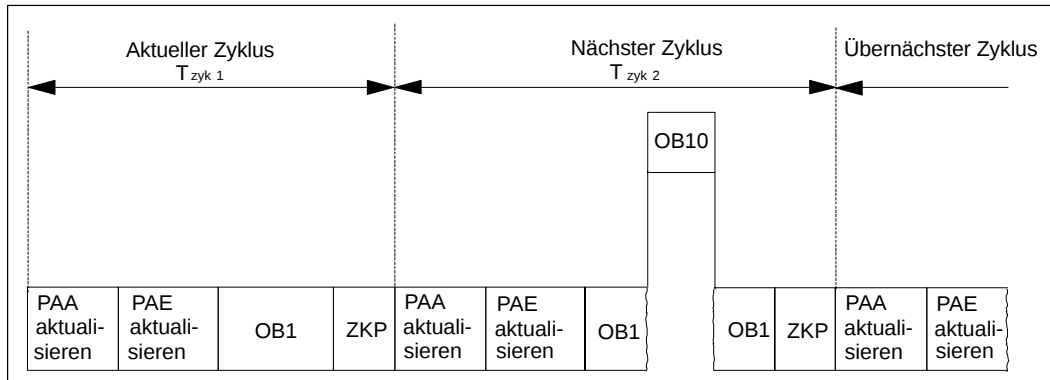


Bild 3-2 Unterschiedliche Zykluszeiten

Ein weiterer Grund für unterschiedlich lange Zykluszeiten ist auch die Tatsache, dass die Bearbeitungszeit von Bausteinen (z.B. OB 1) variieren kann wegen:

- bedingter Befehle,
- bedingter Bausteinaufrufe,
- unterschiedlicher Programmpfade,
- Schleifen etc.

Maximalzykluszeit

Sie können mit STEP 7 die voreingestellte Maximalzykluszeit (Zyklusüberwachungszeit) ändern. Ist diese Zeit abgelaufen, wird der OB 80 aufgerufen, in dem Sie festlegen können, wie die CPU auf den Zeitfehler reagieren soll. Wenn Sie die Zykluszeit nicht mit der SFC 43 nachtriggern verdoppelt der OB 80 beim ersten Aufruf die Zykluszeit. In diesem Fall geht beim zweiten Aufruf des OB 80 die CPU in STOP.

Wenn im Speicher der CPU kein OB 80 vorhanden ist, geht die CPU in STOP.

Mindestzykluszeit

Für eine CPU können Sie mit STEP 7 eine Mindestzykluszeit einstellen. Dies ist sinnvoll, wenn

- die Zeitabstände zwischen den Starts der Programmbearbeitung des OB1 (Freier Zyklus) etwa gleich lang sein sollen oder
- bei zu kurzer Zykluszeit die Aktualisierung der Prozessabbilder unnötig oft erfolgen würde oder
- Sie im Hintergrund mit dem OB 90 ein Programm bearbeiten wollen (nicht CPU 41x-4H).

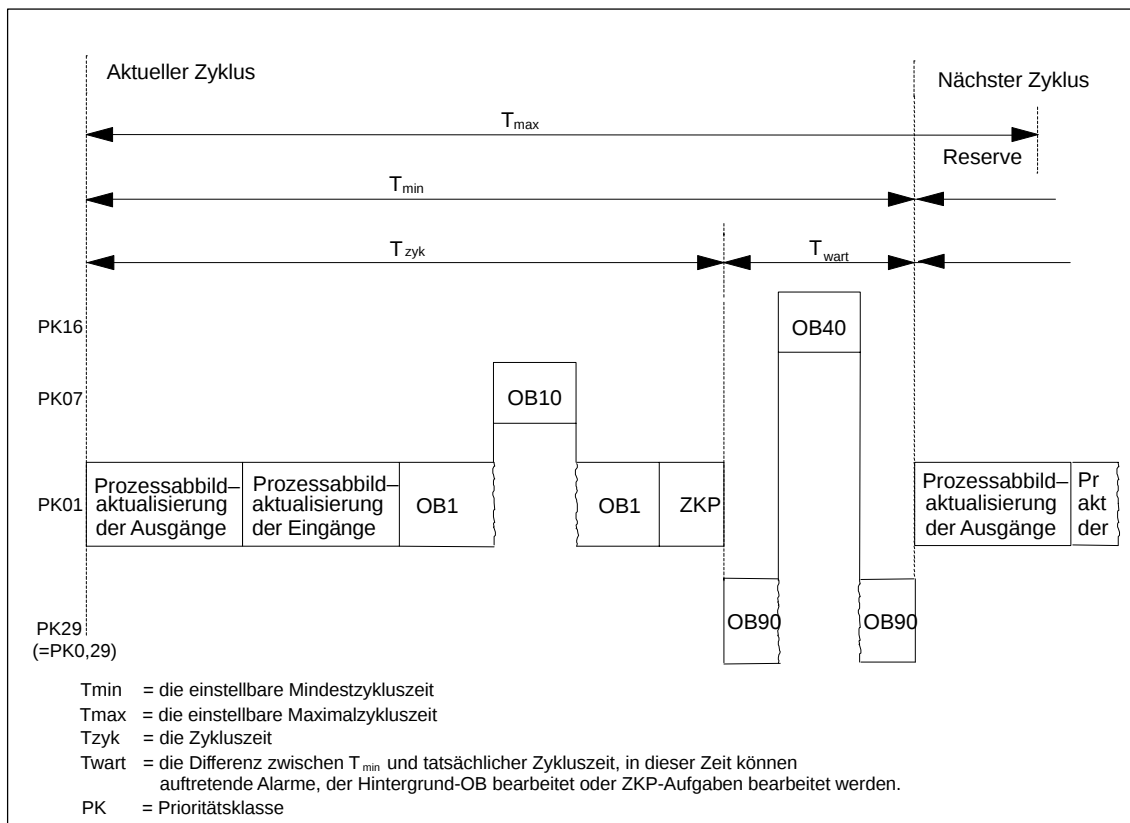


Bild 3-3 Mindestzykluszeit

Die tatsächliche Zykluszeit ist die Summe aus T_{zyk} und T_{wart} . Sie ist damit immer größer oder gleich T_{min} .

3.4 Kommunikationslast

Das Betriebssystem der CPU stellt laufend der Kommunikation den von Ihnen projektierten Prozentsatz der gesamten CPU-Verarbeitungsleistung zur Verfügung (Zeitscheiben-Technik). Wird diese Verarbeitungsleistung für die Kommunikation nicht benötigt, steht sie der übrigen Verarbeitung zur Verfügung.

In der Hardwarekonfiguration können Sie die Belastung durch die Kommunikation zwischen 5 % und 50 % einstellen. Defaultmäßig ist der Wert 20 % eingestellt.

Dieser Prozentsatz ist als Mittelwert zu sehen, d.h. in einer Zeitscheibe kann der Kommunikationsanteil wesentlich größer als 20 % sein. Dafür beträgt der Kommunikationsanteil in der nächsten Zeitscheibe nur wenige oder 0 %. Diesen Sachverhalt drückt auch folgende Formel aus:

$$\text{Tatsächliche Zykluszeit} = \text{Zykluszeit} \times \frac{100}{100 - \text{"projektierte Kommunikationsbelastung in \%"}}$$

Ergebnis auf nächste ganze Zahl aufrunden !

Bild 3-4 Formel: Einfluß der Kommunikationslast

Datenkonsistenz

Das Anwenderprogramm wird zur Kommunikationsbearbeitung unterbrochen. Die Unterbrechung kann nach jedem Befehl erfolgen. Diese Kommunikationsaufträge können die Anwenderdaten verändern.

Dadurch kann die Datenkonsistenz nicht über mehrere Zugriffe gewährleistet werden.

Wie Sie eine Konsistenz gewährleisten können, die mehr als nur einen Befehl umfaßt, erfahren Sie im Handbuch *Systemsoftware für S7-300/400 System- und Standardfunktionen* im Kapitel *Übersicht über S7-Kommunikation und S7-Basis-kommunikation*.

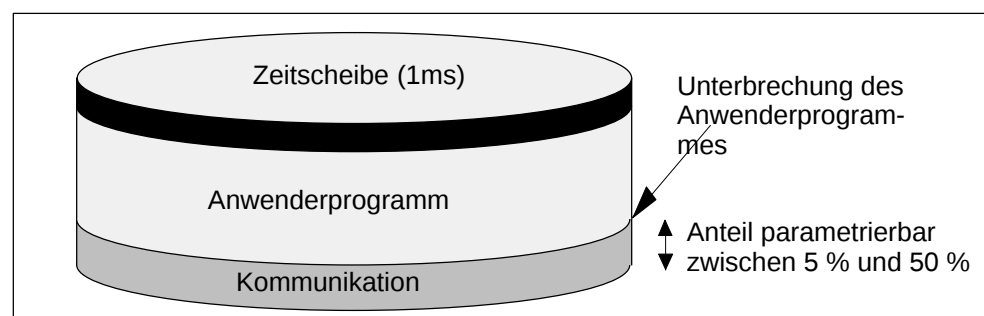


Bild 3-5 Aufteilung einer Zeitscheibe

Vom verbleibenden Anteil benötigt das Betriebssystem der S7-400 nur einen vernachlässigbar geringen Teil für interne Aufgaben.

Ausnahme CPU 41x-4H: Bei H-CPU's ist der Betriebssystem-Anteil im Faktor berücksichtigt, der in der Tabelle 3-5 angegeben ist.

Beispiel: 20 % Kommunikationslast

Im der Hardwarekonfiguration haben sie eine Kommunikationsbelastung von 20 % projiziert.

Die errechnete Zykluszeit beträgt 10 ms.

20 % Kommunikationslast bedeuten damit, dass durchschnittlich von jeder Zeitscheibe 200 µs für Kommunikation und 800 µs für das Anwenderprogramm verbleiben. Die CPU benötigt daher $10 \text{ ms} / 800 \text{ µs} = 13$ Zeitscheiben, um einen Zyklus abzuarbeiten. Damit beträgt die tatsächliche Zykluszeit 13 mal 1 ms-Zeitscheibe = 13 ms, wenn die CPU die projizierte Kommunikationsbelastung voll ausnutzt.

Das heißt 20 % Kommunikation verlängert den Zyklus nicht linear um 2 ms sondern um 3 ms.

Beispiel: 50 % Kommunikationslast

Im der Hardwarekonfiguration haben sie eine Kommunikationsbelastung von 50 % projiziert.

Die errechnete Zykluszeit beträgt 10 ms.

Das bedeutet, dass von jeder Zeitscheibe 500 µs für den Zyklus verbleiben. Die CPU benötigt daher $10 \text{ ms} / 500 \text{ µs} = 20$ Zeitscheiben, um einen Zyklus abzuarbeiten. Damit beträgt die tatsächliche Zykluszeit 20 ms, wenn die CPU die projizierte Kommunikationsbelastung voll ausnutzt.

50 % Kommunikationslast bedeuten damit, dass von jeder Zeitscheibe 500 µs für Kommunikation und 500 µs für das Anwenderprogramm verbleiben. Die CPU benötigt daher $10 \text{ ms} / 500 \text{ µs} = 20$ Zeitscheiben, um einen Zyklus abzuarbeiten. Damit beträgt die tatsächliche Zykluszeit 20 mal 1 ms-Zeitscheibe = 20 ms, wenn die CPU die projizierte Kommunikationsbelastung voll ausnutzt.

Das heißt 50 % Kommunikation verlängert den Zyklus nicht linear um 5 ms sondern um 10 ms.

Abhängigkeit der tatsächlichen Zykluszeit von der Kommunikationslast

Das folgende Bild beschreibt die nicht lineare Abhängigkeit der tatsächlichen Zykluszeit von der Kommunikationslast. Als Beispiel haben wir eine Zykluszeit von 10 ms gewählt.

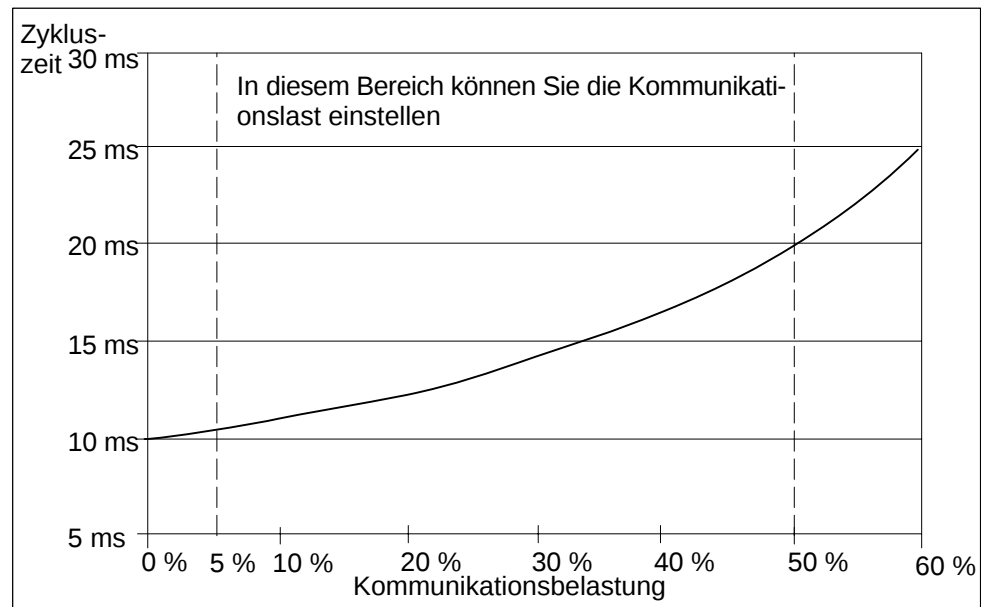


Bild 3-6 Abhängigkeit der Zykluszeit von der Kommunikationslast

Weitere Auswirkung auf die tatsächliche Zykluszeit

Durch die Verlängerung der Zykluszeit durch den Kommunikationsanteil treten statistisch gesehen auch mehr asynchrone Ereignisse innerhalb eines OB 1-Zyklus wie zum Beispiel Alarmer auf. Dies verlängert den OB 1-Zyklus zusätzlich. Diese Verlängerung ist abhängig davon, wieviele Ereignisse pro OB 1-Zyklus auftreten und wie lange die Ereignisbearbeitung dauert.

Hinweise

- Überprüfen Sie die Auswirkungen einer Wertänderung des Parameters "Zyklusbelastung durch Kommunikation" im Anlagenbetrieb.
- Die Kommunikationslast muss beim Einstellen der maximalen Zykluszeit berücksichtigt werden, da es sonst zu Zeitfehlern kommt.

Empfehlungen

- Übernehmen Sie nach Möglichkeit den voreingestellten Wert.
- Vergrößern Sie den Wert nur dann, wenn die CPU hauptsächlich zu Kommunikationszwecken eingesetzt wird und das Anwenderprogramm zeitunkritisch ist! In allen anderen Fällen den Wert nur verringern!

3.5 Reaktionszeit

Definition Reaktionszeit

Die Reaktionszeit ist die Zeit vom Erkennen eines Eingangssignals bis zur Änderung eines damit verknüpften Ausgangssignals.

Schwankungsbreite

Die tatsächliche Reaktionszeit liegt zwischen einer kürzesten und einer längsten Reaktionszeit. Zur Projektierung Ihrer Anlage müssen Sie immer mit der längsten Reaktionszeit rechnen.

Im folgenden werden kürzeste und längste Reaktionszeit betrachtet, damit Sie sich ein Bild von der Schwankungsbreite der Reaktionszeit machen können.

Faktoren

Die Reaktionszeit hängt von der Zykluszeit und von folgenden Faktoren ab:

- Verzögerung der Eingänge und Ausgänge
- Zusätzliche DP-Zykluszeiten im PROFIBUS-DP-Netz
- Bearbeitung im Anwenderprogramm

Verzögerung der Ein-/Ausgänge

Sie müssen je nach Baugruppe folgende Verzögerungszeiten beachten:

- für Digitaleingänge: die Eingangsverzögerungszeit
- für alarmfähige Digitaleingänge: die Eingangsverzögerungszeit +
baugruppeninterne Aufbereitungszeit
- für Digitalausgänge: vernachlässigbare Verzögerungszeiten
- für Relaisausgänge: typische Verzögerungszeiten von 10 ms bis 20 ms.
Die Verzögerung der Relaisausgänge ist u. a. abhängig
von der Temperatur und der Spannung.
- für Analogeingänge: Zykluszeit der Analogeingabe
- für Analogausgänge: Antwortzeit der Analogausgabe

Die Verzögerungszeiten finden Sie in den technischen Daten der Signalbaugruppen.

DP-Zykluszeiten im PROFIBUS DP-Netz

Wenn Sie Ihr PROFIBUS-DP-Netz mit *STEP 7* konfiguriert haben, berechnet *STEP 7* die zu erwartende typische DP-Zykluszeit. Sie können sich dann die DP-Zykluszeit Ihrer Konfiguration am PG bei den Busparametern anzeigen lassen.

Einen Überblick über die DP-Zykluszeit erhalten Sie in nachfolgendem Bild. Wir nehmen in diesem Beispiel an, dass jeder DP-Slave im Durchschnitt 4 Byte Daten hat.

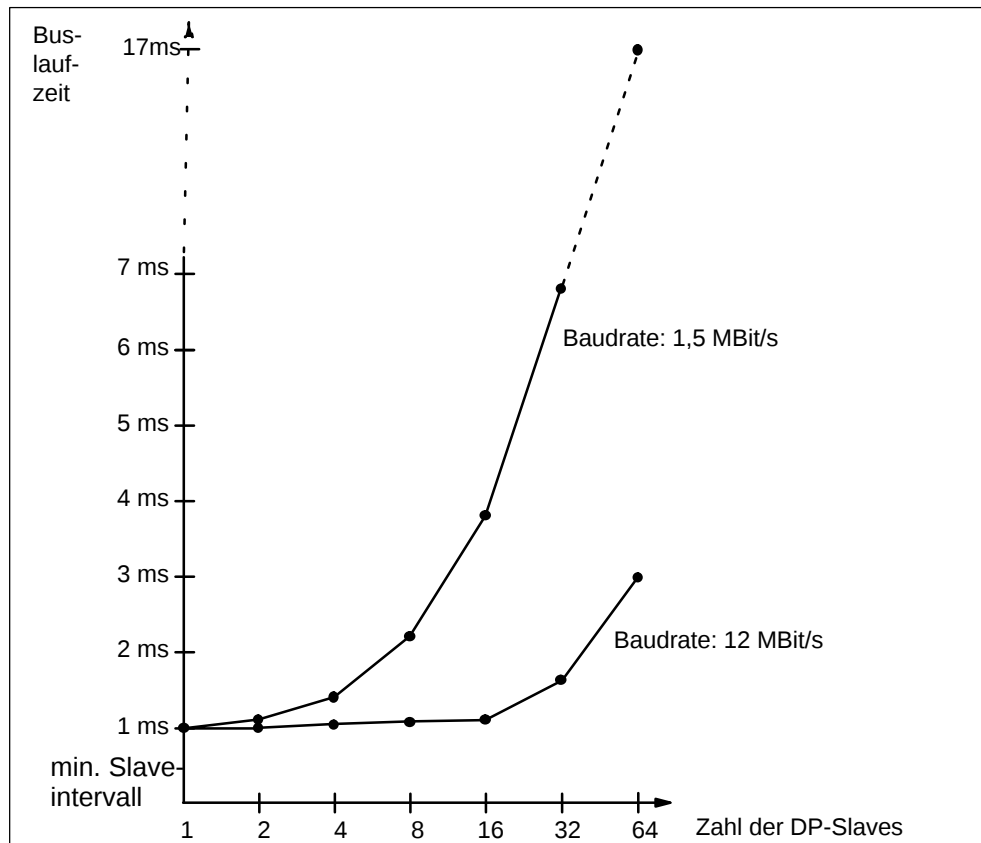


Bild 3-7 DP-Zykluszeiten im PROFIBUS DP-Netz

Wenn Sie ein PROFIBUS-DP-Netz mit mehreren Mastern betreiben, dann müssen Sie die DP-Zykluszeit für jeden Master berücksichtigen. D. h., die Rechnung für jeden Master getrennt erstellen und addieren.

Kürzeste Reaktionszeit

Nachfolgendes Bild zeigt Ihnen, unter welchen Bedingungen die kürzeste Reaktionszeit erreicht wird.

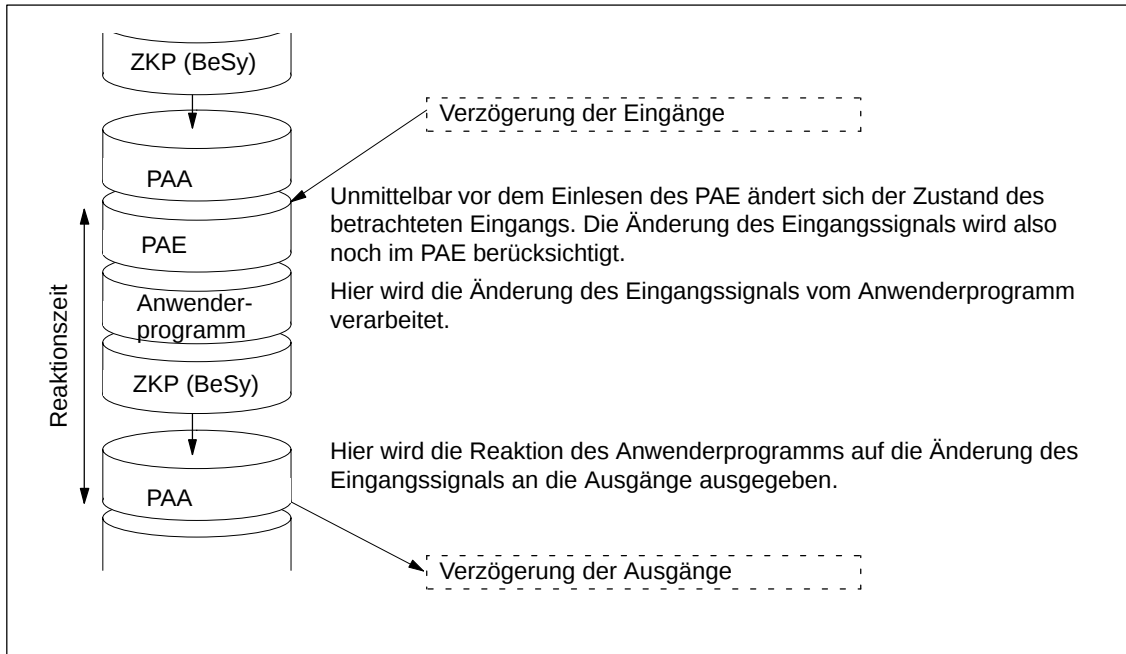


Bild 3-8 Kürzeste Reaktionszeit

Berechnung

Die (kürzeste) Reaktionszeit setzt sich wie folgt zusammen:

- 1 × Prozessabbild-Transferzeit der Eingänge +
- 1 × Prozessabbild-Transferzeit der Ausgänge +
- 1 × Programmbearbeitungszeit +
- 1 × Betriebssystembearbeitungszeit im ZKP +
- Verzögerung der Eingänge und Ausgänge

Dies entspricht der Summe aus Zykluszeit und Verzögerung der Eingänge und Ausgänge.

Hinweis

Wenn sich CPU und Signalbaugruppe nicht im Zentralgerät befinden müssen Sie noch die doppelte Laufzeit des DP-Slavetelegramms (inkl. Bearbeitung im DP-Master) addieren.

Längste Reaktionszeit

Nachfolgendes Bild zeigt Ihnen, wodurch die längste Reaktionszeit zustande kommt.

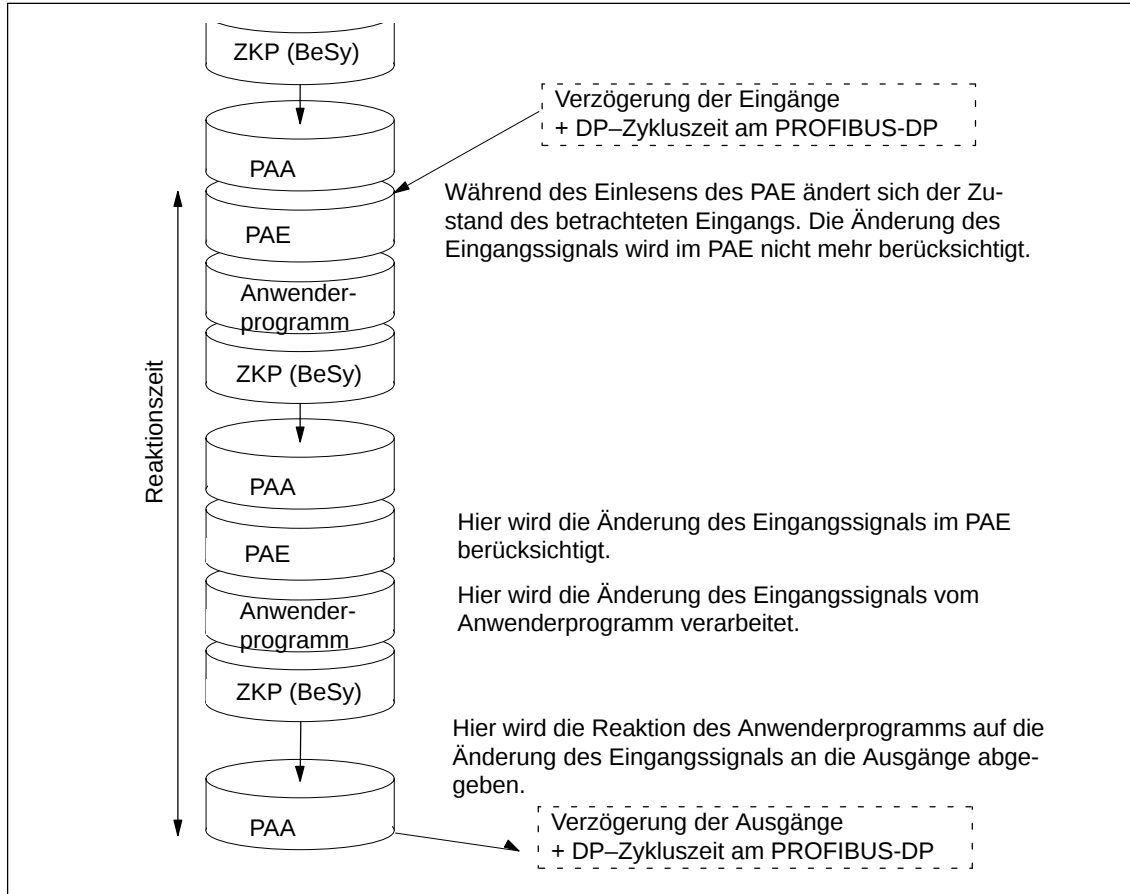


Bild 3-9 Längste Reaktionszeit

Berechnung

Die (längste) Reaktionszeit setzt sich wie folgt zusammen:

- 2 × Prozessabbild-Transferzeit der Eingänge +
- 2 × Prozessabbild-Transferzeit der Ausgänge +
- 2 × Betriebssystembearbeitungszeit +
- 2 × Programmbearbeitungszeit +
- 2 × Laufzeit des DP-Slavetelegramms (inkl. Bearbeitung im DP-Master) +
- Verzögerung der Eingänge und Ausgänge

Dies entspricht der Summe aus doppelter Zykluszeit und Verzögerung der Eingänge und Ausgänge zuzüglich der doppelten DP-Zykluszeit.

Peripheriedirektzugriffe

Sie erreichen schnellere Reaktionszeiten durch Direktzugriffe auf die Peripherie im Anwenderprogramm. Z. B. mit

- L PEB oder
- T PAW.

können Sie die Reaktionszeiten wie oben beschrieben teilweise umgehen.

Verkürzung der Reaktionszeit

Dadurch verkürzt sich die maximale Reaktionszeit auf

- Verzögerung der Eingänge und Ausgänge
- Laufzeit des Anwenderprogramm (kann durch höherpriori Alarmbearbeitung unterbrochen werden)
- Laufzeit der Direktzugriffe
- 2x Buslaufzeit von DP

Nachfolgende Tabelle listet die Ausführungszeiten der Direktzugriffe der CPUs auf Peripheriebaugruppen auf. Die angegebenen Zeiten sind "Idealwerte".

Tabelle 3-8 Verkürzung der Reaktionszeit

Zugriffsart	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4	CPU 41x-4H Einzel- betrieb	CPU 41x-4H redundant
Byte lesen	2,6 µs	2,1 µs	2,0 µs	2,4 µs	34 µs	64 µs
Wort lesen	4,1 µs	3,5 µs	3,4 µs	3,8 µs	37 µs	67 µs
Doppelwort lesen	8,0 µs	7,0 µs	6,7 µs	7,6 µs	41 µs	71 µs
Byte schreiben	2,7 µs	2,2 µs	2,1 µs	2,4 µs	29 µs	58 µs
Wort schreiben	4,2 µs	3,7 µs	3,6 µs	3,9 µs	32 µs	61 µs
Doppelwort schreiben	8,3 µs	7,4 µs	7,1 µs	7,8 µs	36 µs	65 µs
Byte lesen im Erwei- terungsgerät mit Nah- kopplung	11,6 µs	10,6 µs	5,3 µs	10,6 µs	–	–
Byte lesen im Erwei- terungsgerät mit Fern- kopplung	17,2 µs	16,2 µs	10,1 µs	16,2 µs	–	–

Die angegebenen Zeiten sind reine CPU-Bearbeitungszeiten und gelten, soweit nicht anders angegeben, für Signalbaugruppen im Zentralgerät.

Hinweis

Sie können schnelle Reaktionszeiten auch durch Verwendung von Prozessalarmen erreichen, siehe Kapitel 3.8.

3.6 Berechnung von Zyklus- und Reaktionszeiten

Zykluszeit

1. Bestimmen Sie mit Hilfe der Operationsliste die Laufzeit des Anwenderprogrammes.
2. Berechnen und addieren Sie die Transferzeit für das Prozessabbild. Richtwerte dazu finden Sie in Tabelle 3-3 .
3. Addieren Sie dazu die Bearbeitungszeit im Zykluskontrollpunkt. Richtwerte dazu finden Sie in Tabelle 3-6.
4. CPU 417-4H: Multiplizieren Sie den errechneten Wert mit dem Faktor aus Tabelle 3-5.

Als Ergebnis erhalten Sie nun die Zykluszeit.

Verlängerung der Zykluszeit durch Kommunikation und Alarme

5. Multiplizieren Sie das Ergebnis mit folgendem Faktor:

$$\frac{100}{100 - \text{"projektierte Kommunikationsbelastung in \%"}}$$

6. Berechnen Sie mit Hilfe der Operationsliste die Laufzeit der alarmverarbeitenden Programmteile. Dazu addieren Sie den entsprechenden Wert aus Tabelle 3-7.

Multiplizieren Sie diesen Wert mit dem Faktor aus Schritt 4.

Addieren Sie diesen Wert so oft zur theoretische Zykluszeit, wie oft der Alarm während der Zykluszeit ausgelöst wird/voraussichtlich ausgelöst wird.

Als Ergebnis erhalten Sie angenähert die tatsächliche Zykluszeit. Notieren Sie sich das Ergebnis.

Tabelle 3-9 Berechnungsbeispiel Reaktionszeit

Kürzeste Reaktionszeit	Längste Reaktionszeit
7. Rechnen Sie nun die Verzögerungen der Aus- und Eingänge und ggf. die DP-Zykluszeiten im PROFIBUS DP-Netz mit ein.	7. Multiplizieren Sie die tatsächliche Zykluszeit mit dem Faktor 2.
	8. Rechnen Sie nun die Verzögerungen der Aus- und Eingänge und die DP-Zykluszeiten im PROFIBUS DP-Netz mit ein.
8. Als Ergebnis erhalten Sie die <u>kürzeste Reaktionszeit</u> .	9. Als Ergebnis erhalten Sie die <u>längste Reaktionszeit</u> .

3.7 Berechnungsbeispiele für die Zyklus- und Reaktionszeit

Beispiel I

Sie haben eine S7-400 mit folgenden Baugruppen im Zentralgerät aufgebaut:

- eine CPU 414-2
- 2 Digitaleingabebaugruppen SM 421; DI 32×DC 24 V (je 4 Byte im PA)
- 2 Digitalausgabebaugruppen SM 422; DO 32×DC 24 V/0,5A (je 4 Byte im PA)

Anwenderprogramm

Ihr Anwenderprogramm hat laut Operationsliste eine Laufzeit von 15 ms.

Berechnung der Zykluszeit

Für das Beispiel ergibt sich die Zykluszeit aus folgenden Zeiten:

- Da der CPU-spezifische Faktor 1,0 ist, bleibt die Anwenderprogrammbearbeitungszeit:
ca. **15,0 ms**
- Prozessabbild-Transferzeit
Prozessabbild: $20 \mu\text{s} + 16 \text{ Byte} \times 1,9 \mu\text{s} = \text{ca. } \mathbf{0,05 \text{ ms}}$
- Betriebssystemlaufzeit im Zykluskontrollpunkt:
ca. **0,17 ms**

Die Zykluszeit ergibt sich aus der Summe der aufgeführten Zeiten:

$$\mathbf{Zykluszeit = 15,0 \text{ ms} + 0,05 \text{ ms} + 0,17 \text{ ms} = 15,22 \text{ ms.}}$$

Berechnung der tatsächlichen Zykluszeit

- Berücksichtigung Kommunikationslast (Defaultwert: 20%):
 $15,22 \text{ ms} \times 100 / (100-20) = \mathbf{19,03 \text{ ms.}}$
- Es findet keine Alarmbearbeitung statt.

Die tatsächliche Zykluszeit beträgt damit gerundet **19 ms**.

Berechnung der längsten Reaktionszeit

- Längste Reaktionszeit
 $19,03 \text{ ms} * 2 = \mathbf{38,06 \text{ ms.}}$
- Die Verzögerung der Ein- und Ausgänge ist vernachlässigbar.
- Alle Komponenten stecken im Zentralrack, daher müssen keine DP-Zykluszeiten berücksichtigt werden.
- Es findet keine Alarmbearbeitung statt.

Die längste Reaktionszeit beträgt damit gerundet = **38 ms.**

Beispiel II

Sie haben eine S7-400 mit folgenden Baugruppen aufgebaut:

- eine CPU 414-2
- 4 Digitaleingabebaugruppen SM 421; DI 32×DC 24 V (je 4 Byte im PA)
- 3 Digitalausgabebaugruppen SM 422; DO 16×DC 24 V/2A (je 2 Byte im PA)
- 2 Analogeingabebaugruppen SM 431; AI 8×13Bit (nicht im PA)
- 2 Analogausgabebaugruppen SM 432; AO 8×13Bit (nicht im PA)

Parameter der CPU

Die CPU wurde wie folgt parametrier:

- Zyklusbelastung durch Kommunikation: 40 %

Anwenderprogramm

Das Anwenderprogramm hat laut Operationsliste eine Laufzeit von 10,0 ms.

Berechnung der Zykluszeit

Für das Beispiel ergibt sich die theoretische Zykluszeit aus folgenden Zeiten:

- Da der CPU-spezifische Faktor 1,0 ist, bleibt die Anwenderprogrammbearbeitungszeit:
ca. 10,0 ms
- Prozessabbild-Transferzeit
 $\text{Prozessabbild: } 20 \mu\text{s} + 22 \text{ Byte} \times 1,9 \mu\text{s} = \text{ca. } \mathbf{0,06 \text{ ms}}$
- Betriebssystemlaufzeit im Zykluskontrollpunkt:
ca. 0,17 ms

Die Zykluszeit ergibt sich aus der Summe der aufgeführten Zeiten:

$$\mathbf{\text{Zykluszeit} = 10,0 \text{ ms} + 0,06 \text{ ms} + 0,17 \text{ ms} = \mathbf{10,23 \text{ ms.}}}$$

Berechnung der tatsächlichen Zykluszeit

- Berücksichtigung Kommunikationslast:
 $10,23 \text{ ms} * 100 / (100-40) = \mathbf{17,05 \text{ ms}}$.
- Alle 100 ms wird ein Uhrzeitalarm mit einer Laufzeit von 0,5 ms ausgelöst. Der Alarm kann während eines Zyklus maximal einmal ausgelöst werden:
 $0,5 \text{ ms} + 0,35 \text{ ms (aus Tabelle 3-7)} = \mathbf{0,85 \text{ ms}}$.
 Berücksichtigung der Kommunikationslast:
 $0,85 \text{ ms} * 100 / (100-40) = \mathbf{1,42 \text{ ms}}$.
- $17,05 \text{ ms} + 1,42 \text{ ms} = \mathbf{18,47 \text{ ms}}$.

Die tatsächliche Zykluszeit beträgt damit unter Berücksichtigung der Zeitscheiben **19 ms**.

Berechnung der längsten Reaktionszeit

- Längste Reaktionszeit
 $19 \text{ ms} * 2 = \mathbf{38 \text{ ms}}$.
- Verzögerungszeiten der Ein- und Ausgänge
 - die Digitaleingabebaugruppe SM 421; DI 32×DC 24 V hat eine Eingangsverzögerung von maximal **4,8 ms** je Kanal
 - die Digitalausgabebaugruppe SM 422; DO 16×DC 24 V/2A hat eine vernachlässigbare Ausgangsverzögerung.
 - die Analogeingabebaugruppe SM 431; AI 8×13Bit wurde parametrisiert für eine Störfrequenzunterdrückung von 50 Hz. Damit ergibt sich eine Wandlungszeit von 25 ms je Kanal. Da 8 Kanäle aktiv sind, ergibt sich eine Zykluszeit der Analogeingabebaugruppe von **200 ms**.
 - Die Analogausgabebaugruppe SM 432; AO 8×13Bit wurde parametrisiert für den Messbereich 0 ...10V. Damit ergibt sich eine Wandlungszeit von **0,3 ms** pro Kanal. Da 8 Kanäle aktiv sind, ergibt sich eine Zykluszeit von 2,4 ms. Dazu muß noch addiert werden die Einschwingzeit für eine ohmsche Last, die 0,1 ms beträgt. Damit ergibt sich für einen Analogausgang eine Antwortzeit von **2,5 ms**.
- Alle Komponenten stecken im Zentralgerät, daher müssen keine DP-Zykluszeiten berücksichtigt werden.
- **Fall 1:** Mit dem Einlesen eines Digitaleingabesignals wird ein Ausgabekanal der Digitalausgabebaugruppe gesetzt. Damit ergibt sich eine Reaktionszeit von:
 $\text{Reaktionszeit} = 38 \text{ ms} + 4,8 \text{ ms} = \mathbf{42,8 \text{ ms}}$.
- **Fall 2:** Ein Analogwert wird eingelesen und ein Analogwert ausgegeben. Damit ergibt sich eine Reaktionszeit von:
 $\text{Reaktionszeit} = 38 \text{ ms} + 200 \text{ ms} + 2,5 \text{ ms} = \mathbf{240,5 \text{ ms}}$.

3.8 Alarmreaktionszeit

Definition Alarmreaktionszeit

Die Alarmreaktionszeit ist die Zeit vom ersten Auftreten eines Alarmsignals bis zum Aufruf der ersten Anweisung im Alarm-OB.

Generell gilt: Höherpriorie Alarme haben Vorrang. Das heißt, die Alarmreaktionszeit verlängert sich um die Programmbearbeitungszeit der höherpriorien und der noch nicht bearbeiteten gleichpriorien vorher aufgetretenen Alarm-OBs (Warteschlange).

Hinweis

Durch Lese- und Schreibaufträge mit maximaler Datenmenge (ca. 460 Byte) können die Alarmreaktionszeiten verzögert werden.

Bei Übermittlung der Alarme zwischen CPU und DP-Master kann derzeit von einem DP-Strang zu einer Zeit nur ein Diagnose- **oder** Prozessalarm gemeldet werden.

Berechnung

minimale Alarmreaktionszeit der CPU	maximale Alarmreaktionszeit der CPU
+ minimale Alarmreaktionszeit der Signalbaugruppen	+ maximale Alarmreaktionszeit der Signalbaugruppen
+ DP-Zykluszeit am PROFIBUS-DP	+ 2 * DP-Zykluszeit am PROFIBUS-DP
= Kürzeste Alarmreaktionszeit	= Längste Alarmreaktionszeit

Bild 3-10 Berechnung der Alarmreaktionszeit

Prozessalarm- und Diagnosealarmreaktionszeiten der CPUs

Tabelle 3-10 Prozessalarm- und Diagnosealarmreaktionszeiten; maximale Alarmreaktionszeit ohne Kommunikation

CPU	Prozessalarmreaktionszeiten		Diagnosealarmreaktionszeiten	
	min.	max.	min.	max.
412-1/-2	360 µs	610 µs	440 µs	690 µs
414-2/-3	255 µs	435 µs	310 µs	490 µs
416-2/-3	210 µs	350 µs	250 µs	400 µs
417-4	255 µs	435 µs	310 µs	490 µs
41x-4H Einzelbetrieb	270 µs	530 µs	325 µs	645 µs
41x-4H redundant	375 µs	690 µs	415 µs	780 µs

Verlängerung der maximalen Alarmreaktionszeit durch Kommunikation

Die max. Alarmreaktionszeit verlängert sich, wenn Kommunikationsfunktionen aktiv sind. Die Verlängerung berechnet sich gemäß folgender Formel:

CPU 412: $tv = 200 \mu s + 1000 \mu s \times n\%$

CPU 414-417: $tv = 100 \mu s + 1000 \mu s \times n\%$

CPU 41x-4H $tv = 100 \mu s + 1000 \mu s \times n\%$, deutliche Verlängerung möglich

mit n = Zyklusbelastung durch Kommunikation

Signalbaugruppen

Die Prozessalarmreaktionszeit der Signalbaugruppen setzt sich wie folgt zusammen:

- Digitaleingabebaugruppen

Prozessalarmreaktionszeit = interne Alarmaufbereitungszeit + Eingangsverzögerung

Die Zeiten finden Sie im Datenblatt der jeweiligen Digitaleingabebaugruppe.

- Analogeingabebaugruppen

Prozessalarmreaktionszeit = interne Alarmaufbereitungszeit + Wandlungszeit

Die interne Alarmaufbereitungszeit der Analogeingabebaugruppen ist vernachlässigbar. Die Wandlungszeiten entnehmen Sie dem Datenblatt der jeweiligen Analogeingabebaugruppe.

Die Diagnosealarmreaktionszeit der Signalbaugruppen ist die Zeit vom Erkennen eines Diagnoseereignisses durch die Signalbaugruppe bis zum Auslösen des Diagnosealarms durch die Signalbaugruppe. Diese Zeit ist vernachlässigbar gering.

Prozessalarmbearbeitung

Mit dem Aufruf des Prozessalarm-OB 40 erfolgt die Prozessalarmbearbeitung. Höherprioritäre Alarme unterbrechen die Prozessalarmbearbeitung, Direktzugriffe auf die Peripherie erfolgen zur Ausführungszeit der Anweisung. Nach Beendigung der Prozessalarmbearbeitung wird entweder die zyklische Programmbearbeitung fortgesetzt oder weitere gleichprioritäre bzw. niederprioritäre Alarm-OBs aufgerufen und bearbeitet.

3.9 Berechnungsbeispiel für die Alarmreaktionszeit

Teile der Alarmreaktionszeit

Zur Erinnerung: Die Prozessalarmreaktionszeit setzt sich zusammen aus:

- Prozessalarmreaktionszeit der CPU und
- Prozessalarmreaktionszeit der Signalbaugruppe.
- $2 \times$ DP-Zykluszeit am PROFIBUS-DP

Beispiel: Sie haben eine S7-400, die aus einer CPU 416-2 und 4 Digitalbaugruppen im Zentralgerät aufgebaut ist. Eine Digitaleingabebaugruppe ist die SM 421; DI 16×UC 24/60 V; mit Prozess- und Diagnosealarm. In der Parametrierung der CPU und der SM haben Sie nur den Prozessalarm freigegeben. Sie verzichten auf zeitgesteuerte Bearbeitung, Diagnose und Fehlerbearbeitung. Für die Digitaleingabebaugruppe haben Sie eine Eingangsverzögerung von 0,5 ms parametriert. Es sind keine Tätigkeiten am Zykluskontrollpunkt erforderlich. Sie haben eine Zyklusbelastung durch Kommunikation von 20% eingestellt.

Berechnung

Für das Beispiel ergibt sich die Prozessalarmreaktionszeit aus folgenden Zeiten:

- Prozessalarmreaktionszeit der CPU 416-2: ca. 0,35 ms
- Verlängerung durch Kommunikation gemäß Formel aus Fußnote von Tabelle 3-10 :

$$100 \mu\text{s} + 1000 \mu\text{s} \times 20\% = 300 \mu\text{s} = 0,3 \text{ ms}$$

- Prozessalarmreaktionszeit der SM 421; DI 16×UC 24/60 V:
 - interne Alarmaufbereitungszeit: 0,5 ms
 - Eingangsverzögerung: 0,5 ms
- Da die Signalbaugruppen im Zentralgerät stecken, ist die DP-Zykluszeit am PROFIBUS-DP nicht relevant.

Die Prozessalarmreaktionszeit ergibt sich aus der Summe der aufgeführten Zeiten:

Prozessalarmreaktionszeit = 0,35 ms + 0,3 ms + 0,5 ms + 0,5 ms = ca. **1,65 ms**.

Diese errechnete Prozessalarmreaktionszeit vergeht vom Anliegen eines Signals am Digitaleingang bis zur ersten Anweisung im OB 40.

3.10 Reproduzierbarkeit von Verzögerungs- und Weckalarmen

Definition "Reproduzierbarkeit"

Verzögerungsalarm:

Die zeitliche Abweichung des Aufrufs der ersten Anweisung des Alarm-OBs zum programmierten Alarmzeitpunkt.

Weckalarm:

Die Schwankungsbreite des zeitlichen Abstands zwischen zwei aufeinanderfolgenden Aufrufen, gemessen zwischen den jeweils ersten Anweisungen des Alarm-OBs.

Reproduzierbarkeit

Tabelle 3-11 enthält die Reproduzierbarkeit von Verzögerungs- und Weckalarmen der CPUs.

Tabelle 3-11 Reproduzierbarkeit von Verzögerungs- und Weckalarmen der CPUs

Baugruppe	Reproduzierbarkeit	
	Verzögerungsalarm	Weckalarm
CPU 412-1/-2	-770 µs / +330 µs	-40 µs / +40 µs
CPU 414-2/-3	-770 µs / +330 µs	-40 µs / +40 µs
CPU 416-2/-3	-770 µs / +330 µs	-40 µs / +40 µs
CPU 417-4	-770 µs / +330 µs	-40 µs / +40 µs
CPU 41x-4H Einzelbetrieb	-750 µs / +400 µs	-850 µs / +850 µs
CPU 41x-4H redundant	-500 µs / +800 µs	-700 µs / +700 µs

Diese Zeiten gelten nur, wenn der Alarm zu diesem Zeitpunkt auch ausgeführt werden kann und nicht z.B. durch höherpriorige Alarmer oder noch nicht ausgeführte gleichpriorige Alarmer verzögert wird.

Technische Daten

4

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
4.1	Technische Daten der CPU 412-1; (6ES7412-1XF03-0AB0)	4-2
4.2	Technische Daten der CPU 412-2; (6ES7412-2XG00-0AB0)	4-6
4.3	Technische Daten der CPU 414-2; (6ES7414-2XG03-0AB0)	4-10
4.4	Technische Daten der CPU 414-3; (6ES7414-3XJ00-0AB0)	4-14
4.5	Technische Daten der CPU 416-2; (6ES7416-2XK02-0AB0, 6ES7416-2FK02-0AB0)	4-18
4.6	Technische Daten der CPU 416-3; (6ES7416-3XL00-0AB0)	4-22
4.7	Technische Daten der CPU 417-4; (6ES7417-4XL00-0AB0)	4-26
4.8	Technische Daten der Memory Cards	4-30

4.1 Technische Daten der CPU 412-1; (6ES7412-1XF03-0AB0)

CPU und Erzeugnisstand		Datenbereiche und deren Remanenz	
MLFB	6ES7412-1XF03-0AB0	remanenter Datenbereich gesamt (inkl. Merker; Zei- ten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Puffer- batterie)
• Firmware-Version	V 3.1	Merker	4 KByte
zugehöriges Programmier- paket	ab STEP7 V 5.2	• Remanenz einstellbar	von MB 0 bis MB 4095
Speicher		• Remanenz voreinge- stellt	von MB 0 bis MB 15
Arbeitsspeicher		Taktmerker	8 (1 Merkerbyte)
• integriert	48 KByte für Code 48 KByte für Daten	Datenbausteine	maximal 511 (DB 0 reserviert)
• erweiterbar	nein	• Größe	maximal 48 KByte
Ladespeicher		Lokaldaten (einstellbar)	maximal 8 KByte
• integriert	256 KByte RAM	• voreingestellt	4 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe Operationsliste
Pufferung		• Größe	maximal 48 KByte
• mit Batterie	alle Daten	Schachtelungstiefe	
• ohne Batterie	keine	• je Prioritätsklasse	24
Bearbeitungszeiten		• zusätzliche innerhalb eines Fehler-OBs	2
Bearbeitungszeiten für		FBs	maximal 256
• Bitoperationen	mindestens 0,2 µs	• Größe	maximal 48 KByte
• Wortoperationen	mindestens 0,2 µs	FCs	maximal 256
• Festpunktarithmetik	mindestens 0,2 µs	• Größe	maximal 48 KByte
• Gleitpunktarithmetik	mindestens 0,6 µs	Adressbereiche (Ein-/Ausgänge)	
Zeiten/Zähler und deren Remanenz		Peripherieadressbereich gesamt	4 KByte/4 KByte
S7-Zähler	256	• davon dezentral	
• Remanenz einstellbar	von Z 0 bis Z 255	MPI/DP-Schnittstelle	2 KByte/2 KByte
• voreingestellt	von Z 0 bis Z 7	Für jeden Strang, der taktsynchron betrieben wird, d.h. dem ein OB 61 zugeordnet wurde, halbieren sich die de- zentralen Peripherieadressbereiche	
• Zählbereich	1 bis 999	Prozessabbild	4 KByte/4 KByte (einstellbar)
IEC-Counter	ja	• voreingestellt	128 Byte/128 Byte
• Art	SFB	• Anzahl Teilprozessab- bilder	maximal 8
S7-Zeiten	256	• konsistente Daten	maximal 244 Byte
• Remanenz einstellbar	von T 0 bis T 255	digitale Kanäle	32768/32768
• voreingestellt	keine Zeiten remanent	• davon zentral	32768/32768
• Zeitbereich	10 ms bis 9990 s	analoge Kanäle	2048/2048
IEC-Timer	ja	• davon zentral	2048/2048
• Art	SFB		

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 512 100 ms-Raster keine 500 ms-Raster maximal 256 1000 ms-Raster maximal 256 - Anzahl Zusatzwerte je Meldung 1 - bei 100 ms-Raster keine - bei 500, 1000 ms-Raster 1	
- IM 460 maximal 6 - IM 463-2 maximal 4		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 70	
- integriert 1 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) maximal 300 - voreingestellt 150	
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	4
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Timer, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge - Anzahl Variable maximal 64	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI und DP als Master oder Slave		Einzelschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 200 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		MPI	
PG/OP-Kommunikation	ja	• Dienste	
Anzahl anschließbare OPs	16 ohne Meldungsverarbeitung, 8 mit Meldungsverarbeitung	– PG/OP-Kommunikation	ja
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	16, davon je eine reserviert für PG und OP	– Routing	ja
Globale Datenkommunikation	ja	– Globaldatenkommunikation	ja
• Anzahl der GD-Kreise	maximal 8	– S7-Basiskommunikation	ja
• Anzahl der GD-Pakete		– S7-Kommunikation	ja
– Sender	maximal 8	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
– Empfänger	maximal 16		
• Größe der GD-Pakete	maximal 64 Byte		
– davon konsistent	1 Variable		
S7-Basiskommunikation	ja		
• Nutzdaten pro Auftrag	maximal 76 Byte		
– davon konsistent	16 Byte		
S7-Kommunikation	ja		
• Nutzdaten pro Auftrag	maximal 64 KByte		
– davon konsistent	1 Variable (462 Byte)		
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und AG_RECV)		
• Nutzdaten pro Auftrag	maximal 8 KByte		
– davon konsistent	240 Byte		
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)		
Schnittstellen		DP-Master	
1. Schnittstelle		• Dienste	
Typ der Schnittstelle	integriert	– PG/OP-Kommunikation	ja
Physik	RS 485/Profibus	– Routing	ja
potentialgetrennt	ja	– Äquidistanz	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	– SYNC/FREEZE	ja
Anzahl der Verbindungsressourcen	MPI: 16 DP: 16	– Aktivieren/Deaktivieren DP-Slaves	ja
Funktionalität		• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• MPI	ja	• Anzahl DP-Slaves	maximal 32
• PROFIBUS DP	DP-Master/DP-Slave	• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
		• Nutzdaten pro DP-Slave	Maximal 244 Byte E, maximal 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte
		DP-Slave	
		• Dienste	
		– Status/Steuern	ja, bei aktiver Schnittstelle
		– Programmieren	ja, bei aktiver Schnittstelle
		– Routing	ja, bei aktiver Schnittstelle
		• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd
		• Übertragungsgeschwindigkeit	bis 12 Mbaud
		• Übergabespeicher	244 Byte Eingänge/ 244 Byte Ausgänge
		– Adressbereiche	maximal 32
		– Nutzdaten pro Adressbereich	maximal 32 Byte
		– davon konsistent	32 Byte

Programmierung		Maße	
Programmiersprache	KOP, FUP, AWL, SCL	Einbaumaße B×H×T (mm)	25×290×219
Operationsvorrat	siehe Operationsliste	benötigte Steckplätze	1
Klammerebenen	8	Gewicht	circa 0,72 kg
Systemfunktionen (SFC)	siehe Operationsliste	Spannungen, Ströme	
Anzahl gleichzeitig aktiver SFCs		Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,6 A
• WR_REC • WR_PARM • PARM_MOD • WR_DPARM • DPNRM_DG • RDSYSST • DP_TOPOL	8 8 1 2 8 1 ... 8 1	Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Systemfunktionsbausteine (SFB)	siehe Operationsliste	Pufferstrom	typisch 40 µA maximal 300 µA
Anzahl gleichzeitig aktiver SFBs		maximale Pufferzeit	ca 356 Tage
• RD_REC • WR_REC	8 8	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
Anwenderprogrammschutz	Passwortschutz	Verlustleistung	typisch 7,5 W
Zugriff auf konsistente Daten im Prozessabbild	ja		
Taktsynchronität			
Nutzdaten pro taktsynchronem Slave	maximal 128 Byte		
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 11		
Äquidistanz	ja		
kleinster Takt	5 ms 2,5 ms ohne Einsatz der SFC 126, 127		
CiR Synchronisationszeit			
Grundlast	100 ms		
Zeit pro E-/A-Byte	200 µs		

4.2 Technische Daten der CPU 412-2; (6ES7412-2XG00-0AB0)

CPU und Erzeugnisstand		Datenbereiche und deren Remanenz	
MLFB	6ES7412-2XG00-0AB0	remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Puffer- batterie)
• Firmware-Version	V 3.1	Merker	4 KByte
zugehöriges Programmier- paket	ab STEP7 V 5.2	• Remanenz einstellbar	von MB 0 bis MB 4095
Speicher		• Remanenz voreinge- stellt	von MB 0 bis MB 15
Arbeitsspeicher		Taktmerker	8 (1 Merkerbyte)
• integriert	72 KByte für Code 72 KByte für Daten	Datenbausteine	maximal 511 (DB 0 reser- viert)
• erweiterbar	nein	• Größe	maximal 64 KByte
Ladespeicher		Lokaldaten (einstellbar)	maximal 8 KByte
• integriert	256 KByte RAM	• voreingestellt	4 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe Operationsliste
Pufferung		• Größe	maximal 64 KByte
• mit Batterie	alle Daten	Schachtelungstiefe	
• ohne Batterie	keine	• je Prioritätsklasse	24
Bearbeitungszeiten		• zusätzliche innerhalb eines Fehler-OBs	2
Bearbeitungszeiten für		FBs	maximal 256
• Bitoperationen	mindestens 0,2 µs	• Größe	maximal 64 KByte
• Wortoperationen	mindestens 0,2 µs	FCs	maximal 256
• Festpunktarithmetik	mindestens 0,2 µs	• Größe	maximal 64 KByte
• Gleitpunktarithmetik	mindestens 0,6 µs	Adressbereiche (Ein-/Ausgänge)	
Zeiten/Zähler und deren Remanenz		Peripherieadressbereich gesamt	4 KByte/4 KByte
S7-Zähler	256	• davon dezentral	
• Remanenz einstellbar	von Z 0 bis Z 255	MPI/DP-Schnittstelle	2 KByte/2 KByte
• voreingestellt	von Z 0 bis Z 7	DP-Schnittstelle	4 KByte/4 KByte
• Zählbereich	1 bis 999	Für jeden Strang, der takt synchron betrieben wird, d.h. dem ein OB 61 ...62 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
IEC-Counter		Prozessabbild	4 KByte/4 KByte (einstellbar)
• Art	SFB	• voreingestellt	128 Byte/128 Byte
S7-Zeiten		• Anzahl Teilprozessab- bilder	maximal 8
• Remanenz einstellbar	von T 0 bis T 255	• konsistente Daten	maximal 244 Byte
• voreingestellt	keine Zeiten remanent	digitale Kanäle	32768/32768
• Zeitbereich	10 ms bis 9990 s	• davon zentral	32768/32768
IEC-Timer		analoge Kanäle	2048/2048
• Art	SFB	• davon zentral	2048/2048

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 512 100 ms-Raster keine 500 ms-Raster maximal 256 1000 ms-Raster maximal 256 - Anzahl Zusatzwerte je Meldung 1 - bei 100 ms-Raster keine - bei 500, 1000 ms Raster 1	
- IM 460 maximal 6 - IM 463-2 maximal 3		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 70	
- integriert 2 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Extended einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) maximal 300 - voreingestellt 150	
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	4
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge - Anzahl maximal 64	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI und DP als Master oder Slave		Einzelschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 400 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		MPI	
PG/OP-Kommunikation	ja	• Dienste	
Anzahl anschließbare OPs	16 ohne Meldungsverarbeitung, 8 mit Meldungsverarbeitung	– PG/OP-Kommunikation	ja
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	16, davon je eine reserviert für PG und OP	– Routing	ja
Globale Datenkommunikation	ja	– Globaldatenkommunikation	ja
• Anzahl der GD-Kreise	maximal 8	– S7-Basiskommunikation	ja
• Anzahl der GD-Pakete		– S7-Kommunikation	ja
– Sender	maximal 8	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
– Empfänger	maximal 16		
• Größe der GD-Pakete	maximal 64 Byte		
– davon konsistent	1 Variable		
S7-Basiskommunikation	ja		
• Nutzdaten pro Auftrag	maximal 76 Byte		
– davon konsistent	16 Byte		
S7-Kommunikation	ja		
• Nutzdaten pro Auftrag	maximal 64 KByte		
– davon konsistent	1 Variable (462 Byte)		
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und FC AG_RECV)		
• Nutzdaten pro Auftrag	maximal 8 KByte		
– davon konsistent	240 Byte		
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)		
Schnittstellen		DP-Master	
1. Schnittstelle		• Dienste	
Typ der Schnittstelle	integriert	– PG/OP-Kommunikation	ja
Physik	RS 485/Profibus	– Routing	ja
potentialgetrennt	ja	– Äquidistanz	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	– SYNC/FREEZE	ja
Anzahl der Verbindungsressourcen	MPI: 16 DP: 16	– Aktivieren/Deaktivieren DP-Slaves	ja
Funktionalität		• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• MPI	ja	• Anzahl DP-Slaves	maximal 32
• PROFIBUS DP	DP-Master/DP-Slave	• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
		• Nutzdaten pro DP-Slave	Maximal 244 Byte E, maximal 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte
		DP-Slave	
		• Dienste	
		– Status/Steuern	ja, bei aktiver Schnittstelle
		– Programmieren	ja, bei aktiver Schnittstelle
		– Routing	ja, bei aktiver Schnittstelle
		• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd
		• Übertragungsgeschwindigkeit	bis 12 Mbaud
		• Übergabespeicher	244 Byte Eingänge/ 244 Byte Ausgänge
		– Adressbereiche	maximal 32
		– Nutzdaten pro Adressbereich	maximal 32 Byte
		– davon konsistent	32 Byte

2. Schnittstelle		Systemfunktionsbausteine (SFB)	siehe Operationsliste
Typ der Schnittstelle	integriert	Anzahl gleichzeitig aktiver SFBs	
Physik	RS 485/Profibus	- RD_REC 8 - WR_REC 8	
potentialgetrennt	ja	Anwenderprogrammschutz	Passwortschutz
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	Zugriff auf konsistente Daten im Prozessabbild	ja
Anzahl der Verbindungsressourcen	16	CiR Synchronisationszeit	
Funktionalität		Grundlast	100 ms
PROFIBUS DP DP-Master/DP-Slave		Zeit pro E-/A-Byte	120 µs
DP-Master		Taktsynchronität	
- Dienste - PG/OP-Kommunikation ja - Routing ja - Äquidistanz ja - SYNC/FREEZE ja - Aktivieren/Deaktivieren DP-Slaves ja - Übertragungsgeschwindigkeiten bis 12 MBaud - Anzahl DP-Slaves maximal 64 - Adressbereich maximal 4 KByte Eingänge/ 4 KByte Ausgänge - Nutzdaten pro DP-Slave maximal 244 Byte Eingänge/ 244 Byte Ausgänge		Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
		Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 11
		Äquidistanz	ja
		kleinster Takt	5 ms 2,5 ms ohne Einsatz der SFC 126, 127
DP-Slave		Maße	
Technische Daten wie 1. Schnittstelle		Einbaumaße B×H×T (mm)	25×290×219
Programmierung		benötigte Steckplätze	1
Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe Operationsliste Klammerebenen 8 Systemfunktionen (SFC) siehe Operationsliste Anzahl gleichzeitig aktiver SFCs - WR_REC 8 - WR_PARM 8 - PARM_MOD 1 - WR_DPARM 2 - DPNRM_DG 8 - RDSYSST 1 ... 8 - DP_TOPOL 1		Gewicht	ca. 0,72 kg
		Spannungen, Ströme	
		Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,6 A
		Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
		Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	
		Pufferstrom	typisch 40 µA maximal 320 µA
		maximale Pufferzeit	ca 356 Tage
		Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
		Verlustleistung	typisch 7,5 W

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.

4.3 Technische Daten der CPU 414-2; (6ES7414-2XG03-0AB0)

CPU und Erzeugnisstand		Datenbereiche und deren Remanenz	
MLFB	6ES7414-2XG03-0AB0	remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Puffer- batterie)
• Firmware-Version	V 3.1	Merker	8 KByte
zugehöriges Programmier- paket	ab STEP7 V 5.2	• Remanenz einstellbar	von MB 0 bis MB 8191
Speicher		• Remanenz voreinge- stellt	von MB 0 bis MB 15
Arbeitsspeicher		Taktmerker	8 (1 Merkerbyte)
• integriert	128 KByte für Code 128 KByte für Daten	Datenbausteine	maximal 4095 (DB 0 reser- viert)
• erweiterbar	nein	• Größe	maximal 64 KByte
Ladespeicher		Lokaldaten (einstellbar)	maximal 16 KByte
• integriert	256 KByte RAM	• voreingestellt	8 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe Operationsliste
Pufferung		• Größe	maximal 64 KByte
• mit Batterie	alle Daten	Schachtelungstiefe	
• ohne Batterie	keine	• je Prioritätsklasse	24
Bearbeitungszeiten		• zusätzliche innerhalb eines Fehler-OBs	2
Bearbeitungszeiten für		FBs	maximal 2048
• Bitoperationen	mindestens 0,1 µs	• Größe	maximal 64 KByte
• Wortoperationen	mindestens 0,1 µs	FCs	maximal 2048
• Festpunktarithmetik	mindestens 0,1 µs	• Größe	maximal 64 KByte
• Gleitpunktarithmetik	mindestens 0,6 µs	Adressbereiche (Ein-/Ausgänge)	
Zeiten/Zähler und deren Remanenz		Peripherieadressbereich gesamt	8 KByte/8 KByte
S7-Zähler	256	• davon dezentral	
• Remanenz einstellbar	von Z 0 bis Z 255	MPI/DP-Schnittstelle	2 KByte/2 KByte
• voreingestellt	von Z 0 bis Z 7	DP-Schnittstelle	6 KByte/6 KByte
• Zählbereich	1 bis 999	Für jeden Strang, der taktsynchron betrieben wird, d.h. dem ein OB 61 ...62 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
IEC-Counter		Prozessabbild	8 KByte/8 KByte (einstellbar)
• Art	SFB	• voreingestellt	256 Byte/256 Byte
S7-Zeiten		• Anzahl Teilprozessab- bilder	maximal 8
• Remanenz einstellbar	von T 0 bis T 255	• konsistente Daten	maximal 244 Byte
• voreingestellt	keine Zeiten remanent	digitale Kanäle	65536/65536
• Zeitbereich	10 ms bis 9990 s	• davon zentral	65536/65536
IEC-Timer		analoge Kanäle	4096/4096
• Art	SFB	• davon zentral	4096/4096

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 512 100 ms-Raster maximal 128 500 ms-Raster maximal 256 1000 ms-Raster maximal 512 - Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster maximal 1 - bei 500, 1000 ms Raster maximal 10	
- IM 460 maximal 6 - IM 463-2 maximal 4		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 100	
- integriert 2 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) - voreingestellt 300	
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	16
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CP, LANs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge - Anzahl Variable maximal 256	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI und DP als Master oder Slave		Einzelsschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 400 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		MPI	
PG/OP-Kommunikation	ja	Dienste	
Anzahl anschließbare OPs	31 ohne Meldungsverarbeitung, 8 mit Meldungsverarbeitung	- PG/OP-Kommunikation ja – Routing ja – Globaldatenkommunikation ja – S7-Basiskommunikation ja – S7-Kommunikation ja - Übertragungsgeschwindigkeiten bis 12 MBaud	
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	32, davon je eine reserviert für PG und OP	DP-Master	
Globale Datenkommunikation	ja	- Dienste – PG/OP-Kommunikation ja – Routing ja – Äquidistanz ja – SYNC/FREEZE ja – Aktivieren/Deaktivieren DP-Slaves ja - Übertragungsgeschwindigkeiten bis 12 MBaud - Anzahl DP-Slaves maximal 32 - Adressbereich maximal 2 KByte Eingänge/ 2 KByte Ausgänge - Nutzdaten pro DP-Slave Maximal 244 Byte E, maximal 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte	
• Anzahl der GD-Kreise	maximal 8	DP-Slave	
• Anzahl der GD-Pakete		- Dienste – Status/Steuern ja, bei aktiver Schnittstelle – Programmieren ja, bei aktiver Schnittstelle – Routing ja, bei aktiver Schnittstelle - GSD-Datei http://www.ad.siemens.de/csi_e/gsd - Übertragungsgeschwindigkeit bis 12 MBaud - Übergabespeicher 244 Byte Eingänge/ 244 Byte Ausgänge – Adressbereiche maximal 32 – Nutzdaten pro Adressbereich maximal 32 Byte – davon konsistent 32 Byte	
– Sender	maximal 8		
– Empfänger	maximal 16		
• Größe der GD-Pakete	maximal 64 Byte		
– davon konsistent	1 Variable		
S7-Basiskommunikation	ja		
• Nutzdaten pro Auftrag	maximal 76 Byte		
– davon konsistent	16 Byte		
S7-Kommunikation	ja		
• Nutzdaten pro Auftrag	maximal 64 KByte		
– davon konsistent	1 Variable (462 Byte)		
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und FC AG_RECV)		
• Nutzdaten pro Auftrag	maximal 8 KByte		
– davon konsistent	240 Byte		
Standardkommunikation (FMS)	ja (über CP und ladbare FB)		
Schnittstellen			
1. Schnittstelle			
Typ der Schnittstelle	integriert		
Physik	RS 485/Profibus		
potentialgetrennt	ja		
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA		
Anzahl der Verbindungsressourcen	MPI: 32 DP: 16		
Funktionalität			
• MPI	ja		
• PROFIBUS DP	DP-Master/DP-Slave		

2. Schnittstelle			
Typ der Schnittstelle	integriert	• DPNRM_DG	8
Physik	RS 485/Profibus	• RDSYSST	1 ... 8
potentialgetrennt	ja	• DP_TOPOL	1
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	Systemfunktionsbausteine (SFB)	siehe Operationsliste
Anzahl der Verbindungsressourcen	16	Anzahl gleichzeitig aktiver SFBs	
Funktionalität		• RD_REC	8
• PROFIBUS DP	DP-Master/DP-Slave	• WR_REC	8
DP-Master		Anwenderprogrammschutz	Passwortschutz
• Dienste		Zugriff auf konsistente Daten im Prozessabbild	ja
– PG/OP-Kommunikation	ja	CiR Synchronisationszeit	
– Routing	ja	Grundlast	100 ms
– Äquidistanz	ja	Zeit pro E-/A-Byte	120 µs
– SYNC/FREEZE	ja	Taktsynchronität	
– Aktivieren/Deaktivieren DP-Slaves	ja	Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
• Übertragungsgeschwindigkeiten	bis 12 Mbaud	Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 50 + Slaveanzahl < 20
• Anzahl DP-Slaves	maximal 96	Äquidistanz	ja
• Adressbereich	maximal 6 KByte Eingänge/ 6 KByte Ausgänge	kleinster Takt	5 ms 2,5 ms ohne Einsatz der SFC 126, 127
• Nutzdaten pro DP-Slave	entsprechend dem DP-Slave, aber maximal 128 Byte Eingänge/ 128 Byte Ausgänge	Maße	
DP-Slave		Einbaumaße B×H×T (mm)	25×290×219
wie 1. Schnittstelle		benötigte Steckplätze	1
Programmierung		Gewicht	ca. 0,72 kg
Programmiersprache	KOP, FUP, AWL, SCL	Spannungen, Ströme	
Operationsvorrat	siehe Operationsliste	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,6 A
Klammerebenen	8	Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Systemfunktionen (SFC)	siehe Operationsliste	Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	
Systemfunktionsbausteine (SFB)	siehe Operationsliste	Pufferstrom	typisch 40 µA maximal 380 µA
Anzahl gleichzeitig aktiver SFCs		maximale Pufferzeit	ca 356 Tage
• WR_REC	8	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
• WR_PARM	8	Verlustleistung	typisch 7,5 W
• PARM_MOD	1		
• WR_DPARM	2		

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.

4.4 Technische Daten der CPU 414-3; (6ES7414-3XJ00-0AB0)

CPU und Erzeugnisstand		Datenbereiche und deren Remanenz	
MLFB	6ES7414-3XJ00-0AB0	remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Puffer- batterie)
• Firmware-Version	V 3.1	Merker	8 KByte
zugehöriges Programmier- paket	ab STEP7 V 5.2	• Remanenz einstellbar	von MB 0 bis MB 8191
Speicher		• Remanenz voreinge- stellt	von MB 0 bis MB 15
Arbeitsspeicher		Taktmerker	8 (1 Merkerbyte)
• integriert	384 KByte für Code 384 KByte für Daten	Datenbausteine	maximal 4095 (DB 0 reser- viert)
• erweiterbar	nein	• Größe	maximal 64 KByte
Ladespeicher		Lokaldaten (einstellbar)	maximal 16 KByte
• integriert	256 KByte RAM	• voreingestellt	8 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe Operationsliste
Pufferung		• Größe	maximal 64 KByte
• mit Batterie	alle Daten	Schachtelungstiefe	
• ohne Batterie	keine	• je Prioritätsklasse	24
Bearbeitungszeiten		• zusätzliche innerhalb eines Fehler-OBs	2
Bearbeitungszeiten für		FBs	maximal 2048
• Bitoperationen	mindestens 0,1 µs	• Größe	maximal 64 KByte
• Wortoperationen	mindestens 0,1 µs	FCs	maximal 2048
• Festpunktarithmetik	mindestens 0,1 µs	• Größe	maximal 64 KByte
• Gleitpunktarithmetik	mindestens 0,6 µs	Adressbereiche (Ein-/Ausgänge)	
Zeiten/Zähler und deren Remanenz		Peripherieadressbereich gesamt	8 KByte/8 KByte
S7-Zähler	256	• davon dezentral	
• Remanenz einstellbar	von Z 0 bis Z 255	MPI/DP-Schnittstelle	2 KByte/2 KByte
• voreingestellt	von Z 0 bis Z 7	DP-Schnittstelle	6 KByte/6 KByte
• Zählbereich	1 bis 999	Für jeden Strang, der taktsynchron betrieben wird, d.h. dem ein OB 61 ...63 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
IEC-Counter		Prozessabbild	8 KByte/8 KByte (einstellbar)
• Art	SFB	• voreingestellt	256 Byte/256 Byte
S7-Zeiten		• Anzahl Teilprozessab- bilder	maximal 8
• Remanenz einstellbar	von T 0 bis T 255	• konsistente Daten	maximal 244 Byte
• voreingestellt	keine Zeiten remanent	digitale Kanäle	65536/65536
• Zeitbereich	10 ms bis 9990 s	• davon zentral	65536/65536
IEC-Timer		analoge Kanäle	4096/4096
• Art	SFB	• davon zentral	4096/4096

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 512 100 ms-Raster maximal 128 500 ms-Raster maximal 256 1000-Raster maximal 512 - Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster maximal 1 - bei 500, 1000 ms-Raster maximal 10	
- IM 460 maximal 6 - IM 463-2 maximal 4		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 100	
- integriert 2 - über IF 964-DP 1 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) - voreingestellt 300	
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare FMs und CPs		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	16
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/Ausgänge - Anzahl Variable maximal 256	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI, DP und IF 964 DP als Master oder Slave		Einzelschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 3200 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		
PG/OP-Kommunikation	ja	
Anzahl anschließbare OPs	31 ohne Meldungsverarbeitung 8 mit Meldungsverarbeitung	
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	32, davon je eine reserviert für PG und OP	
Globale Datenkommunikation	ja	
• Anzahl der GD-Kreise	maximal 8	
• Anzahl der GD-Pakete		
– Sender	maximal 8	
– Empfänger	maximal 16	
• Größe der GD-Pakete	maximal 64 Byte	
– davon konsistent	1 Variable	
S7-Basiskommunikation	ja	
• Nutzdaten pro Auftrag	maximal 76 Byte	
– davon konsistent	16 Byte	
S7-Kommunikation	ja	
• Nutzdaten pro Auftrag	maximal 64 KByte	
– davon konsistent	1 Variable (462 Byte)	
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und FC AG_RECV)	
• Nutzdaten pro Auftrag	maximal 8 KByte	
– davon konsistent	240 Byte	
Standardkommunikation (FMS)	ja (über CP und ladbare FB)	
Schnittstellen		
1. Schnittstelle		
Typ der Schnittstelle	integriert	
Physik	RS 485/Profibus	
potentialgetrennt	ja	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	
Anzahl der Verbindungsressourcen	MPI: 32 DP: 16	
Funktionalität		
• MPI	ja	
• PROFIBUS DP	DP-Master/DP-Slave	
MPI		
• Dienste		
– PG/OP-Kommunikation	ja	
– Routing	ja	
– Globaldaten-kommunikation	ja	
– S7-Basiskommunikation	ja	
– S7-Kommunikation	ja	
• Übertragungsgeschwindigkeiten	bis 12 MBaud	
DP-Master		
• Dienste		
– PG/OP-Kommunikation	ja	
– Routing	ja	
– Äquidistanz	ja	
– SYNC/FREEZE	ja	
– Aktivieren/Deaktivieren DP-Slaves	ja	
• Übertragungsgeschwindigkeiten	bis 12 MBaud	
• Anzahl DP-Slaves	maximal 32	
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge	
• Nutzdaten pro DP-Slave	Maximal 244 Byte E, maximal 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte	
DP-Slave		
• Dienste		
– Status/Steuern	ja, bei aktiver Schnittstelle	
– Programmieren	ja, bei aktiver Schnittstelle	
– Routing	ja, bei aktiver Schnittstelle	
• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd	
• Übertragungsgeschwindigkeit	bis 12 MBaud	
• Übergabespeicher	244 Byte Eingänge / 244 Byte Ausgänge	
– Adressbereiche	maximal 32	
– Nutzdaten pro Adressbereich	maximal 32 Byte	
– davon konsistent	32 Byte	
2. Schnittstelle		
Typ der Schnittstelle	integriert	
Physik	RS 485/Profibus	
potentialgetrennt	ja	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	
Anzahl der Verbindungsressourcen	16	

Funktionalität		Systemfunktionsbausteine (SFB)	siehe Operationsliste
• PROFIBUS DP	DP-Master/DP-Slave	Anzahl gleichzeitig aktiver SFBs	
DP-Master		• RD_REC	8
• Dienste		• WR_REC	8
– PG/OP-Kommunikation	ja	Anwenderprogrammschutz	Passwortschutz
– Routing	ja	Zugriff auf konsistente Daten im Prozessabbild	ja
– Äquidistanz	ja	CiR Synchronisationszeit	
– SYNC/FREEZE	ja	Grundlast	100 ms
– Aktivieren/Deaktivieren DP-Slaves	ja	Zeit pro E-/A-Byte	120 µs
• Übertragungsgeschwindigkeiten	bis 12 MBaud	Taktsynchronität	
• Anzahl DP-Slaves	maximal 96	Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
• Adressbereich	maximal 6 KByte Eingänge/ 6 KByte Ausgänge	Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 50 + Slaveanzahl < 20
• Nutzdaten pro DP-Slave	entsprechend dem DP-Slave, aber maximal 128 Byte Eingänge/ 128 Byte Ausgänge	Äquidistanz	ja
DP-Slave		kleinster Takt	5 ms
wie 1. Schnittstelle			2,5 ms ohne Einsatz der SFC 126, 127
3. Schnittstelle		Maße	
Typ der Schnittstelle	steckbares Schnittstellenmodul	Einbaumaße B×H×T (mm)	50×290×219
einsetzbares Schnittstellenmodul	IF 964-DP	benötigte Steckplätze	2
Technische Eigenschaften wie 2. Schnittstelle		Gewicht	ca. 1,07 kg
Programmierung		Spannungen, Ströme	
Programmiersprache	KOP, FUP, AWL, SCL	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,6 A
Operationsvorrat	siehe Operationsliste	Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Klammerebenen	8	Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	
Systemfunktionen (SFC)	siehe Operationsliste	Pufferstrom	typisch 40 µA maximal 420 µA
Anzahl gleichzeitig aktiver SFCs		maximale Pufferzeit	ca 356 Tage
• WR_REC	8	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
• WR_PARAM	8	Verlustleistung	typisch 7,5 W
• PARAM_MOD	1		
• WR_DPARAM	2		
• DPNRM_DG	8		
• RDSYSST	1 ... 8		
• DP_TOPOL	1		

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.

4.5 Technische Daten der CPU 416-2; (6ES7416-2XK02-0AB0, 6ES7416-2FK02-0AB0)

CPU und Erzeugnisstand		Datenbereiche und deren Remanenz	
MLFB	6ES7416-2XK02-0AB0	remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Puffer- batterie)
• Firmware-Version	V 3.1	Merker	16 KByte
zugehöriges Programmier- paket	ab STEP7 V 5.2	• Remanenz einstellbar	von MB 0 bis MB 16383
Speicher		• Remanenz voreinge- stellt	von MB 0 bis MB 15
Arbeitsspeicher		Taktmerker	8 (1 Merkerbyte)
• integriert	0,8 MByte für Code 0,8 MByte für Daten	Datenbausteine	maximal 4095 (DB 0 reser- viert)
• erweiterbar	nein	• Größe	maximal 64 KByte
Ladespeicher		Lokaldaten (einstellbar)	maximal 32 KByte
• integriert	256 KByte RAM	• voreingestellt	16 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe Operationsliste
Pufferung		• Größe	maximal 64 KByte
• mit Batterie	alle Daten	Schachtelungstiefe	
• ohne Batterie	keine	• je Prioritätsklasse	24
Bearbeitungszeiten		• zusätzliche innerhalb eines Fehler-OBs	2
Bearbeitungszeiten für		FBs	max 2048
• Bitoperationen	mindestens 0,08 µs	• Größe	maximal 64 KByte
• Wortoperationen	mindestens 0,08 µs	FCs	maximal 2048
• Festpunktarithmetik	mindestens 0,08 µs	• Größe	maximal 64 KByte
• Gleitpunktarithmetik	mindestens 0,48 µs	Adressbereiche (Ein-/Ausgänge)	
Zeiten/Zähler und deren Remanenz		Peripherieadressbereich gesamt	16 KByte/16 KByte
S7-Zähler	512	• davon dezentral	
• Remanenz einstellbar	von Z 0 bis Z 511	MPI/DP-Schnittstelle	2 KByte/2 KByte
• voreingestellt	von Z 0 bis Z 7	DP-Schnittstelle	8 KByte/8 KByte
• Zählbereich	1 bis 999	Für jeden Strang, der takt synchron betrieben wird, d.h. dem ein OB 61 ...62 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
IEC-Counter		Prozessabbild	16 KByte/16 KByte (einstellbar)
• Art	SFB	• voreingestellt	512 Byte/512 Byte
S7-Zeiten		• Anzahl Teilprozessab- bilder	maximal 8
• Remanenz einstellbar	von T 0 bis T 511	• konsistente Daten	maximal 244 Byte
• voreingestellt	keine Zeiten remanent	digitale Kanäle	131072/131072
• Zeitbereich	10 ms bis 9990 s	• davon zentral	131072/131072
IEC-Timer		analoge Kanäle	8192/8192
• Art	SFB	• davon zentral	8192/8192

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 12
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 1024 100 ms-Raster maximal 128 500 ms-Raster maximal 512 1000 ms-Raster maximal 1024 - Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster maximal 1 - bei 500, 1000 ms-Raster maximal 10	
- IM 460 maximal 6 - IM 463-2 maximal 4		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 200	
- integriert 2 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) - voreingestellt 600	
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	32
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge - Anzahl Variable maximal 512	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI und DP als Master oder Slave		Einzelschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 3200 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		MPI	
PG/OP-Kommunikation	ja	• Dienste	
Anzahl anschließbare OPs	63 ohne Meldungsverarbeitung 12 mit Meldungsverarbeitung	– PG/OP-Kommunikation	ja
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	64, davon je eine reserviert für PG und OP	– Routing	ja
Globale Datenkommunikation	ja	– Globaldatenkommunikation	ja
• Anzahl der GD-Kreise	maximal 16	– S7-Basiskommunikation	ja
• Anzahl der GD-Pakete		– S7-Kommunikation	ja
– Sender	maximal 16	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
– Empfänger	maximal 32		
• Größe der GD-Pakete	maximal 64 Byte		
– davon konsistent	1 Variable		
S7-Basiskommunikation	ja		
• Nutzdaten pro Auftrag	maximal 76 Byte		
– davon konsistent	16 Byte		
S7-Kommunikation	ja		
• Nutzdaten pro Auftrag	maximal 64 KByte		
– davon konsistent	1 Variable (462 Byte)		
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und AG_RECV)		
• Nutzdaten pro Auftrag	maximal 8 KByte		
– davon konsistent	240 Byte		
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)		
Schnittstellen		DP-Master	
1. Schnittstelle		• Dienste	
Typ der Schnittstelle	integriert	– PG/OP-Kommunikation	ja
Physik	RS 485/Profibus	– Routing	ja
potentialgetrennt	ja	– Äquidistanz	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	– SYNC/FREEZE	ja
Anzahl der Verbindungsressourcen	MPI: 44 DP: 32	– Aktivieren/Deaktivieren DP-Slaves	ja
Funktionalität		• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• MPI	ja	• Anzahl DP-Slaves	maximal 32
• PROFIBUS DP	DP-Master/DP-Slave	• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
		• Nutzdaten pro DP-Slave	Maximal 244 Byte E, maximal 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte
		DP-Slave	
		• Dienste	
		– Status/Steuern	ja, bei aktiver Schnittstelle
		– Programmieren	ja, bei aktiver Schnittstelle
		– Routing	ja, bei aktiver Schnittstelle
		• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd
		• Übertragungsgeschwindigkeit	bis 12 Mbaud
		• Übergabespeicher	244 Byte Eingänge / 244 Byte Ausgänge
		– Adressbereiche	maximal 32
		– Nutzdaten pro Adressbereich	maximal 32 Byte
		– davon konsistent	32 Byte

2. Schnittstelle			
Typ der Schnittstelle	integriert	• DPNRM_DG	8
Physik	RS 485/Profibus	• RDSYSST	1 ... 8
potentialgetrennt	ja	• DP_TOPOL	1
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	Systemfunktionsbausteine (SFB)	siehe Operationsliste
Anzahl der Verbindungsressourcen	32	Anzahl gleichzeitig aktiver SFBs	
Funktionalität		• RD_REC	8
• PROFIBUS DP	DP-Master	• WR_REC	8
DP-Master		Anwenderprogrammschutz	Passwortschutz
• Dienste		Zugriff auf konsistente Daten im Prozessabbild	ja
– PG/OP-Kommunikation	ja	CiR Synchronisationszeit	
– Routing	ja	Grundlast	100 ms
– Äquidistanz	ja	Zeit pro E-/A-Byte	120 µs
– SYNC/FREEZE	ja	Taktsynchronität	
– Aktivieren/Deaktivieren DP-Slaves	ja	Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
• Übertragungsgeschwindigkeiten	bis 12 Mbaud	Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 50 + Slaveanzahl < 26
• Anzahl DP-Slaves	maximal 125	Äquidistanz	ja
• Adressbereich	maximal 8 KByte Eingänge/ 8 KByte Ausgänge	kleinster Takt	5 ms 2,5 ms ohne Einsatz der SFC 126, 127
• Nutzdaten pro DP-Slave	entsprechend dem DP-Slave, aber maximal 128 Byte Eingänge/ 128 Byte Ausgänge	Maße	
DP-Slave		Einbaumaße B×H×T (mm)	25×290×219
wie 1. Schnittstelle		benötigte Steckplätze	1
Programmierung		Gewicht	ca. 0,72 kg
Programmiersprache	KOP, FUP, AWL, SCL	Spannungen, Ströme	
Operationsvorrat	siehe Operationsliste	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,6 A
Klammerebenen	8	Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Systemfunktionen (SFC)	siehe Operationsliste	Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	
Anzahl gleichzeitig aktiver SFCs		Pufferstrom	typisch 40 µA maximal 420 µA
• WR_REC	8	maximale Pufferzeit	ca 356 Tage
• WR_PARM	8	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
• PARM_MOD	1	Verlustleistung	typisch 7,5 W
• WR_DPARM	2		

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.

4.6 Technische Daten der CPU 416-3; (6ES7416-3XL00-0AB0)

CPU und Erzeugnisstand		Datenbereiche und deren Remanenz	
MLFB	6ES7416-3XL00-0AB0	remanenter Datenbereich gesamt (inklusive Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Puffer- batterie)
• Firmware-Version	V 3.1	Merker	16 KByte
zugehöriges Programmier- paket	ab STEP7 V 5.2	• Remanenz einstellbar	von MB 0 bis MB 16383
Speicher		• Remanenz voreinge- stellt	von MB 0 bis MB 15
Arbeitsspeicher		Taktmerker	8 (1 Merkerbyte)
• integriert	1,6 MByte für Code 1,6 MByte für Daten	Datenbausteine	maximal 4095 (DB 0 reser- viert)
• erweiterbar	nein	• Größe	maximal 64 KByte
Ladespeicher		Lokaldaten (einstellbar)	maximal 32 KByte
• integriert	256 KByte RAM	• voreingestellt	16 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe Operationsliste
Pufferung		• Größe	maximal 64 KByte
• mit Batterie	alle Daten	Schachtelungstiefe	
• ohne Batterie	keine	• je Prioritätsklasse	24
Bearbeitungszeiten		• zusätzliche innerhalb eines Fehler-OBs	2
Bearbeitungszeiten für		FBs	maximal 2048
• Bitoperationen	mindestens 0,08 µs	• Größe	maximal 64 KByte
• Wortoperationen	mindestens 0,08 µs	FCs	maximal 2048
• Festpunktarithmetik	mindestens 0,08 µs	• Größe	maximal 64 KByte
• Gleitpunktarithmetik	mindestens 0,48 µs	Adressbereiche (Ein-/Ausgänge)	
Zeiten/Zähler und deren Remanenz		Peripherieadressbereich gesamt	16 KByte/16 KByte
S7-Zähler	512	• davon dezentral	
• Remanenz einstellbar	von Z 0 bis Z 511	MPI/DP-Schnittstelle	2 KByte/2 KByte
• voreingestellt	von Z 0 bis Z 7	DP-Schnittstelle	8 KByte/8 KByte
• Zählbereich	1 bis 999	Für jeden Strang, der takt synchron betrieben wird, d.h. dem ein OB 61 ...63 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
IEC-Counter		Prozessabbild	16 KByte/16 KByte (einstellbar)
• Art	SFB	• voreingestellt	512 Byte/512 Byte
S7-Zeiten		• Anzahl Teilprozessab- bilder	maximal 8
• Remanenz einstellbar	von T 0 bis T 511	• konsistente Daten	maximal 244 Byte
• voreingestellt	keine Zeiten remanent	digitale Kanäle	131072/131072
• Zeitbereich	10 ms bis 9990 s	• davon zentral	131072/131072
IEC-Timer		analoge Kanäle	8192/8192
• Art	SFB	• davon zentral	8192/8192

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 12
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 1024 100 ms-Raster maximal 128 500 ms-Raster maximal 512 1000 ms-Raster maximal 1024 - Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster maximal 1 - bei 500, 1000 ms-Raster maximal 10	
- IM 460 maximal 6 - IM 463-2 maximal 4		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 200	
- integriert 2 - über IF 964-DP 1 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) - voreingestellt 600	
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare FMs und CPs		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	32
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge - Anzahl Variable maximal 512	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI, DP und IF 964-DP als Master oder Slave		Einzelschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 3200 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		
PG/OP-Kommunikation	ja	
Anzahl anschließbare OPs	63 ohne Meldungsverarbeitung 12 mit Meldungsverarbeitung	
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	64, davon je eine reserviert für PG und OP	
Globale Datenkommunikation	ja	
• Anzahl der GD-Kreise	maximal 16	
• Anzahl der GD-Pakete		
– Sender	maximal 16	
– Empfänger	maximal 32	
• Größe der GD-Pakete	maximal 64 Byte	
– davon konsistent	1 Variable	
S7-Basiskommunikation	ja	
• Nutzdaten pro Auftrag	maximal 76 Byte	
– davon konsistent	16 Byte	
S7-Kommunikation	ja	
• Nutzdaten pro Auftrag	maximal 64 KByte	
– davon konsistent	1 Variable (462 Byte)	
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und AG_RECV)	
• Nutzdaten pro Auftrag	maximal 8 KByte	
– davon konsistent	240 Byte	
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)	
Schnittstellen		
1. Schnittstelle		
Typ der Schnittstelle	integriert	
Physik	RS 485/Profibus	
potentialgetrennt	ja	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	
Anzahl der Verbindungsressourcen	MPI: 44 DP: 32	
Funktionalität		
• MPI	ja	
• PROFIBUS DP	DP-Master/DP-Slave	
MPI		
• Dienste		
– PG/OP-Kommunikation	ja	
– Routing	ja	
– Globaldaten-kommunikation	ja	
– S7-Basiskommunikation	ja	
– S7-Kommunikation	ja	
• Übertragungsgeschwindigkeiten	bis 12 Mbaud	
DP-Master		
• Dienste		
– PG/OP-Kommunikation	ja	
– Routing	ja	
– Äquidistanz	ja	
– SYNC/FREEZE	ja	
– Aktivieren/Deaktivieren DP-Slaves	ja	
• Übertragungsgeschwindigkeiten	bis 12 Mbaud	
– davon reserviert	1 für PG, 1 für OP	
• Anzahl DP-Slaves	maximal 32	
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge	
• Nutzdaten pro DP-Slave	Maximal 244 Byte E, maximal 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte	
DP-Slave		
• Dienste		
– Status/Steuern	ja, bei aktiver Schnittstelle	
– Programmieren	ja, bei aktiver Schnittstelle	
– Routing	ja, bei aktiver Schnittstelle	
• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd	
• Übertragungsgeschwindigkeit	bis 12 Mbaud	
• Übergabespeicher	244 Byte Eingänge / 244 Byte Ausgänge	
– Adressbereiche	maximal 32	
– Nutzdaten pro Adressbereich	maximal 32 Byte	
– davon konsistent	32 Byte	
2. Schnittstelle		
Typ der Schnittstelle	integriert	
Physik	RS 485/Profibus	
potentialgetrennt	ja	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	
Anzahl der Verbindungsressourcen	32	

Funktionalität		Systemfunktionsbausteine (SFB)	siehe Operationsliste
• PROFIBUS DP	DP-Master/DP-Slave	Anzahl gleichzeitig aktiver SFBs	
DP-Master		• RD_REC	8
• Dienste		• WR_REC	8
– PG/OP-Kommunikation	ja	Anwenderprogrammschutz	Passwortschutz
– Routing	ja	Zugriff auf konsistente Daten im Prozessabbild	ja
– Äquidistanz	ja	CiR Synchronisationszeit	
– SYNC/FREEZE	ja	Grundlast	100 ms
– Aktivieren/Deaktivieren DP-Slaves	ja	Zeit pro E-/A-Byte	120 µs
• Übertragungsgeschwindigkeiten	bis 12 MBaud	Taktsynchronität	
• Anzahl DP-Slaves	maximal 125	Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
• Adressbereich	maximal 8 KByte Eingänge/ 8 KByte Ausgänge	Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 50 + Slaveanzahl < 26
• Nutzdaten pro DP-Slave	entsprechend dem DP-Slave, aber maximal 128 Byte Eingänge/ 128 Byte Ausgänge	Äquidistanz	ja
DP-Slave		kleinster Takt	5 ms
wie 1. Schnittstelle			2,5 ms ohne Einsatz der SFC 126, 127
3. Schnittstelle		Maße	
Typ der Schnittstelle	steckbares Schnittstellenmodul	Einbaumaße B×H×T (mm)	50×290×219
einsetzbares Schnittstellenmodul	IF 964-DP	benötigte Steckplätze	2
Technische Eigenschaften wie 2. Schnittstelle		Gewicht	ca. 1,07 kg
Programmierung		Spannungen, Ströme	
Programmiersprache	KOP, FUP, AWL, SCL	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,6 A maximal 1,8 A
Operationsvorrat	siehe Operationsliste	Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Klammerebenen	8	Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	
Systemfunktionen (SFC)	siehe Operationsliste	Pufferstrom	typisch 50 µA maximal 460 µA
Anzahl gleichzeitig aktiver SFCs		maximale Pufferzeit	ca 332 Tage
• WR_REC	8	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
• WR_PARAM	8	Verlustleistung	typisch 8 W
• PARAM_MOD	1		
• WR_DPARAM	2		
• DPNRM_DG	8		
• RDSYSST	1 ... 8		
• DP_TOPOL	1		

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.

4.7 Technische Daten der CPU 417-4; (6ES7417-4XL00-0AB0)

CPU und Erzeugnisstand		Merker	16 KByte
MLFB	6ES7417-4XL00-0AB0	- Remanenz einstellbar - Remanenz voreingestellt	von MB 0 bis MB 16383 von MB 0 bis MB 15
Firmware-Version	V 3.1	Taktmerker	8 (1 Merkerbyte)
zugehöriges Programmierpaket	ab STEP7 V 5.2	Datenbausteine	maximal 8191 (DB 0 reserviert)
Speicher		Größe	maximal 64 KByte
Arbeitsspeicher		Lokaldaten (einstellbar)	maximal 64 KByte
integriert	2 MByte für Code 2 MByte für Daten	voreingestellt	32 KByte
erweiterbar	bis 10 MByte für Code bis 10 MByte für Daten	Bausteine	
Ladespeicher		OBs	siehe Operationsliste
integriert	256 KByte RAM	Größe	maximal 64 KByte
erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Schachtelungstiefe	
erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	je Prioritätsklasse	24
Pufferung	ja	zusätzliche innerhalb eines Fehler-OBs	2
- mit Batterie - ohne Batterie	alle Daten keine	FBs	maximal 6144
Bearbeitungszeiten		Größe	maximal 64 KByte
Bearbeitungszeiten für		FCs	maximal 6144
- Bitoperationen - Wortoperationen - Festpunktarithmetik - Gleitpunktarithmetik	mindestens 0,1 µs mindestens 0,1 µs mindestens 0,1 µs mindestens 0,6 µs	Größe	maximal 64 KByte
Zeiten/Zähler und deren Remanenz		Adressbereiche (Ein-/Ausgänge)	
S7-Zähler	512	Peripherieadressbereich gesamt	16 KByte/16 KByte
- Remanenz einstellbar - voreingestellt - Zählbereich	von Z 0 bis Z 511 von Z 0 bis Z 7 1 bis 999	davon dezentral	
IEC-Counter	ja	MPI/DP-Schnittstelle	2 KByte/2 KByte
Art	SFB	DP-Schnittstelle	8 KByte/8 KByte
S7-Zeiten	512	Für jeden Strang, der taktsynchron betrieben wird, d.h. dem ein OB 61 ...64 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
- Remanenz einstellbar - voreingestellt - Zeitbereich	von T 0 bis T 511 keine Zeiten remanent 10 ms bis 9990 s	Prozessabbild	16 KByte/16 KByte (einstellbar)
IEC-Timer	ja	voreingestellt	1024 Byte/1024 Byte
Art	SFB	Anzahl Teilprozessabbilder	maximal 15
Datenbereiche und deren Remanenz		konsistente Daten	maximal 244 Byte
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)	digitale Kanäle	131072/131072
		davon zentral	131072/131072
		analoge Kanäle	8192/8192
		davon zentral	8192/8192

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 16
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	- Anzahl Meldungen - gesamt maximal 1024 100 ms-Raster maximal 128 500 ms-Raster maximal 512 1000 ms-Raster maximal 1024 - Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster maximal 1 - bei 500, 1000 ms-Raster maximal 10	
- IM 460 maximal 6 - IM 463-2 maximal 4		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine maximal 200	
- integriert 2 - über IF 964-DP 2 - über IM 467 maximal 4 - über CP maximal 10		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		- Anzahl Kommunikationsaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) - voreingestellt 1200	maximal 10000
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare FMs und CPs		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	64
- FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen - CP 440 begrenzt durch Anzahl Steckplätze - CP 441 begrenzt durch Anzahl Verbindungen - Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467 maximal 14		Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler	
- gepuffert ja - Auflösung 1 ms - Genauigkeit bei - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s		Anzahl Variable maximal 70	
Betriebsstundenzähler	8	Forcen	ja
- Nummer 0 bis 7 - Wertebereich 0 bis 32767 Stunden - Granularität 1 Stunde - remanent ja		- Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge - Anzahl Variable maximal 512	
Uhrzeitsynchronisation	ja	Status Baustein	ja
im AS, auf MPI, DP und IF 964-DP als Master oder Slave		Einzelschritt	ja
Uhrzeitdifferenz im System bei Synchronisation über		Diagnosepuffer	ja
- Ethernet maximal 10 ms - MPI maximal 200 ms		- Anzahl der Einträge maximal 3200 (einstellbar) - voreingestellt 120	
		Anzahl Haltepunkte	4

Kommunikation		
PG/OP-Kommunikation	ja	
Anzahl anschließbare OPs	63 ohne Meldungsverarbeitung 16 mit Meldungsverarbeitung	
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	64, davon je eine reserviert für PG und OP	
Globale Datenkommunikation	ja	
• Anzahl der GD-Kreise	maximal 16	
• Anzahl der GD-Pakete		
– Sender	maximal 16	
– Empfänger	maximal 32	
• Größe der GD-Pakete	maximal 64 Byte	
– davon konsistent	1 Variable	
S7-Basiskommunikation	ja	
• Nutzdaten pro Auftrag	maximal 76 Byte	
– davon konsistent	16 Byte	
S7-Kommunikation	ja	
• Nutzdaten pro Auftrag	maximal 64 KByte	
– davon konsistent	1 Variable (462 Byte)	
S5-kompatible-Kommunikation	ja (über CP –max. 10– und FC AG_SEND und FC AG_RECV)	
• Nutzdaten pro Auftrag	maximal 8 KByte	
– davon konsistent	240 Byte	
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)	
Schnittstellen		
1. Schnittstelle		
Typ der Schnittstelle	integriert	
Physik	RS 485/Profibus	
potentialgetrennt	ja	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	
Anzahl der Verbindungsressourcen	MPI: 44 DP: 32	
Funktionalität		
• MPI	ja	
• PROFIBUS DP	DP-Master/DP-Slave	
MPI		
• Dienste		
– PG/OP-Kommunikation	ja	
– Routing	ja	
– Globaldaten-kommunikation	ja	
– S7-Basiskommunikation	ja	
– S7-Kommunikation	ja	
• Übertragungsgeschwindigkeiten	bis 12 Mbaud	
DP-Master		
• Dienste		
– PG/OP-Kommunikation	ja	
– Routing	ja	
– Äquidistanz	ja	
– SYNC/FREEZE	ja	
– Aktivieren/Deaktivieren DP-Slaves	ja	
• Übertragungsgeschwindigkeiten	bis 12 Mbaud	
• Anzahl DP-Slaves	maximal 32	
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge	
• Nutzdaten pro DP-Slave	Maximal 244 Byte E, 244 Byte A, aufgeteilt auf 244 Slots mit je 128 Byte	
DP-Slave		
• Dienste		
– Status/Steuern	ja, bei aktiver Schnittstelle	
– Programmieren	ja, bei aktiver Schnittstelle	
– Routing	ja, bei aktiver Schnittstelle	
• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd	
• Übertragungsgeschwindigkeit	bis 12 Mbaud	
• Übergabespeicher	244 Byte Eingänge/ 244 Byte Ausgänge	
– Adressbereiche	maximal 32	
– Nutzdaten pro Adressbereich	maximal 32 Byte	
– davon konsistent	32 Byte	
2. Schnittstelle		
Typ der Schnittstelle	integriert	
Physik	RS 485/Profibus	
potentialgetrennt	ja	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	
Anzahl der Verbindungsressourcen	32	
Funktionalität		
• PROFIBUS DP	DP-Master/DP-Slave	

DP-Master			
• Dienste		• DPNRM_DG	8
– PG/OP-Kommunikation	ja	• RDSYSST	1 ... 8
– Routing	ja	• DP_TOPOL	1
– Äquidistanz	ja	Systemfunktionsbausteine (SFB)	siehe Operationsliste
– SYNC/FREEZE	ja	Anzahl gleichzeitig aktiver SFBs	
– Aktivieren/Deaktivieren DP-Slaves	ja	• RD_REC	8
• Übertragungsgeschwindigkeiten	bis 12 MBaud	• WR_REC	8
• Anzahl DP-Slaves	maximal 125	Anwenderprogrammschutz	Passwortschutz
• Adressbereich	maximal 8 KByte Eingänge/ 8 KByte Ausgänge	Zugriff auf konsistente Daten im Prozessabbild	ja
• Nutzdaten pro DP-Slave	entsprechend dem DP-Slave, aber maximal 128 Byte Eingänge/ 128 Byte Ausgänge		
DP-Slave		CiR Synchronisationszeit	
wie 1. Schnittstelle		Grundlast	100 ms
		Zeit pro E-/A-Byte	120 µs
3. Schnittstelle		Taktsynchronität	
Typ der Schnittstelle	steckbares Schnittstellenmodul	Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
einsetzbares Schnittstellenmodul	IF 964-DP	Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 50 + Slaveanzahl < 20
Technische Eigenschaften wie 2. Schnittstelle		Äquidistanz	ja
		kleinster Takt	5 ms, 2,5 ms ohne Einsatz der SFC 126, 127
4. Schnittstelle		Maße	
Typ der Schnittstelle	steckbares Schnittstellenmodul	Einbaumaße B×H×T (mm)	50×290×219
einsetzbares Schnittstellenmodul	IF 964-DP	benötigte Steckplätze	2
Technische Eigenschaften wie 2. Schnittstelle		Gewicht	ca. 1,07 kg
Programmierung		Spannungen, Ströme	
Programmiersprache	KOP, FUP, AWL, SCL	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,8 A maximal 2,0 A
Operationsvorrat	siehe Operationsliste	Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, stellt diese Spannung lediglich an der MPI/DP-Schnittstelle bereit.
Klammerebenen	8	Pufferstrom	typisch 75 µA maximal 860 µA
Systemfunktionen (SFC)	siehe Operationsliste	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
Anzahl gleichzeitig aktiver SFCs		maximale Pufferzeit	ca 285 Tage
• WR_REC	8	Verlustleistung	typisch 9 W
• WR_PARM	8		
• PARM_MOD	1		
• WR_DPARM	2		

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.

4.8 Technische Daten der Memory Cards

Name	Bestellnummer	Stromaufnahme bei 5 V	Pufferströme	in M7-400 einsetzbar
MC 952 / 64 KB / RAM	6ES7952-0AF00-0AA0	typ. 20 mA max. 50 mA	typ. 0,5 µA max. 20 µA	–
MC 952 / 256 KB / RAM	6ES7952-1AH00-0AA0	typ. 35 mA max. 80 mA	typ. 1 µA max. 40 µA	–
MC 952 / 1 MB / RAM	6ES7952-1AK00-0AA0	typ. 40 mA max. 90 mA	typ. 3 µA max. 50 µA	–
MC 952 / 2 MB / RAM	6ES7952-1AL00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA	–
MC 952 / 4 MB / RAM	6ES7952-1AM00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA	–
MC 952 / 8 MB / RAM	6ES7952-1AP00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA	–
MC 952 / 16 MB / RAM	6ES7952-1AS00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA	–
MC 952 / 64 KB / 5V FLASH	6ES7952-0KF00-0AA0	typ. 15 mA max. 35 mA	–	–
MC 952 / 256 KB / 5V FLASH	6ES7952-0KH00-0AA0	typ. 20 mA max. 45 mA	–	–
MC 952 / 1 MB / 5V FLASH	6ES7952-1KK00-0AA0	typ. 40 mA max. 90 mA	–	ja
MC 952 / 2 MB / 5V FLASH	6ES7952-1KL00-0AA0	typ. 50 mA max. 100 mA	–	ja
MC 952 / 4 MB / 5V FLASH	6ES7952-1KM00-0AA0	typ. 40 mA max. 90 mA	–	ja
MC 952 / 8 MB / 5V FLASH	6ES7952-1KP00-0AA0	typ. 50 mA max. 100 mA	–	ja
MC 952 / 16 MB / 5V FLASH	6ES7952-1KS00-0AA0	typ. 55 mA max. 110 mA	–	ja
MC 952 / 32 MB / 5V FLASH	6ES7952-1KT00-0AA0	typ. 55 mA max. 110 mA	–	–
MC 952 / 64 MB / 5V FLASH	6ES7952-1KY00-0AA0	typ. 55 mA max. 110 mA	–	–
Abmessungen B×H×T (in mm)		7,5 × 57 × 87		
Gewicht		max. 35 g		
EMV-Schutz		Durch konstruktive Maßnahmen gegeben		

Index

A

Adressbereich, CPU 31x-2, 1-36
Alarmer, CPU 315-2 DP als DP-Slave, 1-64
Anwenderprogrammbearbeitungszeit, 3-4

B

Baustein-Stack, 2-4
Bearbeitungszeit
 Anwenderprogramm, 3-4
 Betriebssystem, 3-7
 Prozessabbild-Aktualisierung, 3-4, 3-5
 Zyklussteuerung, 3-7
Berechnung, Reaktionszeit, 3-13
Bestellnummer
 6ES7 412-1XF03-0AB0, 4-2
 6ES7 412-2XG00-0AB0, 4-6
 6ES7 414-2XG03-0AB0, 4-10
 6ES7 414-3XJ00-0AB0, 4-14
 6ES7 416-2XK02-0AB0, 4-18
 6ES7 416-3XL00-0AB0, 4-22
 6ES7 417-4XL00-0AB0, 4-26
Bestellnummern
 CPUs, 4-1
 Memory Cards, 4-30
Betriebssystem, Bearbeitungszeit, 3-7
BUSF, 1-42, 1-52

C

CiR, 1-31
CPU
 Betriebsartenschalter, 1-15
 Parameter, 1-25
CPU 315-2 DP
 Siehe auch CPU 31x-2
 DP-Master, 1-37
CPU 316-2 DP. *Siehe* CPU 31x-2
CPU 318-2. *Siehe* CPU 31x-2

CPU 31x-2

Betriebszustandsänderungen, 1-46, 1-56, 1-67
Busunterbrechung, 1-46, 1-56, 1-67
Diagnoseadressen für PROFIBUS, 1-45, 1-55
Direkter Datenaustausch, 1-65
DP-Master
 Diagnose durch LEDs, 1-42
 Diagnose mit STEP 7, 1-43
DP-Slave, 1-47
 Diagnose durch LEDs, 1-52
 Diagnose mit STEP 7, 1-52
DP-Adressbereiche, 1-36
Übergabespeicher, 1-48

D

Datenaustausch, direkter, 1-65
Diagnose
 Direkter Datenaustausch, 1-67
 gerätebezogen, CPU 31x-2 als-Slave, 1-62
 kennungsbezogen, CPU 315-2 DP als DP-Slave, 1-61
Diagnoseadressen, CPU 31x-2, 1-45, 1-55
Diagnosealarm, CPU 31x-2 als DP-Slave, 1-63
Diagnosealarmreaktionszeit, 3-24
Direkter Datenaustausch
 CPU 31x-2, 1-65
 Diagnose, 1-67
Dokumentationspaket, iv
DP-Normslave, Konsistente Daten, 1-70
DP-Master
 CPU 31x-2, 1-37
 Diagnose durch LEDs, 1-42
 Diagnose mit STEP 7, 1-43
DP-Schnittstelle, 1-24

DP-Slave
 CPU 31x-2, 1-47
 Diagnose durch LEDs, 1-52
 Diagnose mit STEP 7, 1-52
DP-Slave-Diagnose, Aufbau, 1-57

E

Erforderliche Grundkenntnisse, iii

F

Fehleranzeigen, 1-13
 CPU 41x-3 und 41x-4, 1-14
FLASH Card, 1-20

G

Gerätebezogene Diagnose, CPU 31x-2 als DP-Slave, 1-62
Gültigkeitsbereich, des Handbuchs, iii

H

Handbuch, Zweck, iii
Handbuchpaket, iv

K

Kaltstart, 1-18
 Bedienfolge, 1-18
Kennungsbezogene Diagnose, CPU 31x-2 als DP-Slave, 1-61
Kommunikation über MPI und über K-Bus, Zyklusbelastung, 3-4
Konfiguriertelegramm. *Siehe* im Internet unter <http://www.ad.siemens.de/simatic-cs>
Konsistente Daten, 1-69
 DP-Normslave, 1-70
 Kommunikationsbausteine, 1-70
 Kommunikationsfunktionen, 1-70
 Prozessabbild, 1-72
 SFC 14 "DPRD_DAT", 1-70
 SFC 15 "DPWR_DAT", 1-71
 SFC 81 "UBLKMOV", 1-69
 Zugriff auf den Arbeitsspeicher, 1-70

M

Master-PROFIBUS-Adresse, 1-59

Memory Card, 1-20
MPI-Schnittstelle, 1-23
Multicomputing, 1-27
Multicomputingalarm, 1-30

N

Neustart, 1-18
 Bedienfolge, 1-18

P

Parameter, 1-25
Parametriertelegramm. *Siehe* im Internet unter <http://www.ad.siemens.de/simatic-cs>
Peripheriedirektzugriffe, 3-17
Prozessabbild-Aktualisierung, Bearbeitungszeit, 3-4, 3-5
Prozessalarm, CPU 31x-2 als DP-Slave, 1-63
Prozessalarmreaktionszeit, 3-22
 der CPUs, 3-22, 3-23
 der Signalbaugruppen, 3-23
Prozessalarmverarbeitung, 3-23

Q

Querverkehr. *Siehe* Direkter Datenaustausch

R

RAM Card, 1-20
Reaktionszeit, 3-13
 Berechnung, 3-13
 Berechnung der, 3-15, 3-16
 Diagnosealarm, 3-24
 kürzeste, 3-15
 längste, 3-16
 Prozessalarm-, 3-22
 Teile, 3-13
 verkürzen, 3-17

S

Schutzstufe, 1-16
 einstellen, 1-16
Service, im Internet, viii
SFC 81 "UBLKMOV", 1-69
Speicherbereiche, 2-2
Stationsstatus 1 bis 3, 1-58
Support im Internet, viii

T

Taktsynchronität, 1-41

Technische Daten

 CPU 412-1, 4-2

 CPU 412-2, 4-6

 CPU 414-2, 4-10

 CPU 414-3, 4-14

 CPU 416-2, 4-18

 CPU 416-3, 4-22

 CPU 417-4, 4-26

 CPUs, 4-1

 Memory Cards, 4-30

Trainingscenter, vi

U

Übergabespeicher

 CPU 31x-2, 1-48

 für Datentransfer, 1-48

Überwachungsfunktionen, 1-9

Unterstützung, weitere, vi

Urlöschen, Bedienfolge, 1-17

W

Warmstart, 1-18

Wegweiser, durch das Handbuch, v

Weitere Unterstützung, vi

Wiederanlauf, 1-18

 Bedienfolge, 1-18

Z

Zustandsanzeigen, alle CPUs, 1-12

Zyklusbelastung, Kommunikation über MPI
 und über K-Bus, 3-4

Zyklussteuerung, Bearbeitungszeit, 3-7

Zykluszeit, 3-2

 Berechnungsbeispiel, 3-18, 3-19

 Teile, 3-3

 verlängern, 3-4

